ପ୍ରୟୋଗଶାଳା ନିର୍ଦ୍ଦେଶିକା
LABORATORY MANUAL

BASIC ELECTRONICS
LABORATORY MANNUAL

Name:...Regd. No.....................Sem.........................

DEPARTMENT OF ELECTRONICS & TELECOMMUNICATION ENGINEERING

VEER SURENDRA SAI UNIVERSITY OF TECHNOLOGY

Siddhi Vihar, Burla-768018, Sambalpur, Odisha

www.vssut.ac.in

VEER SURENDRA SAI UNIVERSITY OF TECHNOLOGY, ODISHA, BURLA

ବୀର ସୁରେନ୍ଦ୍ର ସାଏ ବୈଷୟିକ ବିଶ୍ୱବିଦ୍ୟାଳୟ, ବୁର୍ଲା, ଓଡ଼ିଶା

BASIC ELECTRONICS
LABORATORY MANUAL

Name : ....

Regd. No. .... **Semester :** ....

Course : .... **Dept. :** ....

DEPARTMENT OF ELECTRONICS & TELECOMMUNICATION ENGINEERING

ACKNOWLEDGEMENT

The VSS University of Technology in general and Department of Electronics & Telecommunication Engineering in particular gratefully acknowledges the support and contribution of all those who have directly or indirectly assisted in the preparation of this B.Tech-level Laboratory Manual.

We extend our heartfelt thanks to the faculty members and laboratory instructors of the department for their expert guidance, valuable suggestions, and continuous support throughout the development of this manula. Their academic insight and practical experience have played a pivotal role in ensuring the relevance and accuracy of the experiments included.

We are also thankful to the technical staff and laboratory assistants for their dedication in settling up experiments, troubleshooting procedures, and helping to validate the content presented in this manual.

We acknowledge with gratitude the use of various academic resources, reference books, published papaers, and online materials that have directly or indirectly contributed to the theoretical and procedural aspects of this manual. We also recognize the broader academic community whose foundational work has guided this compilation.

Lastly, we than the institutional leadership and administrative staff for their constant support and for providing the infrastructure necessary to undertake this work.

This manual is the result of collective effort and shared knowledge, and we acknowledge with humility and gratitude all those who have contributed to its realization.

VSS University of Technology, Burla

CONTENTS

Sl. No. No.	Expt. No.	Title of the Experiment	Page
1.	1/English 1/Odia 1/Sambalpuri	Familiarity with electronic components and devices	1-6 7-13 14-20
2.	2/English 2/Odia 2/Sambalpuri	Study and use of single beam dual trace Cathode Ray Oscilloscope to view waveforms and measure its amplitude & frequency.	21-23 24-26 27-29
3.	3/English 3/Odia 3/Sambalpuri	(a) Study the voltage-current (V-I) characteristics of semi-conductor diode (Silicon diode). (b) Study the voltage-current characteristics of Zender diode under forward and reverse bias.	30-35 36-41 42-47
4.	4/English 4/Odia 4/Sambalpuri	Study of Half-Wave Rectifier and Full-Wave Rectifier without Capacitor-Filter. Record of input and output waveforms, measurement of Vavg, Vrms value and ripple factor.	47-51 52-56 57-60
5.	5/English 5/Odia 5/Sambalpuri	Study of Common-Emitter and Common-Base configuration of NPN transistor.	61-64 65-68 69-72
6.	6/English 6/Odia 6/Sambalpuri	To draw the drain and transfer characteristics of a given Field Effect Transsistor.	73-76 77-80 81-84
7.	7/English 7/Odia 7/Sambalpuri	Study of Operational Amplifier as Inverting and Non-Inverting Amplifier.	85-88 89-92 93-96
8.	8/English 8/Odia 8/Sambalpuri	Study of Logic Gates (AND, OR, NOT, NAND, NOR and Ex-OR).	97-103 104-110 111-117

INDEX

Sl. No.	Aim of the Experiment	Date of Expt.	Date of Sub.	Marks/ Grade	Remarks

Signature of the Teacher Incharge **Signature of the Student**

LIST OF EXPERIMENTS

1. Familiarity with electronic components and devices.

2. Study and use of single beam dual trace Cathode Ray Oscilloscope to view waveforms and measure its amplitude & frequency.

3. (a) Study the voltage-current (V-I) characteristics of semi-conductor diode (Silicon Diode).

   (b) Study the voltage-current characteristics of Zener diode under forward and reverse bias.

4. Study of Half-Wave Rectifier and Full-Wave Rectifier without Capacitor-Filter. Record of input and output waveforms. measurement of V_{avg}, V_{rms} value and ripple factor.

5. Study of Common-Emitter and Common-Base configuration of NPN transistor.

6. To draw the drain and transfer characteristics of a given Field Effect Transistor.

7. Study of Operational Amplifier as Inverting and Non-Inverting Amplifier.

8. Study of Logic Gates (AND, OR, NOT, NAND, NOR and Ex-OR)

Experiment No. : 1

Study of Electonics Compunents

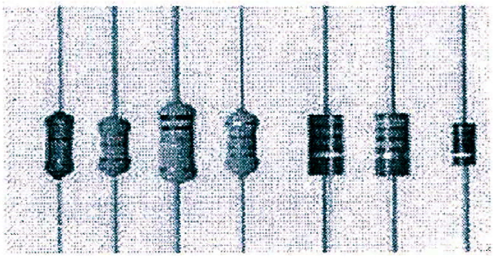
Aim : To get familiar with basic electronic components such as Resistor, capacitors, diodes, transistors, light emitter diode (LED).

Apparatus Required :

1. Resistors
2. Capacitors
3. Diode (PN diode & zener diode)
4. Transistors
5. DMM (Digital Multimeter)

Theory

1. **Resistor** : A resistor is an electronic passive component whose function is to control the flow of electric current in a circuit. Its value is measured in ohms. The value and tolerance of a resistor can be identified by the colour bands printed on it.

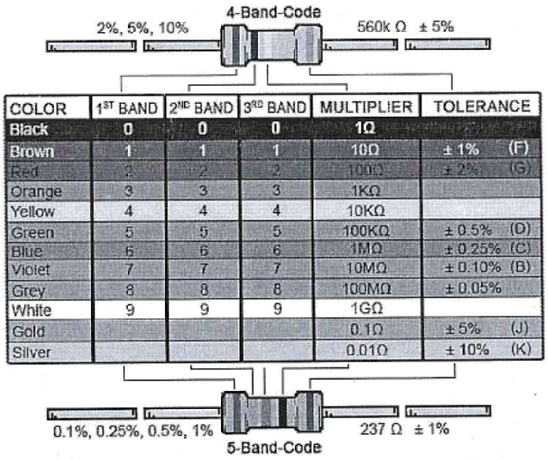


Identification :

I. Color-Coded Resistor : In this type of resistor, the value, multiplier, and tolerance are indicated by colored bands.

II. Printed Resistor : In this type of resistor, the value is written directly on the body of the resistor.

Color Codes :



COLOR	1ST BAND	2ND BAND	3RD BAND	MULTIPLIER	TOLERANCE
Black	0	0	0	1Ω	
Brown	1	1	1	10Ω	± 1% (F)
Red	2	2	2	100Ω	± 2% (G)
Orange	3	3	3	1KΩ	
Yellow	4	4	4	10KΩ	
Green	5	5	5	100KΩ	± 0.5% (D)
Blue	6	6	6	1MΩ	± 0.25% (C)
Violet	7	7	7	10MΩ	± 0.10% (B)
Grey	8	8	8	100MΩ	± 0.05%
White	9	9	9	1GΩ	
Gold				0.1Ω	± 5% (J)
Silver				0.01Ω	± 10% (K)

Example :

If a resistor has Brwon, Green, Orange and Gold bands -

Br - 1, G- 5, O-10^3, Gold - ±5%

Value = 15 x 10^3 = 15kΩ±5%

Specification

- Resistors are available in power rating from 1/8W to 20W.
- Values are expressed in Ω, kΩ and MΩ
  ($1k\Omega = 10^3\Omega$, $1\ M\Omega = 10^6\Omega$)

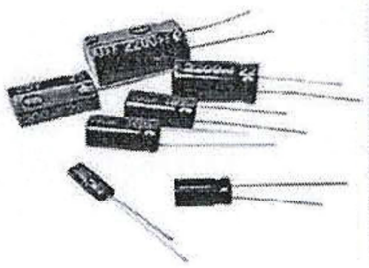
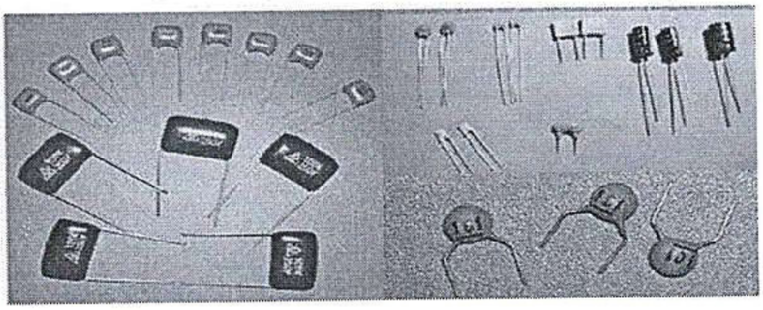
Applications :

- Used in various electronic circuits to control the flow of current.

2. **Capacitor :** A **capacitor is** a component that stores electric charge. It blocks DC current but allows AC current to pass through. The unit of capacitance is the **Farad (F)**.

Formula : $C = \epsilon A/d$
where,
A = Area of the plates,
d = Distance between the plates,
ϵ = Dielectric constant.

Identification :
Based on the type of dieletric material used, capacitors are of various types - Air, Mica, Ceramic, Plastic Film, Electrolytic, Tantalum etc.

Two types :
1. Electrolytic : Has positive and negative leads.
2. Non-electrolytic : Can be connected in any polarity.

Determining Capacitor Values : For example - A capacitor marked “102K” means :
102K = 1,000 pF ±10%

Where -
1st Significant Digit - 1
2nd Significant Digit - 0
Multiplier - 2 - 10^2
Tolerance - K = ±10%
Therefore, Total Value = 10×10^2 pF = 1000 pF (i.e., 1 nF)

Units:

$1\mu F = 10^{-6}F$

$1nF = 10^{-9}F$

$1pF = 10^{-12}F$

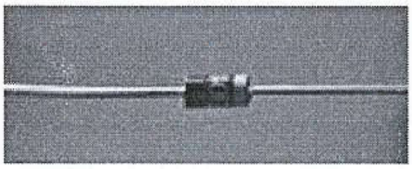
Tolerance Code Table :

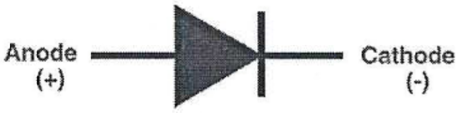
Code	Tolerance
C	±0.25 pF
D	±0.5 pF
J	±5%
K	±10%
M	±20%
Z	+80% / –20%

Applications:

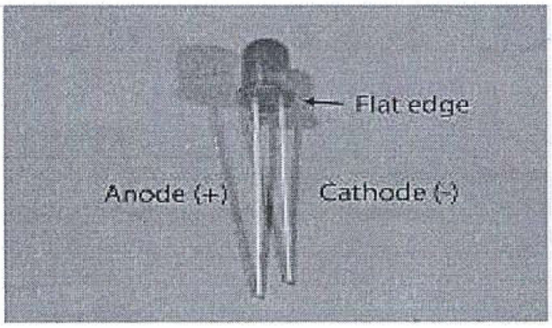
1. In tuning circuits.
2. As bypass capcitors (to allow AC to pass)
3. As blocking capacitors (to block DC)

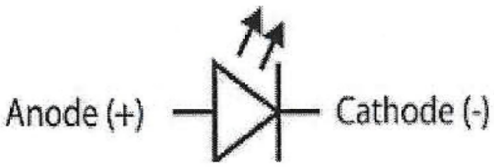
3. **Didode** : A diode is a two terminal device and conducts only in one direction i.e. they conducts only in forward bias; in reverse biasing there is no flow of current. The basic symbol of a diode is as shown in the following figure.



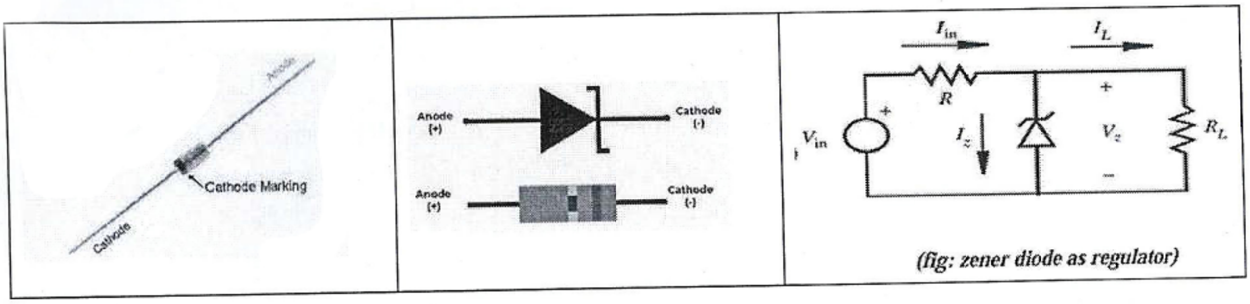


4. **Light Emitting Diode :** a light-emitting diode (LED) is a semiconductor light source. LEDs are used as indicator lamps in many devices and are increasingly used for other lighting. LEDs emitted low-intensity red light, but modern versions are available across the visible, ultraviolet, and infrared wave-lengths, with very high brightness.



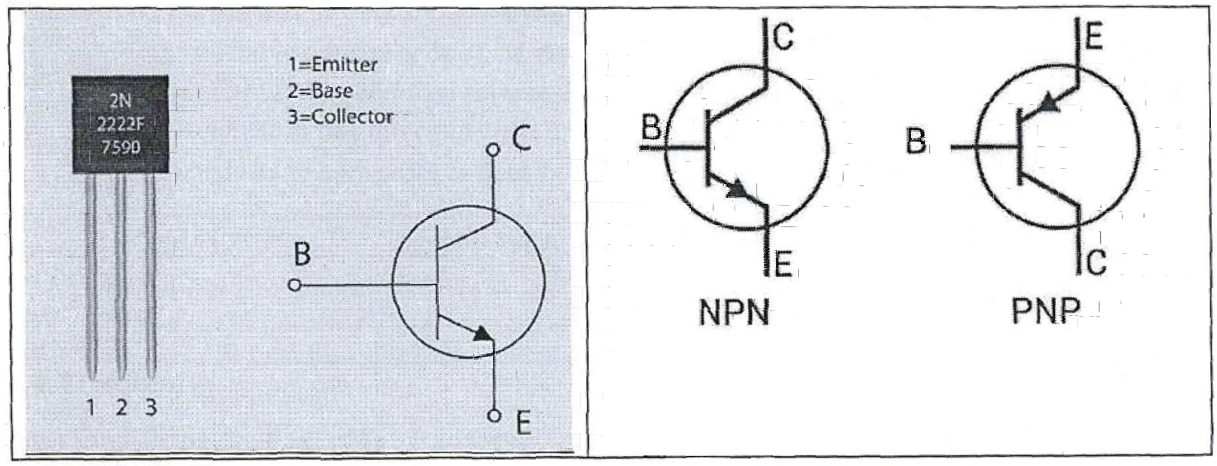


5. **Zener Diode** : The Zener diode is a special type of diode that allows reverse current to flow when the reverse voltage exceed a certain value called Zener Breakdown Voltage. It is widely used in voltage regulation circuits to provide stable reference voltage.



(fig: zener diode as regulator)

6. **Transistor** : A three-layer semiconductor device (NPN or PNP type), which is used for current amplification and switching. A transistor can be regarded as a combination of two junction diodes connected in opposite manner such that the middle part is common to both. When "n" is common to both, the transistor is p-n-p type. When p is common to both, it is n-p-n transistor. Typically, there are three parts and hence three connecting leads or legs in a transistor; called the emitter, the collector, and the base - or, in modern switching applications, the source, the drain, and the gate. A junction diode conducts only when it is forward-biased. The basic symbol for a transistor is as shown in the following figure-



(a) **Identifying the base :**
If one of the three terminals i.e. legs of the transistors is so chosen that conduction takes place in both the cases when a multimeter is connected between this chosen terminal and either of the remaining two terminals, then this chosen terminal is the base.

(b) **To identify p-n-p or n-p-n :**
For conduction to possible in both the cases, if the common terminal (i.e. base) has to be connected to the positive then the transistor in n-p-n type, where as if the common terminal (i.e. base) has to be connected to negative for making the conduction possible in both the cases then the transistor is p-n-p type.

Procedure :

1. **Resistor :**
   - Calculate the resistor's theoretical value using colour codes.
   - Measure the practical resistance value using Digital multimeter.
   - Fill the observation table with the resistance values for each resistor.

Sl. No.	Colour Code	Theoretical Value	Measured Value using DMM	Percentage of Error
1				
2				
3				

2. **Capacitor :**
   - Calculate thetheoretical capacitance value from the code written on the capacitor.
   - Measure the practical value using DMM.
   - Write the values for each capacitor in the following table.

Sl. No.	Theoretical Value	Measured Value using DMM	Percentage of Error
1			
2			
3			

3. **Diode :**
   - Set the selector switch of the digital multimeter (DMM) to position "diode testing mode">
   - Insert the probe metal ends in terminals marked on the multimeter as common and (VΩ).
   - (+ve) such that the black one is in common an red probe is in (VΩ) of the DMM.
   - Connect the two metal ends of the probes to the two terminals of the diode, observe the multimeter reading and then reverse the connection of the leads.
   - If it conducts in one direction only, then the diode is in working order.
   - If it conducts in both cases or does not conduct in both cases, then it is damaged.

Sl. No.	Diode type	FB Voltage	RB Voltage

4. **Transistor :**

(a) identifying the Base of the transistor

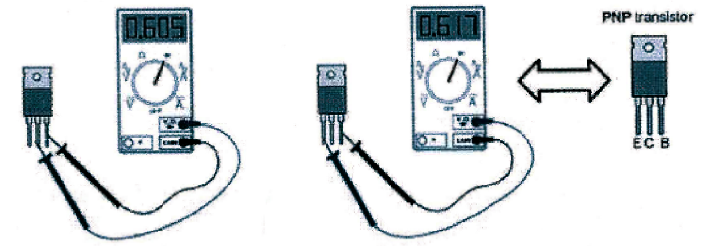
1. Put the multimeter in ohm range I by using the selector switch.
2. Insert the probe metal ends in terminals marked on the multimeter as common and V(Ω) such that the black on e is in common and red probe is n V (Ω).
3. Connect any one of the legs of the transistor to the common and note the resistance value of the multimeter by connecting the other lead (V(Ω)) of the multimeter to the remaining two leads of the transistor one by one. Note down the multimeter reading. Now take down the reading by reversing the polarity of the common leg i.e. connecting it to lead marked V(Ω)(+ve) of the multimeter. If in any of the above two connection; the reading of the multimeter shows low in both the cases, then the initially closen terminal connected to the common or V(Ω) is the base. In the first connection type, the transistor is p-n-p, whereas in the second connection type the transistor is n-p-n.
4. If the reading of the multimeter doesn't show low in any of the above cases, then repeat step 3 by choosing any of the remaining two leads of the transistor as common.

(b) Identifying the emitter and collector leads :

We know that in a transistor, the emitter region is heavily doped relative to the collector region. Therefore, the forward resistance of emitter-base should be lower than that of collector-base. Using ohm-meter (multimeter set to R) the forward resistance of the lead with the base having lower value implies that the lead is the emitter and the other offering higher forward resistance with the base is the collector.

(c) Checking whether the transistor in in working order :

Find any two terminals of the transistor between which there is no conduction in forward or reverse bias, these will be emitter and collector. Further, now use the third terminal as the base and check whether it conducts in the forward biasing showing lower resistance between base-emitter and higher-resistance between base-collector. it these conditions are not shown by the transistor, then the transistor is damaged.



Sl. No.	Transistor type	V_{BE} Voltage	V_{BC} Voltage
1	NPN		
2	PNP		

Conclusion :

ପରୀକ୍ଷଣ - ୧
ଅଭିବିଦ୍ୟୁତ୍ ଉପାଦାନଗୁଡ଼ିକର ଅଧ୍ୟୟନ

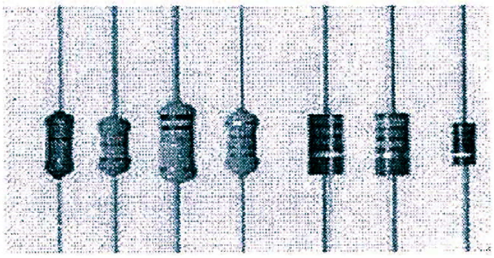
ଲକ୍ଷ୍ୟ : ବିଭିନ୍ନ ଅଭିବିଦ୍ୟୁତ୍ ଉପାଦାନଗୁଡ଼ିକ - ଯେପରିକି ରେସିଷ୍ଟର (Resistor), କେପାସିଟର (Capacitor), ଡାଇଓଡ୍ (Diode), ଟ୍ରାଞ୍ଜିଷ୍ଟର (Transistor), LED ଓ ଅନ୍ୟାନ୍ୟଙ୍କ ପରିଚୟ, ପ୍ରତୀକ (Symbol), ଗୁଣ ଏବଂ ପ୍ରୟୋଗ ବିଷୟରେ ଅଧ୍ୟୟନ କରିବା ।

ଆବଶ୍ୟକ ଉପକରଣ :

୧. ରେସିଷ୍ଟର
୨. କେପାସିଟର
୩. ଡାଇଓଡ୍ (ଡାଇଓଡ୍ ଓ ଜେନର ଡେଇଓଡ୍)
୪. ଟ୍ରାନ୍ସିଷ୍ଟର
୫. ଡିଜିଟାଲ୍ ମଲ୍ଟିମିଟର

ସିଦ୍ଧାନ୍ତ :

୧. ରେସିଷ୍ଟର Resistor : ରେସିଷ୍ଟର ହେଉଛି ଏକ ଇଲେକ୍ଟ୍ରୋନିକ ଉପାଦାନ ଯାହାର କାମ ହେଉଛି ବିଦ୍ୟୁତ ପରିପଥରେ ପ୍ରବାହିତ ଧାରାକୁ ନିୟନ୍ତ୍ରଣ କରିବା । ଏହାର ଏକକ ଓମ୍ (Ω) ରେ ମପାଯାଏ । ରେସିଷ୍ଟର ଉପରେ ଥିବା ରଙ୍ଗ ଫଂଛି ଦ୍ୱାରା ତାହାର ମୂଲ୍ୟ ଓ ଟଲରେନ୍ସ ଜଣାଯାଏ ।

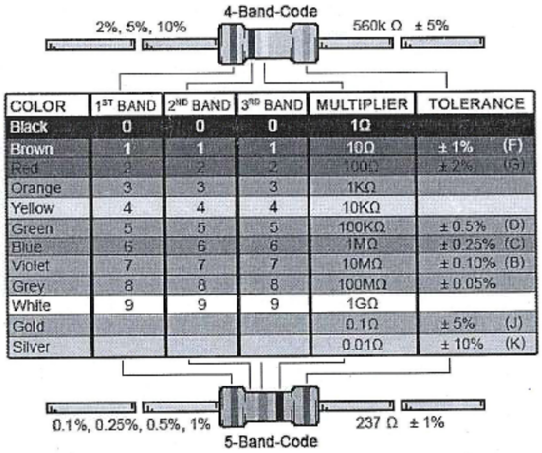


ପରିଚୟ (Identification) :

1. Colour Coded Resistor :
ଏହି ପ୍ରକାରର ରେସିଷ୍ଟରରେ ରଙ୍ଗ ପଛି ଦ୍ୱାରା ଏହାର ମୂଲ୍ୟ, ମଲ୍ଟିପ୍ଲାଏର ଏବଂ ଟଲରେନ୍ସ ଦେଖାଯାଏ ।

2. Printer Resistor :
ଏହି ପ୍ରକାରର ରେସିଷ୍ଟରରେ ମୁଲ୍ୟ ସିଧାସଳଖ ଭାବରେ ଲେଖା ଥାଏ ।

ରଙ୍ଗ କୋଡ୍ (Color Code) :



COLOR	1ST BAND	2ND BAND	3RD BAND	MULTIPLIER	TOLERANCE
Black	0	0	0	1Ω	
Brown	1	1	1	10Ω	± 1% (F)
Red	2	2	2	100Ω	± 2% (G)
Orange	3	3	3	1KΩ	
Yellow	4	4	4	10KΩ	
Green	5	5	5	100KΩ	± 0.5% (D)
Blue	6	6	6	1MΩ	± 0.25% (C)
Violet	7	7	7	10MΩ	± 0.10% (B)
Grey	8	8	8	100MΩ	± 0.05%
White	9	9	9	1GΩ	
Gold				0.1Ω	± 5% (J)
Silver				0.01Ω	± 10% (K)

ଉଦାହରଣ : ଏକି ରେସିଷ୍ଟର Brown, Green, Orange ଏବଂ Gold ପଛି ଥିଲେ
Br - 1, G- 5, O-10^3, Gold - ±5%
ମୂଲ୍ୟ = 15 x 10^3 = 15kΩ±5%

ବିବରଣୀ :

- ରେସିଷ୍ଟରଗୁଡ଼ିକ 1/8W ରୁ 20W ପର୍ଯ୍ୟନ୍ତ ଶକ୍ତି ମାପରେ ଉପଲବ୍ଧ ।
- Values are expressed in Ω, kΩ, MΩ
- ମୂଲ୍ୟଗୁଡ଼ିକ Ω, kΩ, MΩ ରେ ଲେଖାଯାଏ ।
  (1kΩ = 10^3Ω, 1 MΩ = 10^6Ω)

ପ୍ରୟୋଗ :

- ଧାରାକୁ ନିୟନ୍ତ୍ରଣ କରିବା ପାଇଁ ବିଭିନ୍ନ ଇଲେକ୍ଟ୍ରୋନିକ ସର୍କିଟରେ ବ୍ୟବହୃତ ।

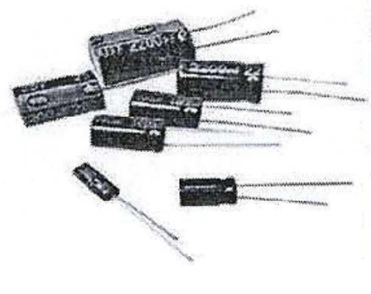
୨. **କେପାସିଟର (Capacitor)** : କେପାସିଟର ହେଉଛି ଏକ ଉପାଦାନ ଯାହା ଚାର୍ଜ ସଞ୍ଚୟ କରେ । ଏହା DC ଧାରାକୁ ଅଟକାଇଥାଏ କିନ୍ତୁ AC ଧାରାକୁ ଯିବାକୁ ଦେଇଥାଏ । Capacitance ର ଏକକ Farad (F)

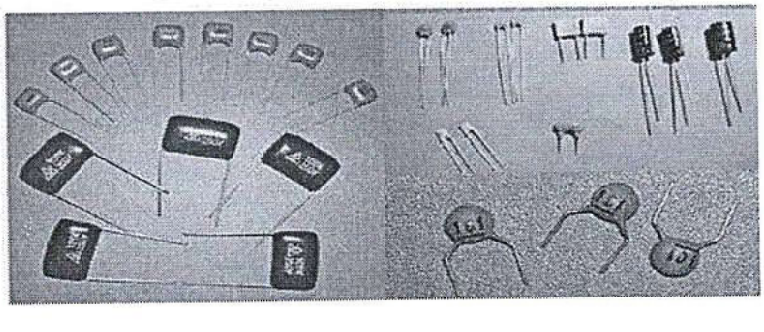
ସୂତ୍ର :

ଯେଉଁଠି A=ଅଞ୍ଚଳ, d=ଦୂରତା, ϵ=ଡାଇଏଲେକ୍ଟ୍ରିକ୍ କନଷ୍ଟାଣ୍ଟ

ପରିଚୟ :

ଡାଏଲେକ୍ଟ୍ରିକ୍ ଧରଣ ଅନୁସାରେ କେପାସିଟର ବିଭିନ୍ନ ପ୍ରକାରର -
ଏୟାର, ମାଇକା, ସେରାମିକ୍, ପ୍ଲାଷ୍ଟିକ ଫିଲ୍ମ, ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍, ଟାଣ୍ଟାଲମ୍ ଇତ୍ୟାଦି ।





ଦୁଇ ପ୍ରକାର :

୧. ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍ (ଧନାତ୍ମକ ଓ ରଣାତ୍ମକ ଲିଡ୍ ଥାଏ)
୨. ନନ୍-ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍ (ଯେକୌଣସି ପୋଲାରିଟିରେ ଯୋଡ଼ିବା ଯାଏ)

କେପାସିଟର ମୂଲ୍ୟ ନିର୍ଣ୍ଣୟ (Determining Capacitor Values)
ଉଦାହରଣ ସ୍ୱରୂପ - 102K ଲେଖା ଥିବା ଏକ କେପାସିଟରର ଅର୍ଥ ହେଉଛି :
102K = 1,000 pF ±10%

ଯେଉଁଠି -

- 1st Significant Digit (ପ୍ରଥମ ଅର୍ଥପୂର୍ଣ୍ଣ ଅଙ୍କ) - 1
- 2nd Significant Digit (ଦ୍ୱିତୀୟ ଅର୍ଥପୂର୍ଣ୍ଣ ଅଙ୍କ) - 0
- Multiplier (ଗୁଣକ) - 2 - 10^2
- Tolerance (ସହନ ମାର୍ଜିନ୍) - K = ±10%

ସେହିପରି, ମୋଟ ମୂଲ୍ୟ = 10 x 10^2 pF = 1000 pF (ଅର୍ଥାତ୍ 1 nF)

ଏକକ :

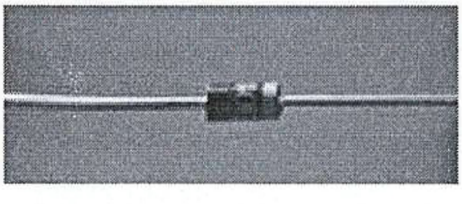
$1\mu F = 10^{-6}F$
$1nF = 10^{-9}F$
$1pF = 10^{-12}F$

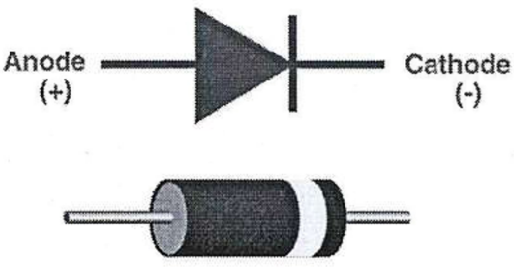
ଟୋଲେରେନ୍ସ କୋଡ୍ ତାଲିକା (Tolerance Code Table) :
କୋଡ୍ (Code) ସହନ ମାର୍ଜିନ (Tolerance)

Code	Tolerance
C	±0.25 pF
D	±0.5 pF
J	±5%
K	±10%
M	±20%
Z	+80% / −20%

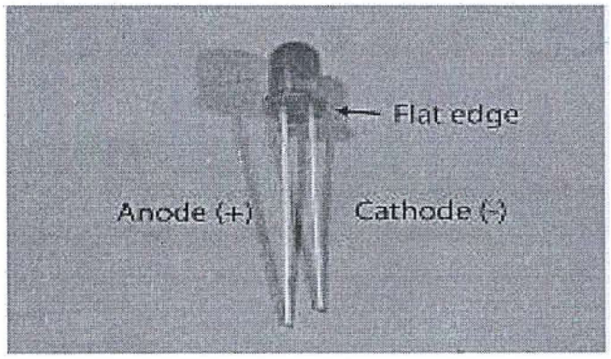
ପ୍ରୟୋଗ :
୧. ଟ୍ୟୁନିଂ ସର୍କିଟରେ ?
୨. AC ଧାରାକୁ ପାସ୍ କରିବା ପାଇଁ (Bypass capacitor) ।
୩. DC ଧାରାକୁ ଅଟକାଇବା ପାଇଁ (Blocking capacitor) ।

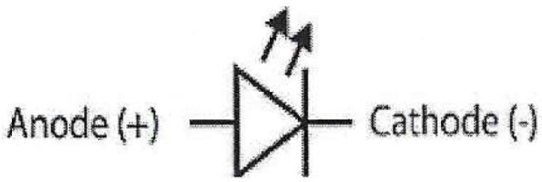
୩. **ଡାଇଓଡ଼ (Diode) :** ଏକ ସେମିକଣ୍ଡକ୍ଟର ଉପାଦାନ ଯାହା ଧାରାକୁ କେବଳ ଗୋଟିଏ ଦିଗରେ ପାସ୍ କରିଥାଏ । ଏହା P-N Junction ଉପରେ ଆଧାରିତ । ପ୍ରୟୋଗ : ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ରେ ।



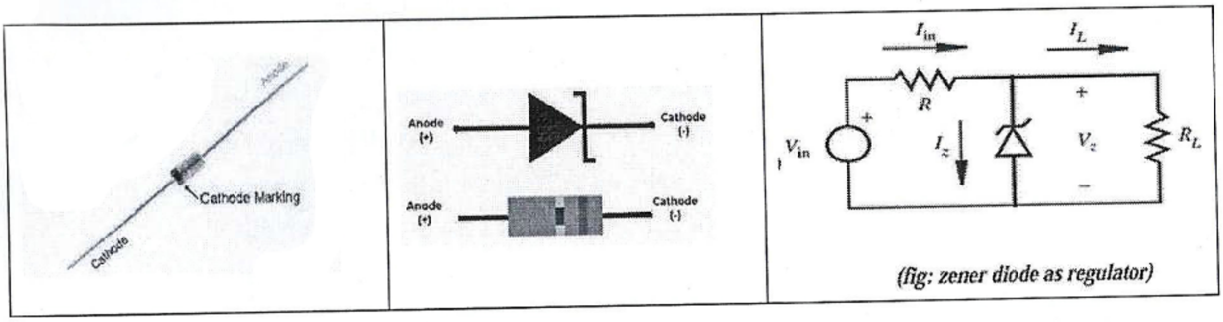


୪. **LED (Light Emmitting Diode) :** ଡାଇଓଡ୍‌ର ଏକ ବିଶେଷ ପ୍ରକାର ଯାହା ଧାରା ପାସ୍ ହେଲେ ଆଲୋକ ଉତ୍ସର୍ଜନ କରେ । ପୋଲାରିଟି ମନେ ରଖି ଯୋଡ଼ିବା ଆବଶ୍ୟକ । ଲାଇଟ୍ ଇମିଟିଙ୍ଗ ଡାଇଓଡ୍ (LED) ଏକ ସେମିକଣ୍ଡକ୍ଟର ଆଧାରିତ ଆଲୋକ ସ୍ରୋତ । LED ଗୁଡ଼ିକ ଅନେକ ଯନ୍ତ୍ରରେ ସୂଚକ ଦୀପ (indicator lamps) ଭାବେ ବ୍ୟବହୃତ ହୁଏ ଏବଂ ଏବେ ବିଭିନ୍ନ ଆଲୋକୀକରଣ କାମରେ ବଢ଼ି ଚାଲିଛି । ପ୍ରାରମ୍ଭିକ LED ଗୁଡ଼ିକ ଅଳ୍ପ ତୀବ୍ରତାର ଲାଲ ଆଲୋକ ଉତ୍ସର୍ଗ କରୁଥିଲେ, କିନ୍ତୁ ଆଧୁନିକ ରୂପଗୁଡ଼ିକ ଦୃଶ୍ୟ, ଅଲଟ୍ରାଭାଇଓଲେଟ୍ ଓ ଇନ୍‌ଫ୍ରାରେଡ଼ ତରଙ୍ଗ ଦୀର୍ଘତାରେ ଉପଲବ୍ଧ ଅଟନ୍ତି ଏବଂ ଅତ୍ୟଧିକ ଉଜ୍ଜ୍ୱଳତା ଦେଇଥାନ୍ତି ।





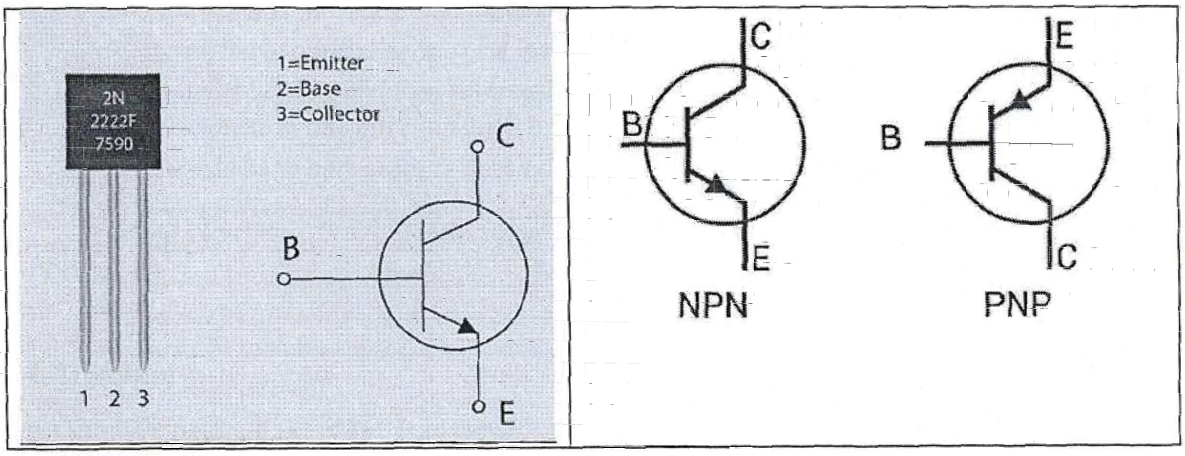
୫. **ଜେନର ଡାଇଓଡ୍ :** ଜେନର ଡାଇଓଡ୍ ଏକ ବିଶେଷ ପ୍ରକାରର ଡାଇଓଡ୍ ଯାହା ରିଭର୍ସ ଭୋଲ୍ଟେଜ ନିର୍ଦ୍ଦିଷ୍ଟ ମାନ (ଯାହକୁ ଜେନର୍ ବ୍ରେକ୍‌ଡାଉନ୍ ଭୋଲ୍‌ଟେଜ୍ କୁହାଯାଏ) ଅତିକ୍ରମ କଲେ ରିଭର୍ସ କରେଣ୍ଟ ପ୍ରବାହିତ ହେବାକୁ ଅନୁମତି ଦିଏ । ଏହା ଭୋଲ୍ଟେଜ୍ ନିୟନ୍ତ୍ରଣ ସର୍କିଟ୍‌ରେ ସ୍ଥିର ରେଫରେନ୍ସ ଭୋଲ୍‌ଟେଜ୍ ଦେବା ପାଇଁ ବିଶେଷଭାବେ ବ୍ୟବହୃତ ହୁଏ ।



(fig: zener diode as regulator)

୬. **ଟ୍ରାଞ୍ଜିଷ୍ଟର (Transistor) :** ଏହା ଏକ ତିନି ସ୍ତରୀୟ ସେମିକଣ୍ଡକ୍ଟର ଉପାଦାନ - ଏନ୍-ପି-ଏନ୍ (NPN) କିମ୍ବା ପି-ଏନ୍-ପି (PNP) ଧରଣର । ଧାରା ବୃଦ୍ଧି (amplification) ଓ ସ୍ୱିଚିଂ ପାଇଁ ବ୍ୟବହୃତ । ଟ୍ରାଞ୍ଜିଷ୍ଟରକୁ ଦୁଇଟି ଜଙ୍କସନ୍ ଡାଇଓଡ଼ର ବିପରୀତ ଭାବେ ସଂଯୁକ୍ତ ଏକ ସମ୍ମିଳିତ ଗଠନ ଭାବେ ଦେଖାଯାଇପାରେ, ଯେଉଁଠାରେ ମଧ୍ୟଭାଗ ଉଭୟ ଡାଇଓଡ୍ ପାଇଁ ସାଧାରଣ ଥାଏ । ଯେତେବେଳେ "n" ଉଭୟ ପାଇଁ ସାଧାରଣ ଥାଏ, ସେତେବେଳେ ଟ୍ରାଞ୍ଜିଷ୍ଟର p-n-p ପ୍ରକାରର ହୁଏ । ଯେତେବେଳେ "p" ସାଧାରଣ ଥାଏ, ସେତେବେଳେ ଏହା n-p-n ଟ୍ରାଞ୍ଜିଷ୍ଟର ହୁଏ । ସାଧାରାଣତଃ ଏଥିରେ ତିନୋଟି ଅଂଶ ଥାଏ ଏବଂ ତେଣୁ ତିନୋଟି ଟର୍ମିନାଲ୍ କିମ୍ବା ପାଦ ଥାଏ - ଯେଉଁମାନଙ୍କୁ Emitter, Collector

ଓ Base କୁହାଯାଏ ; ଆଧୁନିକ ସ୍ୱିଚିଂ ପ୍ରୟୋଗରେ ସେଗୁଡ଼ିକୁ Source, Drain ଓ Gate କୁହାଯାଏ । ଜଙ୍କସନ୍ ଡାଇଓଡ୍ କେବଳ ତାହା forward-biased ହେଲେ ମାତ୍ର କରେଣ୍ଟ ପ୍ରବାହ କରେ । ଟ୍ରାଞ୍ଜିଷ୍ଟରର ମୌଳିକ ପ୍ରତୀକ ନିମ୍ନଲିଖିତ ଚିତ୍ରରେ ଦେଖାଯାଇଛି -



(କ) **ବେସ୍ (Base) ଚିହ୍ନଟ କରିବା :** ଯଦି ଟ୍ରାଞ୍ଜିଷ୍ଟରର ତିନୋଟି ଟର୍ମିନାଲ୍ (ଅର୍ଥାତ୍ ପାଦ) ମଧରୁ ଗୋଟିଏ ଏପରି ବାବରେ ଚୟନ କରାଯାଏ ଯେ, ମଲ୍ଟିମିଟରକୁ ସେହି ଚୟିତ ଟର୍ମିନାଲ୍ ଓ ଅନ୍ୟ ଦୁଇଟି ଟର୍ମିନାଲ୍‌ର ଯେକୌଣସି ଗୋଟିଏ ସହିତ ସଂଯୁକ୍ତ କଲେ ଉଭୟ ମାମଲାରେ କନ୍‌ଡକ୍ସନ୍ (ଚାଳନ) ଘଟେ, ତେବେ ସେହି ଚୟିତ ଟର୍ମିନାଲ୍‌କୁ **ବେସ୍** କୁହାଯାଏ ।

(ଖ) **p-n-p କିମ୍ୱା n-p-n ଚିହ୍ନଟ କରିବା ପାଇଁ :** ଯଦି ଉଭୟ ମାମଲାରେ କନ୍‌ଡକ୍ସନ୍ ସମ୍ଭବ ହେବା ପାଇଁ ସାଧାରଣ ଟର୍ମିନାଲ୍ (ଅର୍ଥାତ୍ ବେସ୍) କୁ **ଧନାତ୍ମକ (Positive)** ସହିତ ସଂଯୁକ୍ତ କରିବାକୁ ପଡ଼େ, ତେବେ ସେହି ଟ୍ରାଞ୍ଜିଷ୍ଟର **n-p-n ପ୍ରକାରର** ହୁଏ । ଯଦି ଉଭୟ ମାମଲାରେ କଣ୍ଡକ୍ସନ୍ ସମ୍ଭବ ହେବା ପାଇଁ ସାଧାରଣ ଟର୍ମିନାଲ୍ (ଅର୍ଥାତ୍ ବେସ୍) କୁ ଋଣାତ୍ମକ (**Negative**) ସହିତ ସଂଯୁକ୍ତ କରିବାକୁ ପଡେ, ତେବେ ସହି ଟ୍ରାଞ୍ଜିଷ୍ଟର **p-n-p** ପ୍ରକାରର ହୁଏ ।

ପରୀକ୍ଷା ପ୍ରକ୍ରିୟା (Testing Procedure) :

୧. **ରେସିଷ୍ଟର (Resistor)** :

- ରେସିଷ୍ଟରର ରଙ୍ଗ କୋଡ୍ ଅନୁଯାୟୀ ମୂଲ୍ୟ ନିର୍ଣ୍ଣୟ କରନ୍ତୁ ।
- ଦ୍ୱାରା ମେଜର କରନ୍ତୁ ଏବଂ ତାଲିକା ପୂରଣ କରନ୍ତୁ ।
- ମେଜର୍ ହୋଇଥିବା ମୂଲ୍ୟ ଟଲରେନ୍ସ ଭିତରେ ହେବା ଉଚିତ ।

ପ୍ରତ୍ୟେକ ରେସିଷ୍ଟରର ମେଜର୍ ହୋଇଥିବା ମୂଲ୍ୟ ତଳେ ଥିବା ତାଲିକାରେ ଲେଖନ୍ତୁ ।

କ୍ରମ ସଂଖ୍ୟା	ରଙ୍ଗ କୋଡ୍	ବାସ୍ତବିକ ମୂଲ୍ୟ	ମେଜର୍ ହୋଇଥିବା ମୂଲ୍ୟ (DMM ଦ୍ୱାରା)	ତ୍ରୁଟିର ପ୍ରତିଶତ
୧	ଲାଲ, ଲାଲ, କଳା, ସୁନା			
୨	ଲାଲ, କଳା, କେସରିଆ, ରୂପା			
୩	ନୀଳ, ଧୂସର, ସବୁଜ, ସୁନା			

ଟିପ୍ପଣୀ (Note) :

୧. ମେଜର ହୋଇଥିବା ରେସିଷ୍ଟାନ୍ସ ମୂଲ୍ୟ ଏବଂ ରଙ୍ଗ କୋଡ୍ ଅନୁଯାୟୀ ମୂଲ୍ୟ ରେସିଷ୍ଟରର ଟଲରେନ୍ସ ରେଞ୍ଜ ମଧ୍ୟରେ ଥିବା ଉଚିତ ।

୨. ମେଜରମେଣ୍ଟ ସମୟରେ ଦୁଇଟି ଲିଡ୍‌କୁ ହାତରେ ଧରନ୍ତୁ ନାହିଁ, କାରଣ ଆପଣଙ୍କ ଶରୀରର ରେସିଷ୍ଟାନ୍ସ ସହିତ ରେସିଷ୍ଟର ରେସିଷ୍ଟାନ୍ସକୁ ମିଶି ମେଜର କରିବ ।

୨. **କେପାସିଟର (Capacitor)** :

• Capacitor ର କୋଡ୍ ଅନୁଯାୟୀ ମୂଲ୍ୟ ନିର୍ଣ୍ଣୟ କରନ୍ତୁ ।

• DMM (Digital Multimeter) ଦ୍ୱାରା ମେଜର କରନ୍ତୁ ଏବଂ ତାଲିକା ପୂରଣ କରନ୍ତୁ ।

ପ୍ରତ୍ୟେକ **କେପାସିଟର**ର ମେଜର୍ ହୋଇଥିବା ମୂଲ୍ୟ ତଳେ ଥିବା ତାଲିକାରେ ଲେଖନ୍ତୁ ।

କ୍ରମ ସଂଖ୍ୟା	ବାସ୍ତବିକ ମୂଲ୍ୟ	ମେଜର୍ ହୋଇଥିବା ମୂଲ୍ୟ (DMM ଦ୍ୱାରା)	ତ୍ରୁଟିର ପ୍ରତିଶତ
୧			
୨			
୩			

୩. **ଡାଇଓଡ୍ (Diode)** :

• ଲାବରେ ଥିବା DMM (Digital Multimeter) କୁ Diode Testing Mode ରେ ସେଟ୍ କରନ୍ତୁ ।

ଏହାର Forward Bias Voltage ମେଜର କରନ୍ତୁ ।

• ଦିଆଯାଇଥିବା ଡାଇଓଡ୍‌ର Forward ଏବଂ Reverse Bias Voltage ମେଜର କରନ୍ତୁ ଏବଂ ତାହା ରେକର୍ଡ କରନ୍ତୁ ।

(କ) ଫରୱାର୍ଡ ବାୟାସ୍ (Forward Bias Voltage)

• ଲାଲ (RED) ପ୍ରୋବ୍‌କୁ Anode ଉପରେ ରଖନ୍ତୁ ।

• କଳା (BLACK) ପ୍ରୋବ୍‌କୁ Cathode ଉପରେ ଛୁଇଁଦିଅନ୍ତୁ ଏବଂ ଡିସ୍ପ୍ଲେ ରିଡିଂ ଲେଖନ୍ତୁ ।

(ଖ) ରିଭର୍ସ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍ (Reverse Bias Voltage) :

• ଲାଲ (RED) ପ୍ରୋବ୍‌କୁ Cathode ଉପରେ ରଖନ୍ତୁ ।

• କଳା (BLACK) ପ୍ରୋବ୍‌କୁ Anode ଉପରେ ଛୁଇଁଦିଅନ୍ତୁ ଏବଂ ଡିସ୍ପ୍ଲେ ରିଡିଂ ରେକର୍ଡ କରନ୍ତୁ ।

କ୍ରମ ସଂଖ୍ୟା	ଡାଇଓଡ୍	ଫରୱାର୍ଡ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍	ରିଭର୍ସ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍
୧			
୨			
୩			

୪. **ଟ୍ରାଞ୍ଜିଷ୍ଟର (Transistor)** :

• ଲାବରେ ଥିବା DMM (Digital Multimeter) କୁ Diode Testing Mode ରେ ସେଟ୍ କରନ୍ତୁ ।

(କ) ଟ୍ରାନ୍ସିଷ୍ଟରର ବେସ୍ (Base) ଚିହ୍ନଟ କରିବା :

୧. ସେଲେକ୍ଟର ସ୍ୱିଚ୍ ବ୍ୟବହାର କରି ମଲ୍ଟିମିଟର୍‌କୁ **ohm** (Ω) ରେଞ୍ଜ **I** ରେ ସେଟ୍ କର ।

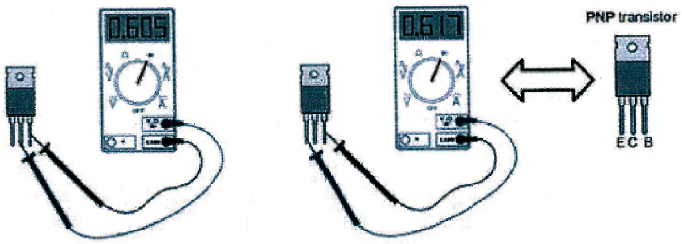
୨. ମଲ୍ଟିମିଟର୍‌ରେ ଥିବା **Common** ଓ **V**(Ω) ଟର୍ମିନାଲଗୁଡ଼ିକୁ ଧାତୁର ପ୍ରୋବ୍‌ଗୁଡ଼ିକ ସଂଯୁକ୍ତ କର । **Black probe** କୁ Common ଏବଂ **Black probe** କୁ **V**(Ω) ରେ ଲଗା ।

୩. ଟ୍ରାନ୍ସିଷ୍ଟରର ତିନୋଟି ପାଦ (legs) ମଧ୍ୟରୁ ଗୋଟିଏକୁ Common ସହିତ ସଂଯୁକ୍ତ କର ଓ ଅନ୍ୟ ଦୁଇଟି ପାଦ ସହିତ **V**(Ω) ଲିଡ୍‌କୁ ଏକେକାରେ ସଂଯୁକ୍ତ ମଲ୍ଟିମିଟର୍‌ର ରେଜିଷ୍ଟାନ୍ସ ମାନ ପଢ଼ । ଏହି ମାନଗୁଡ଼ିକ ଲେଖ । ପରେ Common ଲିଡ୍‌ର ପୋଲାରିଟି ପଲଟିଦେଇ, ଏହାକୁ ମଲ୍ଟିମିଟର୍‌ର **V**(Ω)(+ve) ସହିତ ସଂଯୁକ୍ତ କର ଏବଂ ଫେରି ରିଡିଂ ନିଅ । ଯଦି ଉପରୋକ୍ତ ଦୁଇ ସଂଯୋଗ ମଧ୍ୟରେ ଯେକୌଣସି ଗୋଟିଏ ରେ ମଲ୍ଟିମିଟରର ରିଡିଂ ଉଭୟ ମାମଲାରେ **Low** ଦେଖାଏ, ତେବେ ଆରମ୍ଭରେ ଚୟନ କରାଯାଇଥିବା ଟର୍ମିନାଲ୍ **Base** ଅଟେ । ପ୍ରଥମ ସଂଯୋଗ ପ୍ରକାରରେ ଟ୍ରାନ୍ସିଷ୍ଟର **p-n-p** ଅଟେ, ଯେଉଁଠାରେ ଦ୍ୱିତୀୟ ସଂଯୋଗ ପ୍ରକାରରେ ଏହା **n-p-n** ଟ୍ରାନ୍ସିଷ୍ଟର ହୁଏ ।

୪. ଯଦି ଉପରୋକ୍ତ ଦୁଇ ମାମଲାରେ କୌଣସିଟି ରିଡିଂ **Low** ଦେଖାଏ ନାହିଁ, ତେବେ ଟ୍ରାନ୍ସିଷ୍ଟରର ଅନ୍ୟ ଦୁଇଟି ଲିଡ୍ ମଧ୍ୟରୁ ଯେକୌଣସି ଗୋଟିଏକୁ Common ଭାବେ ନେଇ **ତୃତୀୟ ପଦକ୍ରମ** ପୁନଃ କର ।

(ଖ) ଏମିଟର (Emitter) ଓ କଲେକ୍ଟର (Collector) ଚିହ୍ନଟ କରିବା : ଆମେ ଜାଣୁଛୁ ଯେ, ଟ୍ରାନ୍ସିଷ୍ଟରରେ **Emitter region** ଟି **Colletor region** ତୁଳନାରେ ଅଧିକ ଡୋପ୍ (heavily doped) ହୋଇଥାଏ । ସେଥିପାଇଁ **Emitter-Base** ର ଫରୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ **Collector-Base** ରୁ କମ୍ ହେବା ଉଚିତ୍ । **ohm-meter** (ମଲ୍ଟିମିଟରକୁ R ରେ ସେଟ୍ କରି) ବ୍ୟବହାର କରି, ବେସ୍ ସହିତ ଯେ ଲିଡ୍‌ର ଫରୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ ମାନ କମ୍ ଦେଖାଏ, ସେହି ଲିଡ୍ **Emitter** ଏବଂ ଯାହା ଅଧିକ ଫରୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ ଦେଖାଏ ସେହି ଲିଡ୍ **Collector** ଅଟେ ।

(ଗ) ଟ୍ରାନ୍ସିଷ୍ଟର ଠିକ୍ ଭାବରେ କାମ କରୁଛି ନାହିଁ ଯାଞ୍ଚ କରିବା : ଟ୍ରାନ୍ସିଷ୍ଟରର ଯେକୌଣସି ଦୁଇଟି ଟର୍ମିନାଲ୍ ମଧ୍ୟରେ ଫରୱାର୍ଡ କିମ୍ବା ରିଭର୍ସ ବାୟାସରେ ଯଦି କୌଣସି କଣ୍ଡକ୍ସନ୍ ହୋଇନଥାଏ ସେମାନେ **Emitter** ଓ **Collector** ଅଟନ୍ତି । ଏବେ ତୃତୀୟ ଟର୍ମିନାଲ୍‌କୁ **Base** ଭାବେ ନିଅ ଓ ଫରୱାର୍ଡ ବାୟାସରେ ଯାଞ୍ଚ କର **Base-Emitter** ମଧ୍ୟରେ ଲୋ ରେଜିଷ୍ଟାନ୍ସ ଓ **Base-Collector** ମଧ୍ୟରେ ହାଇ ରେଜିଷ୍ଟାନ୍ସ ଦେଖାଯିବା ଉଚିତ୍ । ଯଦି ଏହି ପରିସ୍ଥିତି ଦେଖାଯାଏ ନାହିଁ, ତେବେ ଟ୍ରାନ୍ସିଷ୍ଟର ଡାମେଜ୍ (**Damaged**) ହୋଇଛି ।



କ୍ରମ ସଂଖ୍ୟା	ଟ୍ରାଞ୍ଜିଷ୍ଟର	V_{BE} ଭୋଲ୍ଟେଜ୍	V_{BC} ଭୋଲ୍ଟେଜ୍
୧	NPN		
୨	PNP		

ପରୀକ୍ଷାର ଉପସଂହାର :

ପରୀକ୍ଷଣ - ୧

ଅଭିବିଦ୍ୟୁତ୍ ଉପାଦାନଗୁଡ଼ିକର ଅଧ୍ୟୟନ

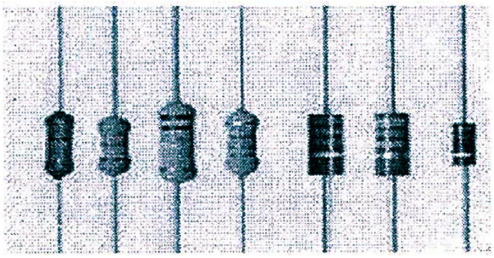
ଲକ୍ଷ୍ୟ : ରେସିଷ୍ଟର, କେପାସିଟର, ଡାଇଓଡ୍, ଟ୍ରାଞ୍ଜିଷ୍ଟର, ଆଉ ଲାଇଟ୍ ଡାୟୋଡ୍ (LED) ଭଳି ମୂଳ ଇଲେକ୍ଟ୍ରୋନିକ୍ ଉପାଦାନଗୁଡ଼ିକ ବିଷୟରେ ଜାନବା ।

ଦରକାର୍ ଜିନିଷ୍ :

୧. ରେସିଷ୍ଟର
୨. କେପାସିଟର
୩. ଡାଇଓଡ୍ (PN ଡାଇଓଡ୍ ଓ ଜେନର ଡେଇଓଡ୍)
୪. ଟ୍ରାନ୍ସିଷ୍ଟର
୫. ଡିଜିଟାଲ୍ ମଲ୍ଟିମିଟର

ସିଦ୍ଧାନ୍ତ :

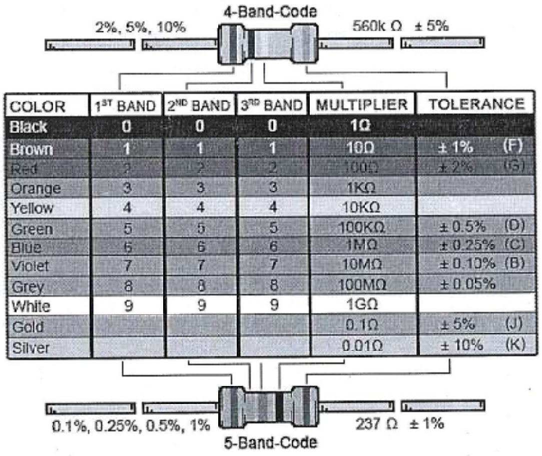
୧. **ରେସିଷ୍ଟର Resistor** : ରେସିଷ୍ଟର ହେଉଛେ ଗୁଟେ ଇଲେକ୍ଟ୍ରୋନିକ ପାସିଭ୍ ଉପାଦାନ ଯାହାର କାମ୍ ହେଉଛେ ସର୍କିଟ୍ ଭିତ୍‌ରେ ବିଦ୍ୟୁତ୍ ସ୍ରୋତକେ ନିୟନ୍ତ୍ରଣ୍ କରିମା । ଇତାକେ ଓହମ୍ (Ω) ରେ ମପାଯାଏସି । ରେସିଷ୍ଟର ମୂଲ୍ୟ ଆର୍ ସହନଶୀଳତା ଇତାର ଉପରେ ଛପା ହୋଇଥିବା ରଙ୍ଗର ପଟି ଦ୍ୱାରା ଦେଖିକରି ଚିହ୍ନି ହେବା ।



ପରିଚୟ (Identification) :

1. **ରଙ୍ଗ କୋଡେଡ୍ ରେସିଷ୍ଟର :** ଇଥିରେ ଗଣନା, ଗୁଣ ଓ ଟୋଲେରେନ୍ସ ରଙ୍ଗୀନ ଚିହ୍ନ ଦ୍ୱାରା ସୂଚିତ ହେଇଛେ ।
2. **Printer Resistor :**
   ପ୍ରିଣ୍ଟେଡ୍ ରେସିଷ୍ଟର : ଏହାର ଗଣନା ଧ୍ରୁବରେ ସିଧାସଳଖ ଲିଖାଯାଇଛେ ।

ରଙ୍ଗ କୋଡ୍ (Color Code) :



COLOR	1ST BAND	2ND BAND	3RD BAND	MULTIPLIER	TOLERANCE
Black	0	0	0	1Ω	
Brown	1	1	1	10Ω	± 1% (F)
Red	2	2	2	100Ω	± 2% (G)
Orange	3	3	3	1KΩ	
Yellow	4	4	4	10KΩ	
Green	5	5	5	100KΩ	± 0.5% (D)
Blue	6	6	6	1MΩ	± 0.25% (C)
Violet	7	7	7	10MΩ	± 0.10% (B)
Grey	8	8	8	100MΩ	± 0.05%
White	9	9	9	1GΩ	
Gold				0.1Ω	± 5% (J)
Silver				0.01Ω	± 10% (K)

ଉଦାହରଣ : ଯଦି ଗଣକରେ ବ୍ରାଉନ, ସବୁଜ, ଓରେଞ୍ଜ ଓ ସୁନହିର ବ୍ୟାଣ୍ଡ ଅଛି -
ବ୍ରାଉନ - 1, ସବୁଜ- 5, ଓରେଞ୍ଜ-10^3, ସୁନହିର - ±5%
ମୂଲ୍ୟ = $15 \times 10^3 = 15k\Omega \pm 5\%$

ବିବରଣୀ (Specifications) :

- ରେସିଷ୍ଟର ଶକ୍ତି ରେଟିଂ ରେ 1/8W ଠାରୁ 20W ପର୍ଯ୍ୟନ୍ତ ଉପଲବ୍ଧ ଅଛି ।
- ମୂଲ୍ୟ ସରଣୀରେ Ω, kΩ ଏବଂ MΩ ରେ ପ୍ରକାଶିତ ।
  ($1k\Omega = 10^3\Omega$, $1\ M\Omega = 10^6\Omega$)

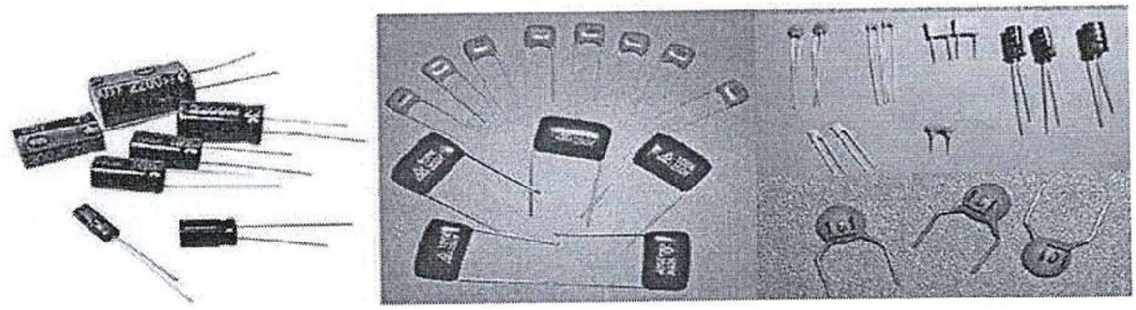
ପ୍ରୟୋଗ (Applications):

- ଏହା ଅନେକ୍ ରକମ୍‌ର ଇଲେକ୍ଟ୍ରୋନିକ୍ ସର୍କିଟ୍‌ରେ ବିଦ୍ୟୁତ ସ୍ରୋତର ଚଲାଚଲ୍‌କେ ନିୟନ୍ତ୍ରଣ କର୍‌ବାର୍‌ଥି ବେଭାର କରାଯାଏସି ।

୨. **କେପାସିଟର (Capacitor)** : କେପାସିଟ'ର ଗୁଟେ ଏନ୍ତା ଜିନିଷ୍ ଯେନ୍ତା ବିଜୁଲି ଚାର୍ଜ ଜମା କରି ରଖିସି, ଡିସି କରେଣ୍ଟ କେ ବନ୍ଦ୍ କର୍‌ସି ଆଉ ଏସି କରେଣ୍ଟ କେ ଯିବାର୍‌କେ ଦେସି । ଇତାକେ ଫାରାଡ୍ Farad (F) ଏକକରେ ମପାଯାଏସି ।

ଫର୍ମୁଲା : $C = \epsilon A/d$
ଇଠାନେ, A=ପ୍ଲେଟଗୁଡ଼ିକର୍ ଏରିଆ (କ୍ଷେତ୍ରଫଳ), d=ପ୍ଲେଟଗୁଡ଼ିକର୍ ଦୂରତା, ∈=ଡାଇଏଲେକ୍ଟ୍ରିକ୍ କନଷ୍ଟାଣ୍ଟ

ପରିଚୟ :
ଡାଏଲେକ୍ଟ୍ରିକ୍ କେନ୍ତା ଅଛେ ସେଟା ହିସାବେ କେପାସିଟର୍ ଅଲଗା ଅଲଗା ରକମ୍ ର ଅଛେ - ଏୟାର୍, ମାଇକା, ସେରାମିକ୍, ପ୍ଲାଷ୍ଟିକ ଫିଲ୍ମ, ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍, ଟାଣ୍ଟାଲମ୍ ଆଦି ।



ଦୁଇ ରକମର :
୧. ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍ (ଧନା ଆରୁ ରନ୍ ଲିଡ୍ ଥିସି) ।
୨. ନନ୍-ଇଲେକ୍ଟ୍ରୋଲାଇଟିକ୍ (ଜେନ୍ ପୋଲାରିଟିରେ ଜୁଡ଼୍‌ବେ ସେଟା ଚଲସି) ।
କେପାସିଟ'ର ମୂଲ୍ୟ କେନ୍ତା କରି ଜାନବା :
ମନେକର, ଗୁଟେ କେପାସିଟ'ର ଉପରେ "102K" ଲେଖା ଅଛେ ମାନେ ହେଲା :
102K = 1,000 pF ±10%

ଜେନ -

- 1st Significant Digit (ପହେଲା ଅର୍ଥ ଥିବାର୍ ଅଙ୍କ) - 1
- 2nd Significant Digit (ଦୁସ୍ରା ଅର୍ଥ ଥିବାର୍ ଅଙ୍କ) - 0
- Multiplier (ଗୁଣା କର୍ତା) - 2 - 10^2
- Tolerance (ସହନ ଶକ୍ତି) - K = ±10%

ଏନ୍ତା ସିହାବେ, ପୁରା ଦାମ୍ = 10 x 10^2 pF = 1000 pF (ମାନେ 1 nF)

ଏକକ :

$1\mu F = 10^{-6}F$
$1nF = 10^{-9}F$
$1pF = 10^{-12}F$

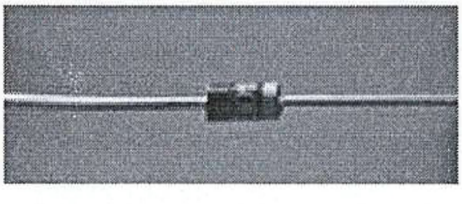
ଟୋଲେରେନ୍ସ କୋଡ୍ ତାଲିକା (Tolerance Code Table) :
କୋଡ୍ (Code) ସହନ ମାର୍ଜିନ (Tolerance)

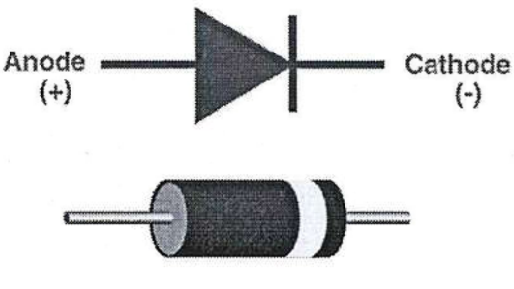
Code	Tolerance
C	±0.25 pF
D	±0.5 pF
J	±5%
K	±10%
M	±20%
Z	+80% / −20%

ବେଭାର୍ :

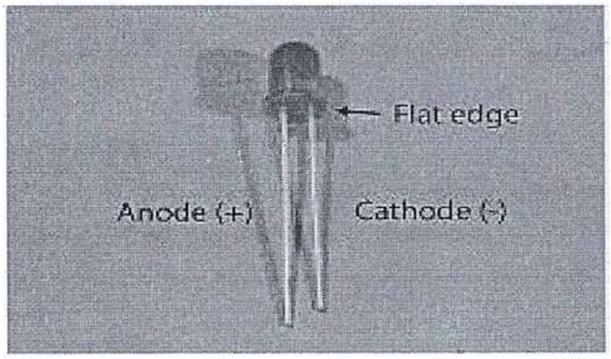
୧. ଟ୍ୟୁନିଂ ସର୍କିଟ ମାନେ ?
୨. ଏସି କରେଣ୍ଟକେ ଯିବାର୍ କେ ଦେବା ଲାଗି (ବାଇ ପାସ୍ କେପାସିଟର୍) ।
୩. ଡିସି କରେଣ୍ଟ କେ ଅଟ୍କାବାର୍ ଲାଗି (ବ୍ଲକିଂ କେପାସିଟର୍) ।

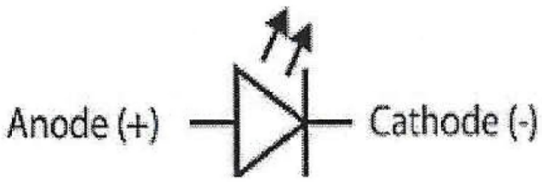
୩. **ଡାଇଓଡ୍ (Diode) :** ଗୁଟେ ସେମିକଣ୍ଡକ୍ଟର ଜିନିଷ ଯେନ୍ ଧାରାକେ ଖାଲି ଗୁଟେ ଦିଗ୍ରୁ ଯିବାର୍କେ ଦେସି । ଇଟା P-N Junction ଉପରେ ଆଧାର କର୍ସି । କାମ୍ : ରେକ୍ଟିଫାୟର ସର୍କିଟ୍ ମାନେ ।



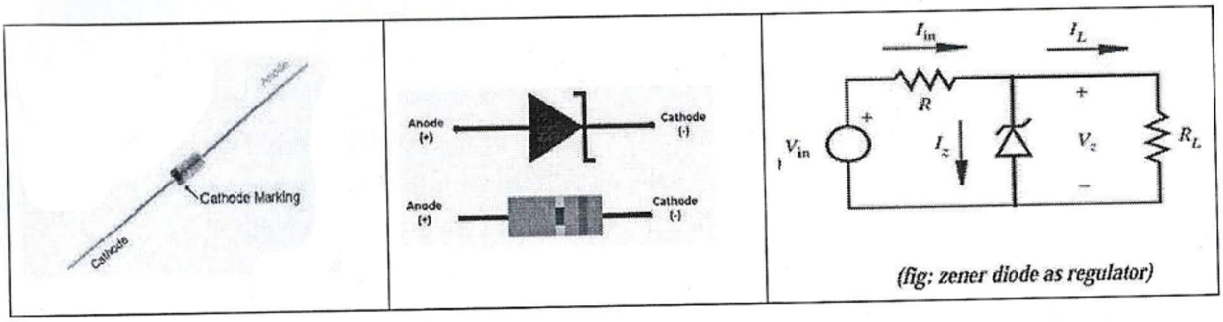


୪.   **LED (Light Emmitting Diode) :** ଏଲ୍‌ଇଡି ହେଉଛେ ଡାଇଓଡ୍‌ର ଗୁଟେ ସ୍ପେସିଆଲ କିସମ ଯେନ୍ ଧାରା ଗଲେ ଆଲୁଅ ବାହାର କର୍‌ସି । ଇଟାକେ ଯୋଡ଼ବାର୍ ବେଲେ ପୋଲାରିଟି ମନ୍ ରଖିବାକେ ପଡ଼୍‌ସି । ଲାଇଟ୍ ଇମିଟିଙ୍ଗ ଡାଇଓଡ୍ (LED) ଗୁଟେ ସେମିକଣ୍ଡକ୍ଟର୍ ଭି ିକ ଆଲୋକର ସୋର୍ସ । LED ଗୁଡ଼ାକ ଅନେକ୍ ମେସିନ୍‌ରେ ଇଣ୍ଡିକେଟର୍ ଲ୍ୟାମ୍ପ୍ ହିସାବେ ବ୍ୟବହାର ହେସି ଆଉ ଏବେ ଆଲୁଆ ଦେବାର୍ କାମ୍‌ରେ ବଢ଼ି ଚାଲିଛେ । ଆଗରୁ ଏଲ୍‌ଇଡି ଗୁଡ଼ାକ କମ୍ ଦାମ୍‌ର ଲାଲ୍ ଉଜାଲା ବାହାର୍ କରୁଥିଲେ, ହେଲେ ଆଜିକାଲିକା ଗୁଡ଼ାକ ଦିଶୁଥିବା, ଅଲଟ୍ରାଭାଇଓଲେଟ୍ ଆଉ ଇନ୍‌ଫ୍ରାରେଡ୍ ତରଙ୍ଗରେ ବି ମିଳୁଛେ ଆଉ ବହୁତ ତେଜ୍ ଉଜାଲା ଦେଉଛେ ।





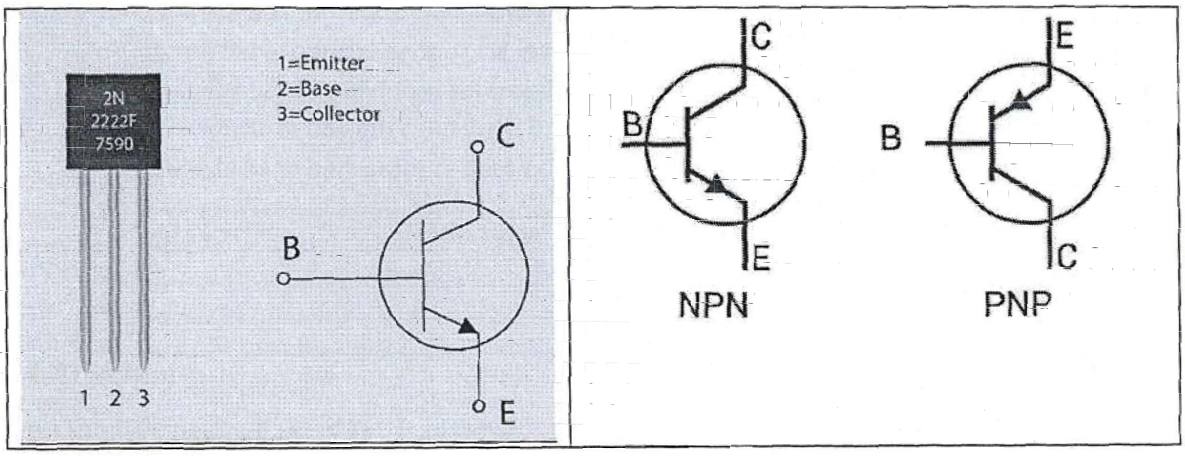
୫.   **ଜେନର ଡାଇଓଡ୍ :** ଜେନର ଡାଇଓଡ୍ ଗୁଟେ ସ୍ପେସିଆଲ ଡାଇଓଡ୍ ଯେନ୍ ରିଭର୍ସ ଭୋଲ୍ଟେଜ ଗୁଟେ ନିର୍ଦ୍ଦିଷ୍ଟ ପଏଣ୍ଟ (ଯାହକୁ Zener Breakdown Voltage କହେସନ୍) ଅତିକ୍ରମ୍ କଲେ ରିଭର୍ସ କରେଣ୍ଟ ଯିବାର୍‌କେ ଦେସି । ଇଟା ଭୋଲ୍ଟେଜ୍ ରେଗୁଲେସନ୍ ସର୍କିଟ୍‌ମାନେ ଫିକ୍ସଡ୍ ରେଫରେନ୍ସ ଭୋଲ୍‌ଟେଜ୍ ଦେବା ଲାଗି ବେଶୀ ବେଭାର୍ ହେସି ।



(fig: zener diode as regulator)

୬.   **ଟ୍ରାଞ୍ଜିଷ୍ଟର (Transistor) :** ଟ୍ରାଞ୍ଜିଷ୍ଟର ହେଉଛେ ଗୁଟେ ତିନି-ସ୍ତରୀୟ ସେମିକଣ୍ଡକ୍ଟର ଉପାଦାନ - ଯେନ୍ତାକି NPN କିମ୍ବା PNP ଧରନ୍‌ର ହେଇପାରେ । ଇଟାକେ ଧାରା ବଢ଼ାବାର୍ (amplification) ଆର୍ ସୁଇଚ୍ କଲାବେଲେ ବେଭାର୍ କରାଯାଏସି । ଟ୍ରାଞ୍ଜିଷ୍ଟରକୁ ଦୁଇଟା ଜଙ୍କସନ୍ ଡାଇଓଡ୍‌ର ଓଲଟା କରି ଯୁଡ଼ାହେଇଥିବା ଗୁଟେନ ସମ୍ମିଳିତ ଗଢ଼ନ୍ ହିସାବେଁ ଦେଖାଦେଇପାରେ, ଯେନ୍‌ଠାନେ ମଝିଭାଗ ଦୁହି ଡାଇଓଡ୍ ଲାଗି ସାଧାରଣ ଥିସି । ଯେତେବେଲେ "n" ଦୁହି ଲାଗି ସାଧାରଣ ଥିସି, ସେତେବେଲେ ଟ୍ରାଞ୍ଜିଷ୍ଟର p-n-p ଧରନର୍ ହେସି । ଆର୍ ଯେତେବେଲେ "p" ସାଧାରନ୍ ଥିସି, ସେତେବେଲେ ଇଟା n-p-n ଟ୍ରାଞ୍ଜିଷ୍ଟର ହେସି । ସାଧାରାଣତଃ ଇଥିର୍ ତିନ୍‌ଟା ଭାଗ୍ ଥିସି ଆର୍ ସେଥିର୍‌ଲାଗି ତିନ୍‌ଟା ଟର୍ମିନାଲ୍ କି ଗୋଡ଼ ଥିସି - ଯେନ୍‌ମାନଙ୍କୁ Emitter, Collector ଆର୍ Base କୁହାଯାଏସି;

ଆଜିକାଲିକାର୍ ସୁଇଚିଙ୍ଗ୍ ବେଭାର୍‌ମାନେ ସେଗୁଡ଼ାକୁ Source, Drain ଆର୍ Gate ବଲି କୁହାଯାଏସି । ଗୁଟେ ଜଙ୍କସନ୍ ଡାଇଓଡ୍ ଯେତେବେଲେ forward-biased ହେସି ସେତେବେଲେ ଧାରା ବାହାର୍‌କେ ଦେସି । ଟ୍ରାଞ୍ଜିଷ୍ଟରର୍ ମୂଲ ସିଙ୍ଗ୍ (sybmol) ତଲେ ଦିଆଯାଇଥିବା ଛବିଥି ଦେଖାଯାଇଛେ -



(କ) **ବେସ୍ (Base) କେନ୍ତା ଚିହ୍ନି ପାର୍‌ମା :** ଟ୍ରାଞ୍ଜିଷ୍ଟରର ତିନ୍‌ଟା ଟର୍ମିନାଲ୍ (ମାନେ ପାଦ୍) ଭିତ୍‌ରୁ ଗୁଟେକେ ଏନ୍ତା ଭାଛ୍‌ବ ଯେ, ମଲ୍ଟିମିଟରକେ ସେଇ ବଛା ଟର୍ମିନାଲ୍ ଆର୍ ଅଲ୍‌ଗା ଦୁଇଟି ଟର୍ମିନାଲ୍‌ର ଯେନ୍‌ସି ଗୁଟେ ସଙ୍ଗେ ଯୁଡ଼୍‌ଲେ ଦୁହି ମାମଲାରେ ବିଜ୍‌ଲି ଯିବାର୍ ଆସ୍‌ବାର୍ କର୍‌ସି, ସେଥିର୍‌ଲାଗି ସେଇ ବଛା ଟର୍ମିନାଲ୍‌କେ **ବେସ୍** କୁହାଯାଏସି ।

(ଖ) **p-n-p କି n-p-n କେନ୍ତା ଚିହ୍ନି ପାର୍‌ମା :** ଯଦି ଦୁହି ମାମ୍‌ଲାରେ ବିଜ୍‌ଲି ଯିବାର୍ ଆସ୍‌ବାର୍ ସମ୍ଭବ ହେବା ଲାଗି ସାଧାରନ୍ ଟର୍ମିନାଲ୍ (ମାନେ ବେସ୍) କେ **ଧନାତ୍ମକ (Positive)** ସଂଗେ ଯୁଡ଼୍‌ବାକେ ପଡ଼୍‌ସି, ତେବେ ସେଇ ଟ୍ରାଞ୍ଜିଷ୍ଟର **n-p-n** ହିସାବେ ଥିସି । ଯଦି ଦୁହି ମାମଲାରେ କଣ୍ଡକ୍ସନ୍ ସମ୍ଭବ ହେବା ଲାଗି ସାଧାରଣ ଟର୍ମିନାଲ୍ (ମାନେ ବେସ୍) କେ ଋଣାତ୍ମକ (**Negative**) ସଙ୍ଗେ ଯୁଡ଼୍‌ବାକେ ପଡ଼୍‌ସି, ତେବେ ସେଇ ଟ୍ରାଞ୍ଜିଷ୍ଟର **p-n-p** ହିସାବେ ଥିସି ।

ପରୀକ୍ଷା ପ୍ରକ୍ରିୟା (Testing Procedure) :

୧. **ରେସିଷ୍ଟର (Resistor) :**

- ରେସିଷ୍ଟରର ରଙ୍ଗ କୋଡ୍ ଦେଖିକରି ମୂଲ୍ୟ ବାହାର କର ।
- ଡିଏମ୍‌ଏମ୍ (ଡିଜିଟାଲ୍ ମଲ୍ଟିମିଟର) ଥି ମାପ ଆର୍ ତାଲିକାଟାକେ ଭର ।
- ମପାଯାଇଥିବା ସଂଖ୍ୟାଟା ସହନ୍‌ଶୀଲ୍‌ତା ଭିତ୍‌ରେ ହେବାର୍ କଥା ।

ହେଟା ତଲେ ଥିବାର ତାଲିକାର ସବୁ ରେସିଷ୍ଟରର ମେଜର୍ କର୍‌ବା ଦାମ୍‌କେ ଲେଖ ।

କ୍ରମ ସଂଖ୍ୟା	ରଙ୍ଗ କୋଡ୍	ବାସ୍ତବିକ ଦାମ୍	ମେଜର୍ ହେଇଥିବା ଦାମ୍ (DMM ରେ)	ତ୍ରୁଟିର ପ୍ରତିଶତ
୧	ଲାଲ, ଲାଲ, କଳା, ସୁନା			
୨	ଲାଲ, କଳା, କେସରିଆ, ରୂପା			
୩	ନୀଳ, ଧୂସର, ସବୁଜ, ସୁନା			

ଟିପ୍ପଣୀ (Note) :

୧. ଯେନ୍ ରେସିଷ୍ଟାନ୍ସ ଦାମ୍ ମପା ହେଇଛେ ଆର୍ ରଙ୍ଗ କୋଡ୍ ହିସାବେ ଯେନ୍ ଦାମ୍ ବାହାରୁଛେ, ସେଟା ରେସିଷ୍ଟରର ଟଲରେନ୍ସ ରେଞ୍ଜ ଭିତ୍‌ରେ ରହେବାର୍ କଥା ।

୨. ମେଜରମେଣ୍ଟ କର୍‌ଲାବେଲେ ଦୁଇଟା ଲିଡ୍‌କେ ହାତ୍‌ରେ ନାଇ ଧରୁନ୍, କାଏଁକରି ଡିଏମ୍ଏମ୍ ତୁମର୍ ଦେହର୍ ରେସିଷ୍ଟାନ୍ସ ସାଙ୍ଗେ ରେସିଷ୍ଟରର୍ ରେସିଷ୍ଟାନ୍ସ ମଶେଇକରି ମେଜର୍ କରିଦେବା ।

୨. **କେପାସିଟର (Capacitor)** :

- କେପାସିଟର୍‌ର କୋଡ୍ ଦେଖିକରି ତାର୍ ଦାମ୍ ବାହାର କର ।
- ଡିଏମ୍ଏମ୍ (ଡିଜିଟାଲ ମଲ୍ଟିମିଟର) ଥି ମାପି ଲେଖି ଆଉ ତାଲିକ ପୂରା କର । ସବୁ କେପାସିଟରର ମାପିଥିବାର ଦାମ୍‌କେ ତଲେ ଦିଆହେଇଥିବାର ତାଲିକାନେ ଲେଖି ।

କ୍ରମ ସଂଖ୍ୟା	ବାସ୍ତବିକ ଦାମ୍	ମେଜର୍ ହେଇଥିବା ଦାମ୍ (DMM ରେ)	ତ୍ରୁଟିର ପ୍ରତିଶତ
୧			
୨			
୩			

୩. **ଡାଇଓଡ୍ (Diode)** :

- ଲାବ୍‌ରେ ଥିବାର୍ DMM (Digital Multimeter) କେ Diode Testing Mode ରେ ସେଟ୍ କର । ଇଥିର୍ Forward Bias Voltage ମେଜର୍ କର ।
- ଦିଆଯାଇଥିବାର୍ ଡାଇଓଡ୍‌ର Forward ଆର୍ Reverse Bias Voltage ମେଜର୍ କର୍ ଆର୍ ତାହାକେ ରେକର୍ଡ କର ।

(କ) ଫରୱାର୍ଡ ବାୟାସ୍ (Forward Bias Voltage) :

- ଲାଲ (RED) ତାର୍‌କେ Anode ଉପ୍‌ରେ ରଖି ।
- କଳା (BLACK) ତାର୍‌କେ Cathode ଉପ୍‌ରେ ଛୁଆଁଅ ଆଉ ଡିସ୍ପ୍ଲେ ରିଡିଂ ଟା ଲେଖି ।

(ଖ) ରିଭର୍ସ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍ (Reverse Bias Voltage) :

- ଲାଲ (RED) ତାର୍‌କେ Cathode ଉପ୍‌ରେ ରଖି ।
- କଳା (BLACK) ତାର୍‌କେ Anode ଉପ୍‌ରେ ଛୁଆଁଅ ଆଉ ରିଡିଂ ରେକର୍ଡ କର ।

କ୍ରମ ସଂଖ୍ୟା	ଡାଇଓଡ୍	ଫରୱାର୍ଡ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍	ରିଭର୍ସ ବାୟାସ୍ ଭୋଲ୍‌ଟେଜ୍
୧			
୨			
୩			

୪. **ଟ୍ରାଞ୍ଜିଷ୍ଟର (Transistor)** :

- ଲାବରେ ଥିବା DMM (Digital Multimeter) କେ Diode Testing Mode ରେ ସେଟ୍ କର ।

(କ) ଟ୍ରାନ୍ସିଷ୍ଟରର ବେସ୍ (Base) ଚିହ୍ନଟ କରିବା :

୧. ସିଲେକ୍ଟର ସୁଇଚ୍ ବ୍ୟବହାର୍ କରି ମଲ୍ଟିମିଟର୍‌କୁ **ohm (Ω)** ରେଞ୍ଜ **I** ରେ ସେଟ୍ କର ।

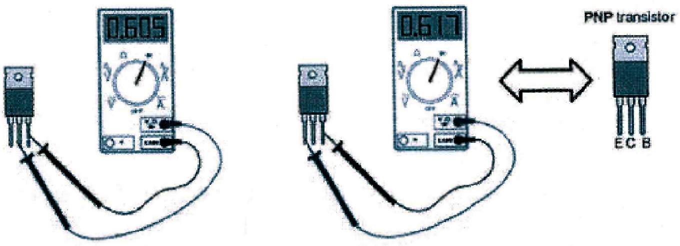
୨. ମଲ୍ଟିମିଟର୍‌ରେ ଥିବା **Common** ଆଉ **V(Ω)** ଟର୍ମିନାଲଗୁଡ଼ାକୁ ଧାତୁର ପ୍ରୋବ୍‌ଗୁଡ଼ାକ ଜୋଡ଼ । **Black probe** କୁ Common ଆଉ **Black probe** କୁ **V(Ω)** ରେ ଲଗା ।

୩. ଟ୍ରାନ୍ସିଷ୍ଟରର ତିନ୍‌ଟା ଗୋଡ଼ (legs) ଭିତରୁ ଗୋଟେକୁ Common ସାଙ୍ଗେ ଯୁଡ଼ ଆଉ ଅଲଗା ଦୁଇଟା ଗୋଡ଼ ସାଙ୍ଗେ **V(Ω)** ଲିଡ୍‌କୁ ଏକାଏକା ଯୁଡ଼ିକରି ମଲ୍ଟିମିଟର୍‌ର ରେଜିଷ୍ଟାନ୍ସ ମାନ ପଢ଼ । ଇ ମାନଗୁଡ଼ାକୁ ଲେଖ । ତା ପରେ Common ଲିଡ୍‌ର ପୋଲାରିଟି ବଦ୍‌ଲାଇକରି, ଇଟାକୁ ମଲ୍ଟିମିଟର୍‌ର **V(Ω)(+ve)** ସାଙ୍ଗେ ଯୁଡ଼ ଆଉ ଆଉଥରେ ରିଡିଂ ନିଅ । ଯଦି ଉପରର୍ ଦୁଇଟା ଯୁଡ଼ାନ୍ ଭିତ୍‌ରୁ କେନ୍‌ସି ଗୋଟେରେ ମଲ୍ଟିମିଟରର ରିଡିଂ ଦୁହି ମାମଲାରେ **Low** ଦେଖାଲା, ତେବେ ପହେଲା ବଛାଯାଇଥିବା ଟର୍ମିନାଲ୍ ଟା **Base** ଆଏ । ପହେଲା ଯୁଡ଼ା ପ୍ରକାରେ ଟ୍ରାନ୍ସିଷ୍ଟର **p-n-p** ଆଏ, ଯେନ୍‌ଠାନେ ଦୁତିୟା ଯୁଡ଼ା ପ୍ରକାରେ ଇଟା **n-p-n** ଟ୍ରାନ୍ସିଷ୍ଟର ହେଇଥିସି ।

୪. ଯଦି ଉପରର୍ ଦୁହି ମାମଲାରେ କେନ୍‌ସିଭି ରିଡିଂ **Low** ନାଇଁ ଦେଖେଇ, ତେବେ ଟ୍ରାନ୍ସିଷ୍ଟରର ଅଲ୍‌ଗା ଦୁଇଟି ଲିଡ୍ ଭିତ୍‌ରୁ କେନ୍‌ସି ଗୋଟେକୁ Common ହିସାବେ ନେଇକରି **ତୃତୀୟ ପଦକେ** ଫେର୍ କର ।

(ଖ) ଏମିଟର (Emitter) ଆଉ କଲେକ୍ଟର (Collector) ଚିହ୍ନଟ କରିବା : ଆମେ ଜାନୁଛୁ ଯେ, ଟ୍ରାନ୍ସିଷ୍ଟରରେ **Emitter region** ଟି **Colletor region** ତୁଳନାରେ ବେଶି ଡୋପ୍ (heavily doped) ହୋଇଥିସି । ସେଥିର୍‌ଲାଗି **Emitter-Base** ର ଫରଓ୍ୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ **Collector-Base** ରୁ କମ୍ ହେବା କଥା । **ohm-meter** (ମଲ୍ଟିମିଟରକେ R ରେ ସେଟ୍ କରି) ବ୍ୟବହାର୍ କରି, ବେସ୍ ସାଙ୍ଗେ ଯେ ଲିଡ୍‌ର ଫରଓ୍ୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ ମାନ କମ୍ ଦେଖାସି, ସେ ଲିଡ୍ **Emitter** ଆଉ ଯେନ୍‌ଟା ବେଶି ଫରଓ୍ୱାର୍ଡ ରେଜିଷ୍ଟାନ୍ସ ଦେଖାସି ସେ ଲିଡ୍ **Collector** ଆଏ ।

(ଗ) ଟ୍ରାନ୍ସିଷ୍ଟର ଠିକ୍ ହିସାବେ କାମ କରୁଛେ କି ନାଇ ଚେକ୍ କରିବା : ଟ୍ରାନ୍ସିଷ୍ଟରର ଯେନ୍‌ସି ଭି ଦୁଇଟା ଟର୍ମିନାଲ୍ ଭିତ୍‌ରେ ଫରଓ୍ୱାର୍ଡ କି ରିଭର୍ସ ବାୟାସରେ ଯଦି କେନ୍‌ସି କଣ୍ଡକ୍ସନ୍ ନାଇଁ ହେଇଥିସି, ସେମାନେ **Emitter** ଆରୁ **Collector** । ଏବେ ତୃତୀୟ ଟର୍ମିନାଲ୍‌କୁ **Base** ହିସାବେ ନିଅ ଆଉ ଫରଓ୍ୱାର୍ଡ ବାୟାସରେ ଚେକ୍ କର - **Base-Emitter** ଭିତ୍‌ରେ ଲୋ ରେଜିଷ୍ଟାନ୍ସ ଆରୁ **Base-Collector** ଭିତ୍‌ରେ ହାଇ ରେଜିଷ୍ଟାନ୍ସ ଦେଖାଯିବା କଥା । ଯଦି ଏନ୍ତା ନାଇ ଦେଖାଯିବାର୍, ତେବେ ଟ୍ରାନ୍ସିଷ୍ଟର ଖରାପ୍ (**Damaged**) ହେଇଛେ ।



କ୍ରମ ସଂଖ୍ୟା	ଟ୍ରାଞ୍ଜିଷ୍ଟର	V_{BE} ଭୋଲ୍‌ଟେଜ୍	V_{BC} ଭୋଲ୍‌ଟେଜ୍
୧	NPN		
୨	PNP		

ପରୀକ୍ଷାର ଶେଷ କଥା :

Experiment No. : 2

Aim of the the Experiment : Study and use of single beam dual trace Cathode ray oscilloscope to view waveforms and measure its amplitude & frequency.

APPARATUS REQUIRED

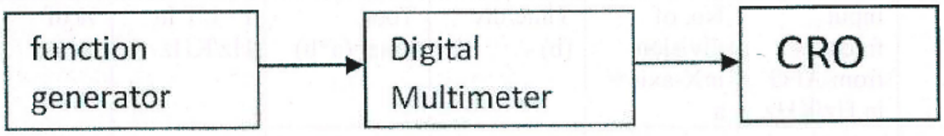
1. CRO
2. Function generator (FG)
3. TPS
4. AC mill voltmeter / Digital multi meter

Theory :

The cathode-ray oscilloscope (CRO) is a common laboratory instrument that provides accurate time and amplitude measurement of voltage singnal over a wide range of frequencies. Its reliability, stability, and ease of operation make it suitable as a general purpose laboratory instrument. The cathode fay is a beam of electrons which are emmitted by the heated cathode and accelerated toward the fluorescent screen. The assembly of the cathode, intensity grid, focus grid, and accelerating anode is called an electron gun. its purpose is to generate the electron beam and control its intensity and focus. Betweeen the electron gun and the fluorescent screen are two pair of metal plates - one oriented to provide horizontal deflection of the beam and one pair oriented to give vertical deflection to the beam. These plates are thus referred to as the horizontal and vertical deflection plates. The combination of these two deflections allows the beam to reach any portion of the flurescent screen.

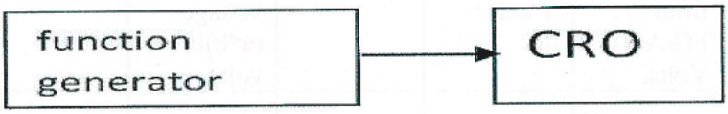
BLOCK DIAGRAM :

AC voltage measurement

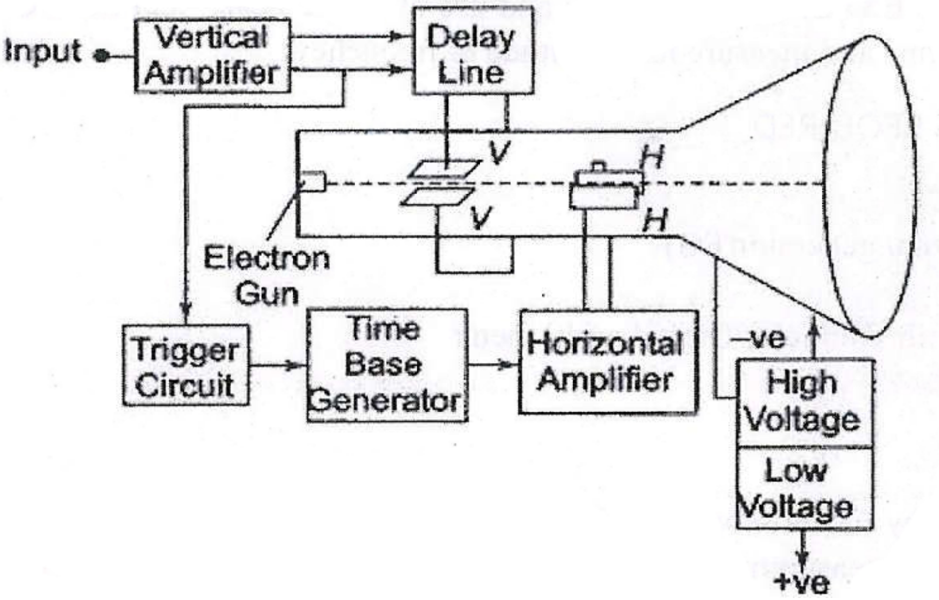


DC voltage measurement

Frequency measurement



Cathode ray oscilloscope



Procedure :

1. Measurement of frequency :- Connect the function generator to CRO vertical I/P terminal (Y1/ CH1). set FG to frequency 1KHz and calculate the frequency from CRO. Similarly calculate the frequency of 2KHz & 5KHz etc.
2. Measurements of Voltage : Set the AC voltage from FG i.e. 1vrmms and measure the voltage from CRO. Similarly measure 2V, 4V & 5V etc.
3. Measurement of D.C. voltage : Set the TPS voltage i.e. 10V, 20V & 30V etc. and measure the voltage from CRO.

Measurement of frequency

Sl. No.	Input frequency from AFG in Hz/KHz	No. of division in X-axis = a	Time / div (b)	Total time = (a*b)	F=1/T In Hz/KHz	% of error

Measurement of A.C. Voltage

Sl. No.	AC voltage from FG / AG in Volts	No. of division in Y axis = (a)	Volt / div b in volts	Peak to peak voltage = (a*b) in volts	RMS volt. $V_0/2\sqrt{2}$	% of error

Measurement of D.C. Voltage

Sl. No.	Input voltage from TPS in Volts.	No. of division in Y-axis = a	Volt / div (b)	Total voltage = (a*b)	% of error

Conclusion :

ପରୀକ୍ଷଣ - ୨

ପରୀକ୍ଷଣର ଲକ୍ଷ୍ୟ : ତରଙ୍ଗ ଦେଖିବା ଏବଂ ଏହାର ବ୍ୟାସୁଆ ଏବଂ ଆବୃତ୍ତି ମାପିବା ପାଇଁ ସିଙ୍ଗଲ୍ ବିମ୍ ଡୁଆଲ୍ ଟ୍ରେସ୍ କ୍ୟାଥୋଡ୍ ରେସ୍ ଓସିଲୋସ୍କପ୍‌ର ଅଧ୍ୟୟନ ଏବଂ ବ୍ୟବହାର ।

ଆବଶ୍ୟକ ଉପକରଣ :

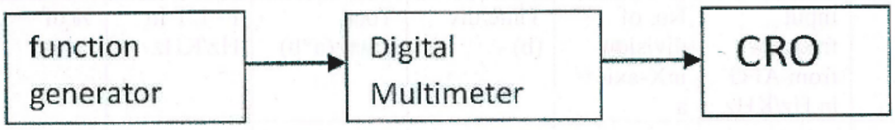
୧. ସିଆରଓ
୨. ଫଙ୍କସନ୍ ଜେନେରାଟର୍
୩. ଟିପିଏସ୍
୪. ଏସି ମିଲିଭଲ୍ଟମିଟର୍ / ସଂଖ୍ୟାତ୍ମକ ବହୁ ମାପକ

ସିଦ୍ଧାନ୍ତ :

୧. କ୍ୟାଥୋଡ-ରେ ଓସିଲୋସ୍କୋପ୍ (ସି-ଆର୍-ଓ) ହେଉଛି ଏକ ସାଧାରଣ ଲାବୋରେଟୋରୀ ଯନ୍ତ୍ର ଯେଉଁଥିରେ ଫ୍ରିକ୍ୱେନ୍ସି ଉପରେ ଭୋଲଟେଜ୍ ସଙ୍କେତର ସଠିକ୍ ସମୟ ଏବଂ ବ୍ୟାସୁଆର ମାପ ପ୍ରଦାନ କରେ । ଏହାର ବିଶ୍ୱସନୀୟତା, ସ୍ଥିରତା ଏବଂ କାର୍ଯ୍ୟର ସହଜତା ଏହାକୁ ଏକ ସାଧାରଣ ଉଦ୍ଦେଶ୍ୟ ଲାବୋରେଟୋରୀ ଉପକରଣ ଭାବରେ ଉପଯୁକ୍ତ କରିଥାଏ । କ୍ୟାଥୋଡ୍‌ରେ ହେଉଛି ଇଲେକ୍ଟ୍ରନ୍‌ର ଏକ ତରଙ୍ଗ ଯାହା ଉତ୍ତପ୍ତ କ୍ୟାଥୋଡରେ ନିର୍ମିତ ଏବଂ ଫ୍ଲୋରୋସେଣ୍ଟ ସ୍କ୍ରିନ୍ ଆଡକୁ ନିର୍ଗତ ହୋଇଥାଏ । କ୍ୟାଥୋଡ୍ ଗ୍ରୀଡ୍, ଫୋକ୍ସ ଗ୍ରୀଡ୍ ଏବଂ ଏସିସିଏଲଏରଟିଙ୍ଗ ଏନୋଡ ସମୂହକୁ ଇଲେକ୍ଟ୍ରୋନ୍ ଗନ୍ କୁହାଯାଏ । ଏହାର ଉଦ୍ଦେଶ୍ୟ ହେଉଛି ଇଲେକ୍ଟ୍ରୋନ୍ ତରଙ୍ଗ ସୃଷ୍ଟି କରିବା ଏବଂ ଏହାର ତୀବ୍ରତା ଏବଂ ଧାନକୁ ନିୟନ୍ତ୍ରଣ କରିବା । ଇଲେକ୍ଟ୍ରୋନ୍ ଗନ ଏବଂ ଫ୍ଲୋରୋସେଣ୍ଟ୍ ସ୍କ୍ରିନ୍ ମଧ୍ୟରେ ଦୁଇଟି ଯୁଗଳ ଧାତୁ ପ୍ଲେଟ୍ ଥାଏ, ଯାହା କି ବିମ୍ ର ହୋରିଜଣ୍ଟାଲ୍ ଡେଫ୍ଲେକ୍ସନ ଏବଂ ଭରଟିକାଲ ଡେଫ୍ଲେକ୍ସନ ପ୍ରଦାନ କରିଥାଏ । ଏହି ପ୍ଲେଟଗୁଡ଼ିକ ଭୂସମାନ୍ତର ଏବଂ ଭୂଲମ୍ବ ଡିଫେନ୍ସ ପ୍ଲେଟ୍ ଭାବରେ କୁହାଯାଏ । ଏହି ଦୁଇଟି ଡିଫ୍ଲେକ୍ସନର ମିଶ୍ରଣ ବିମ୍ କୁ ଫ୍ଲୋରୋସେଣ୍ଟ୍ ସ୍କ୍ରିନ୍‌ରେ ପହଞ୍ଚିବାକୁ ସାହାଯ୍ୟ କରେ ।

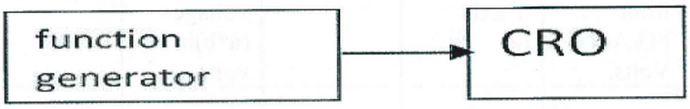
ଚିତ୍ର ବ୍ଲକଗୁଡ଼ିକ :

ଏସି ଭୋଲ୍ଟେଜ୍ ମାପ ।

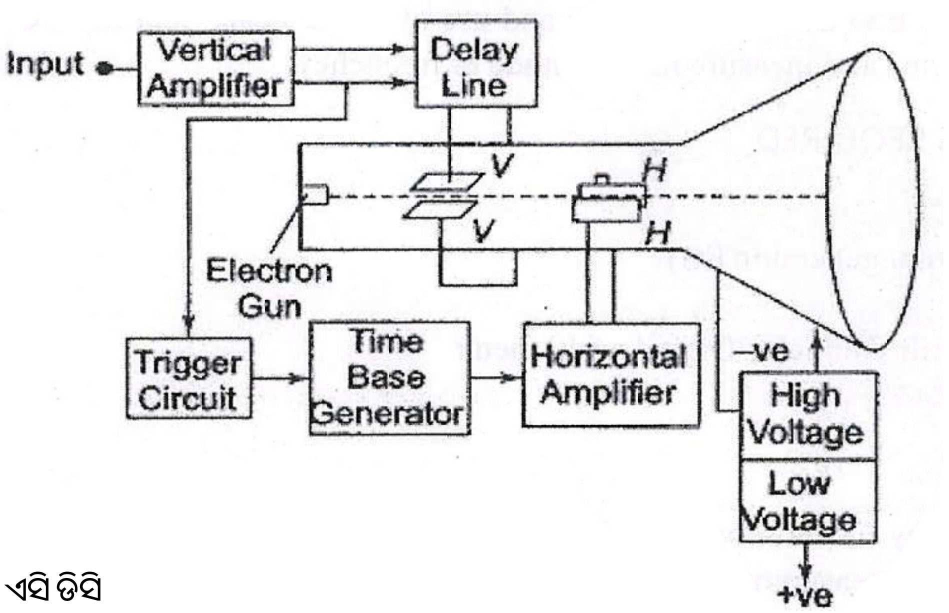


DC voltage measurement

Frequency measurement



କ୍ୟାଥୋଡ୍ ରେସ୍ ଓସିଲୋସ୍କୋପ୍



ପ୍ରକ୍ରିୟା : ଏସି ଡିସି

୧. ଆବୃତ୍ତି ମାପନ :

ଫଙ୍କସନ୍ ଜେନେରେଟରକୁ ସିଆରଓର ଭର୍ଟିକାଲ୍ ଇନ୍‌ପୁଟ୍ ଟର୍ମିନାଲ୍ ସହିତ ସଂଯୁକ୍ତ କରନ୍ତୁ ।
ଫଙ୍କସନ୍ ଜେନେରେଟରକୁ ୧KHz ଆବୃତ୍ତିରେ ସେଟ୍ କରନ୍ତୁ ଏବଂ ସିଆରଓ ର ଉପରେ ଅବୃତ୍ତି ଗଣନା କରନ୍ତୁ ।
ଏହିପରି KHz ଏବଂ ୫ KHz ଆବୃତ୍ତି ପାଇଁ ମଧ ଗଣନା କରନ୍ତୁ ।

୨. ଏସି ଭୋଲ୍ଟେଜ୍ ମାପନ :

ଫଙ୍କସନ୍ ଜେନେରେଟର୍‌ର **ଏସି** ଭୋଲ୍ଟେଜ୍ ୧V RMS ରେ ସେଟ୍ କରନ୍ତୁ ଏବଂ ସିଆର୍‌ଓରୁ ଭୋଲ୍ଟେଜ୍ ମାପନ କରନ୍ତୁ ।
ଏହିପରି ୨V, ୪V ଏବଂ ୫V ଭୋଲ୍ଟେଜ୍ ମଧ ମାପନ କରନ୍ତୁ ।

୩. ଡିସି ଭୋଲ୍ଟେଜ୍ ମାପନ :

ଟିପିଏସ୍‌ରୁ ୧୦V, ୨୦V ଏବଂ ୩୦V ଭୋଲ୍ଟେଜ୍ ସେଟ୍ କରନ୍ତୁ ଏବଂ ସିଆରଓର ମାଧମରେ ଭୋଲ୍ଟେଜ୍ ମାପନ୍ କରନ୍ତୁ ।

ଆବୃତ୍ତି ମାପନ

କ୍ରମିକ ସଂଖ୍ୟା	AFG ରୁ ଇନ୍‌ପୁଟ୍ ଆବୃତ୍ତି (Hz/KHz)	X ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = a	ଟାଇମ / ଡିଭିଜନ୍ (b)	ମୋଟ ସମୟ (a*b)	F=1/T In Hz/KHz	ତ୍ରୁଟିର %

ଏ.ସି. ଭୋଲ୍ଟେଜ୍ ମାପନ

କ୍ରମିକ ସଂଖ୍ୟା	FG / AG ରୁ AC ଭୋଲ୍ଟେଜ୍ (ଭୋଲ୍ଟରେ)	Y - ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = (କ)	ଭୋଲ୍ଟ / ଡିଭିଜନ୍ = (ଖ)	ପିକ୍-ଟୁ-ପିକ୍ ଭୋଲ୍ଟେଜ୍ = (କ*ଖ)	RMS ଭୋଲ୍ଟ $V_0/2\sqrt{2}$	ତ୍ରୁଟିର %

ଡି.ସି. ଭୋଲ୍ଟେଜ୍ ମାପନ

କ୍ରମିକ ସଂଖ୍ୟା	TPS ରୁ ଇନ୍‌ପୁଟ୍ ଭୋଲ୍ଟେଜ୍ (ଭୋଲ୍ଟରେ)	Y - ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = (କ)	ଭୋଲ୍ଟ / ଡିଭିଜନ୍ = (ଖ)	ମୋଟ ଭୋଲ୍ଟେଜ୍ = (କ*ଖ)	ତ୍ରୁଟିର %

ପରୀକ୍ଷଣର ଶେଷ କଥା :

ପରୀକ୍ଷଣ - ୨

ପରୀକ୍ଷଣର ଲକ୍ଷ୍ୟ : ତରଙ୍ଗ୍ ଦେଖିମା ଆରୁ ଇତାର୍ ବ୍ୟାସୁଆ, ଆବୃତ୍ତି ମାପ୍‌ମା ଲାଗି ସିଙ୍ଗଲ୍ ବିମ୍ ଡୁଆଲ୍ ଟ୍ରେସ୍ କ୍ୟାଥୋଡ୍ ରେସ୍ ଓସିଲୋସ୍କପ୍‌ର ଅଧ୍ୟୟନ ଆର୍ ବ୍ୟବହାର ।

ଆବଶ୍ୟକ ଉପ୍‌କରଣ୍ :

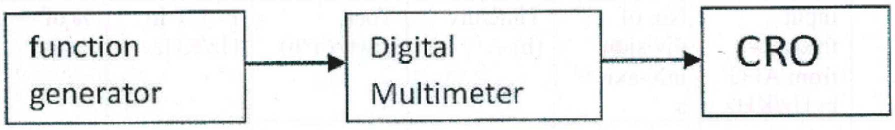
୧. ସିଆରଓ
୨. ଫଙ୍କସନ୍ ଜେନେରାଟର୍
୩. ଟିପିଏସ୍
୪. ଏସି ମିଲିଭୋଲ୍ଟମିଟର୍ / ସଂଖ୍ୟାତ୍ମକ୍ ବହୁ ମାପକ୍

ସିଦ୍ଧାନ୍ତ :

୧. କ୍ୟାଥୋଡ୍-ରେ ଓସିଲୋସ୍କୋପ୍ (ସି-ଆର୍-ଓ) ହେଉଛେ ଗୁଟେ ସାଧାରନ୍ ଲାବୋରେଟୋରୀ ଉପକରଣ୍ ଯେନ୍‌ଥି ଫ୍ରିକ୍ୱେନ୍ସି ଉପରେ ଭୋଲ୍‌ଟେଜ୍ ସଙ୍କେତ୍‌ର ସଠିକ୍ ସମୟ୍ ଆରୁ ବ୍ୟାସୁଆ ମାପ ହେସି । ଇଥିର୍ ବିଶ୍ୱସନୀୟତା, ସ୍ଥିରତା ଆଉ କାମ୍ କର୍‌ବାର୍ ସହଜ୍‌ତା ଇତାକେ ଗୁଟେ ସାଧାରଣ୍ ଉଦ୍ଦେଶ୍ୟ ଲାବୋରେଟୋରୀ ଯନ୍ତ୍ର ବାଗିର୍ ଉପଯୁକ୍ତ କର୍‌ସି । କ୍ୟାଥୋଡ୍ ହେଉଛେ ଇଲେକ୍ଟ୍ରନ୍‌ର ଗୁଟେ ବିମ୍ ଯେନ୍‌ଟା ଗରମ୍ କ୍ୟାଥୋଡରେ ତିଆରି ଆଉ ଫ୍ଲୋରୋସେଣ୍ଟ ସ୍କ୍ରିନ୍ ଆଡକେ ବାହାର୍‌ସି । କ୍ୟାଥୋଡ୍ ଗ୍ରୀଡ୍, ଫୋକ୍ସ ଗ୍ରୀଡ୍ ଆଉ ଏସିସିଏଲଏରଟିଙ୍ଗ ଏନୋଡ ମାନକୁ ଇଲେକ୍ଟ୍ରୋନ୍ ଗନ୍ କୁହାଯାଏସି । ଇତାର ଉଦ୍ଦେଶ୍ୟ ହେଉଛେ ଇଲେକ୍ଟ୍ରୋନ୍ ବିମ୍ ବନାବା ଆଉ ଇତାର ତୀବ୍ରତାକେ ଆରୁ ଧ୍ୟାନ୍‌କେ ନିୟନ୍ତ୍ରଣ କର୍‌ସି । ଇଲେକ୍ଟ୍ରୋନ୍ ଗନ ଆଉ ଫ୍ଲୋରୋସେଣ୍ଟ୍ ସ୍କ୍ରିନ୍ ଭିତ୍‌ରେ ଦୁଇଟା ଯୁଗଳ ଧାତୁ ପ୍ଲେଟ୍ ଥିସି, ଯେନ୍‌ଟା କି ବିମ୍‌ର ହୋରିଜଣ୍ଟାଲ୍ ଡିଫ୍ଲେକ୍ସନ ଆରୁ ଭର୍‌ଟିକାଲ ଡିଫ୍ଲେକ୍ସନ ଦେସି । ଇ ପ୍ଲେଟଗୁଡ଼ାକ ଭୂ-ସମାନ୍ତର ଆରୁ ଭୂ-ଲମ୍ବ ଡିଫେକ୍ସନ ପ୍ଲେଟ୍ ଭାବେ କୁହାଯାଏସି । ଇ ଦୁହି ଡିଫ୍ଲେକ୍ସନର ମିଶ୍ରଣ୍ ବିମ୍ କେ ଫ୍ଲୋରୋସେଣ୍ଟ୍ ସ୍କ୍ରିନ୍‌ରେ ପହଞ୍ଚାବାକେ ସାହାଯ୍ୟ କର୍‌ସି ।

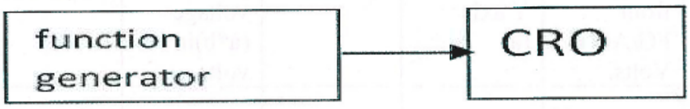
ବାକସ୍ ଚିତ୍ର :

ଏସି ଭୋଲ୍‌ଟେଜ୍ ମାପ୍‌ବାର୍ ।

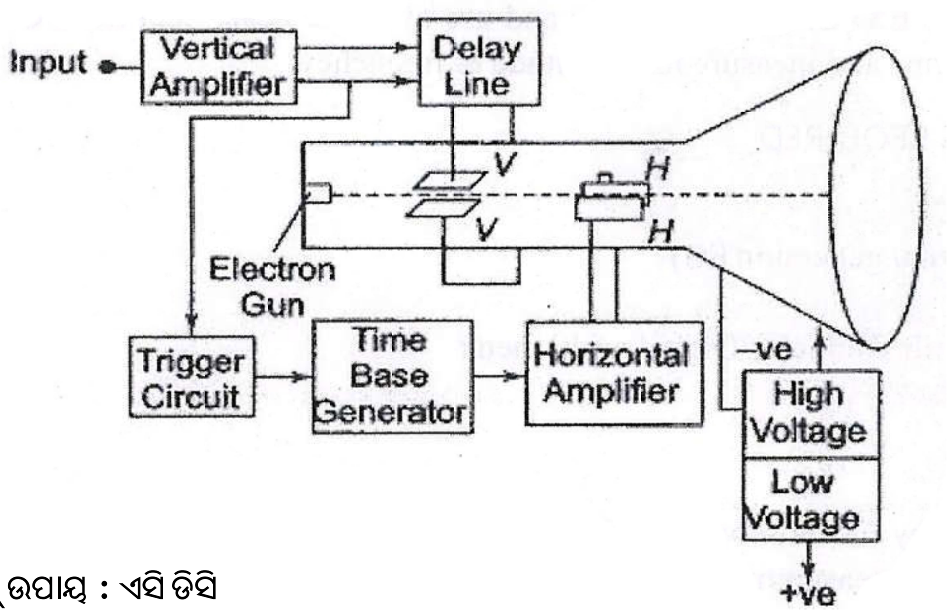


DC voltage measurement

Frequency measurement



କ୍ୟାଥୋଡ୍ ରେସ୍ ଓସିଲୋସ୍କୋପ୍



କର୍‌ବାର୍ ଉପାୟ : ଏସି ଡିସି

୧. **ଆବୃତ୍ତି ମାପବାର୍ :**

ଫଙ୍କସନ୍ ଜେନେରେଟରକେ ସିଆର୍‌ଓର ଭର୍ଟିକାଲ୍ ଇନ୍‌ପୁଟ୍ ଟର୍ମିନାଲ୍ ସାଙ୍ଗେ ସଂଯୁକ୍ତ କରୁନ୍ ।
ଫଙ୍କସନ୍ ଜେନେରେଟର କେ ୧KHz ଆବୃତ୍ତିରେ ସେଟ୍ କରୁନ୍ ଆଉ ସିଆର୍‌ଓ ଉପ୍‌ରେ ଆବୃତ୍ତି ଗଣ୍‌ନା କରୁନ୍ ।
ଏନ୍ତାକରି KHz ଆଉ ୫ KHz ଆବୃତ୍ତି ଲାଗି ଭି ଗଣନା କରୁନ୍ ।

୨. **ଏସି ଭୋଲ୍ଟେଜ୍ ମାପ୍‌ବାର୍ :**

ଫଙ୍କସନ୍ ଜେନେରାଟର୍‌ର **ଏସି** ଭୋଲ୍ଟେଜ୍ ୧V RMS ଥି ସେଟ୍ କରୁନ୍ ଆଉ ସିଆର୍‌ଓ ନେ ଭୋଲ୍ଟେଜ୍ ମାପୁନ୍ ।
ଏନ୍ତାକରି ୨V, ୪V ଆରୁ ୫V ଭୋଲ୍ଟେଜ୍ ବି ମାପୁନ୍ ।

୩. **ଡିସି ଭୋଲ୍ଟେଜ୍ ମାପ୍‌ବାର୍ :**

ଟିପିଏସ୍ ନୁ ୧୦V, ୨୦V ଆରୁ ୩୦V ଭୋଲ୍ଟେଜ୍ ସେଟ୍ କରୁନ୍ ଆଉ ସିଆର୍‌ଓ ମାଧ୍ୟମ୍‌ଥି ଭୋଲ୍ଟେଜ୍ ମାପୁନ୍ ।

ଆବୃତ୍ତି ମାପ୍‌ବାର୍

କ୍ରମିକ ସଂଖ୍ୟା	AFG ରୁ ଇନ୍‌ପୁଟ୍ ଆବୃତ୍ତି (Hz/KHz)	X ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = a	ଟାଇମ / ଡିଭିଜନ୍ (b)	ମୋଟ ସମୟ (a*b)	F=1/T In Hz/KHz	ତ୍ରୁଟିର %

ଏ.ସି. ଭୋଲ୍ଟେଜ୍ ମାପ୍‌ବାର୍

କ୍ରମିକ ସଂଖ୍ୟା	FG / AG ରୁ AC ଭୋଲ୍ଟେଜ୍ (ଭୋଲ୍ଟରେ)	Y - ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = (କ)	ଭୋଲ୍ଟ / ଡିଭିଜନ୍ = (ଖ)	ପିକ୍-ଟୁ-ପିକ୍ ଭୋଲ୍ଟେଜ୍ = (କ*ଖ)	RMS ଭୋଲ୍ଟ $V_0/2\sqrt{2}$	ତ୍ରୁଟିର %

ଡି.ସି. ଭୋଲ୍ଟେଜ୍ ମାପ୍‌ବାର୍

କ୍ରମିକ ସଂଖ୍ୟା	TPS ରୁ ଇନ୍‌ପୁଟ୍ ଭୋଲ୍ଟେଜ୍ (ଭୋଲ୍ଟରେ)	Y - ଅକ୍ଷରେ ବିଭାଜନ ସଂଖ୍ୟା = (କ)	ଭୋଲ୍ଟ / ଡିଭିଜନ୍ = (ଖ)	ମୋଟ ଭୋଲ୍ଟେଜ୍ = (କ*ଖ)	ତ୍ରୁଟିର %

ପରୀକ୍ଷଣର ଶେଷ କଥା :

Experiment No. : 3(a)

Aim of the the Experiment : Voltage-current (V-I) characteristics of semiconductor diode (Silicon Diode).

APPARATUS REQUIRED :

1. Bread board
2. Transistor power supply (TPS)
3. Digital-multi meter
4. Silicon diode
5. Resistor (1K)
6. PN junction characteristics kit
7. Patch cords

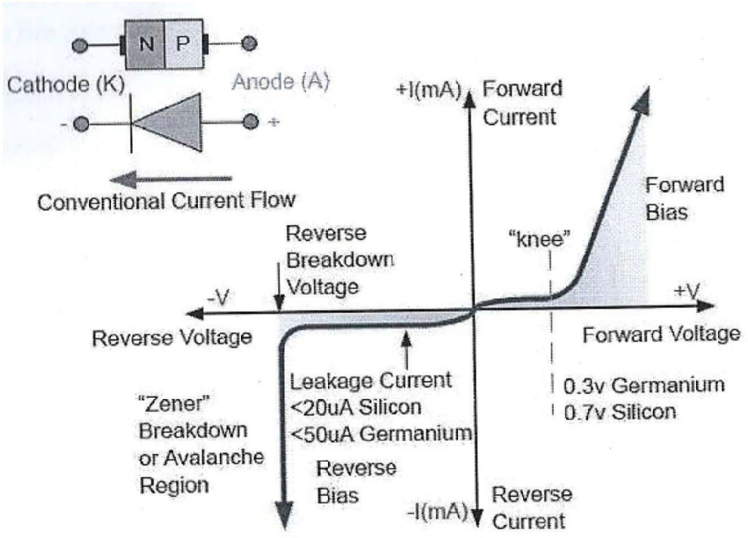
Theory :

A **p-n junction diode** is formed by joining p-type and n-type semiconductor materials within a single crystal of silicon or germanium. The p-type region is obtained by doping the semiconductor with trivalent impurities such as boron or gallium, which create and abundance of holes as the majority charge carriers, while electons act as the minority carriers. Conversely, the n-type region is doped with pentavalent impurities like phosphorus or arsenic, producing an excess of free electrons as majority carriers and holes as minority carriers. When these two regions are brought together, electrons from the n-region diffuse into the p-region and recombine with holes, while holes from the p-region diffucse into the n-region and remombine with electons. This proces leaves behind a thin region near the junction depleted of free charge carriers, known as the **depletion region**. The immobile positive donor ions in the n-region and negative aceptor ions in the p-region create and electric field across the depletion region, forming a **potential barrier** or **built-in potential**, which typically measures about 0.7 V for silicon and 0.3 V for germanium.

In the **unbiased condition**, when no external voltage is applied, the diffusion of carriers due to concentration gradients is balanced by the drift of carriers under the electric field within the depletion region, resulting in zero net current flow. When the diode is **forward biased**, the p-side is connected to the positive terminal and the n-side to the negative terminal of an external source. This external voltage reduces the potential barrier, narrows the depletion region, and allows majority carriers to flow across the junction. Once the applied voltage exceeds the barrier potential, a significant cfurrent flows through the diode, allowing it to conduct eaasily in the forward direction. In contrast, when the diode is **reverse biased**, with the p-side connected to the negative terminal and the n-side to the positive terminal, the external voltage increases the potential barrier and widens the depletion region. As a result, only a very small current, known as the **reverse saturation current**, flows due to monority carriers. The diode effectively blocks current in this condition, except when the reverse voltage exceeds a critical level called the **breakdown voltage**, beyond which large current may flow.

The voltage-current (V-I) characteristic of a p-n junction diode shows negligible current under reverse bias and a rapid increase in current once the foward bias exceeds the threshold voltage. This property makes the diode a unidirectional device that allows current to pass only in one direction. Due to this behavior, p-n junction diodes are widely used in electronic circuits as **rectifiers** for converting AC to DC, in **clipping and clamping circuits** for waveform shaping, and in **signal processing and voltage regulation** applications. Thus, the p-n junction diode is a fundamental and indispensable component in modern electronic systems.

Characteristic curve :



PROCEDURE :

Forward bias

1. Connect the instruments and components as per the circuit diagram given below, by following the proper rules of bread board.
2. The potentiometer must be at minimum value i.e. zero and voltage selection switch 3V/30V must be at 3V position.
3. Range selection switch in ammeter must be at the milli-ammeter (15 mA) range.
4. vary the applied voltage V in steps of 0.1V.
5. Note the corresponding Ammeter I_d readings & voltage across the diode in forwad direction V_d in the multimeters
6. Records the readings in the tabulation column shown below and Plot a graph between Vd & Id.

Calculations :

i. Static Forward Resistance $R_{dc} = V_d / I_d$

ii. Dynamic Forward Resistance $R_{ac} = \triangle V_d / \triangle I_d$

iii. Cut-in voltage V_{KNEE}

Reverse bias

1. Connect the circuit as per the connection diagram shown below.
2. 3V/30V switch should be at 30V and ammeter must be at micro-ampere (150uA) first, after the over range, change over to milli-ammeter (mA) range.
3. Initially the potentiometer must be at minimum value i.e. zero and vary the applied voltage V in steps of 1.0V.
4. Note down the corresponding Ammeter Ir readings & voltage across the diode in forward direction Vr in the table and Plot a graph between Vr & Ir.

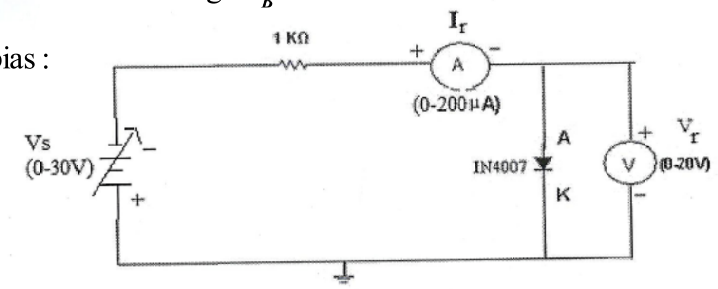
Calculations :

i. Static Reverse Resistance $\boldsymbol{R_{dc} = V_d/I_d}$

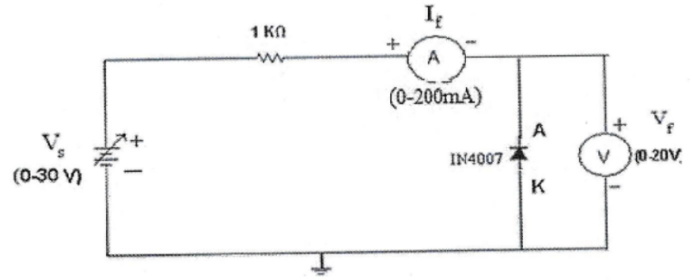
ii. Dynamic Forward Resistance $\boldsymbol{R_{ac} = \triangle V_d/\triangle I_d}$

iii. Reverse Breakdown voltage $\boldsymbol{V_B}$

Forward bias :



Reverse bias: -



TABULATION

Forwar Bias				**Reverser Bias**			
Sl. No.	(i/p volt)	(V_d)	(I_d)	Sl. No.	(i/p volt)	(V_r)	(I_r)

EXPERIMENT NO: 03(b)

AIM OF THE EXPERIMENT: To study the voltage current characteristics of Zener diode under forward and reverse bias.

APPARATUS REQUIRED :

1. Zener Diode (e.g., 5.1V)
2. DC Regulated Power Supply
3. Resistor (1 KΩ)
4. Ammeter (0-50 mA)
5. Voltmeter (0-10 V)
6. Breadboard
7. Connecting Wires

Theory:

A **Zener diode** is a specially designed semiconductor device that allows current to flow not only in the forward direction, like an ordinary p-n junction diode, but also in the reverse direction when the applied voltage exceeds a specific critical value known as the **Zener breakdown voltage**. It is heavily doped compared to a normal diode, resulting in a very thin depletion region. Because of this heavy doping, the breakdown occurs at a relatively low reverse voltage, and the diode can operate safely in this region without being damaged. The Zener diode is primarily used for **voltage regulation,** as it can maintain a nearly constant voltage across its terminals despite variations in the input voltage or load current.

When a Zener diode is connected in the **forward bias** condition (p-side positive and n-side negative), it behaves just like an ordinary p-n junction diode, conducting current once the forward voltage exceeds about 0.7 V for silicon. However, the Zener diode's distinctive operation occurs under **reverse bias** (p-side connected to negative and n-side to positive). In this case, only a small leakage current flows initially. As the reverse voltage increases, the electric field across the depletion region strengthens until it reaches a critical value. At this point, the diode enters **breakdown-**but unlike an ordinary diode, it is designed to handle this safely.

There are two mechanisms responsible for breakdown in a Zener diode:

1. **Zener breakdown**, which dominates at low breakdown voltages (below about 5 V), occurs due to **quantum mechanical tunneling** of electrons across the narrow depletion region.
2. **Avalanche breakdown**, which occurs at higher voltages, results from **impact ionization**, where energetic electrons collide with lattice atoms and generate additional charge carriers.

   In both cases, once the diode reaches the breakdown voltage (called the **Zener voltage** Vz), it conducts a large reverse current while the voltage across it remains almost constant. This voltage

regulation property is what makes the Zener diode highly valuable in stabilizing voltage levels in circuits.

The **V-I characteristics** of a Zener diode can be divided into two regions: the **forward region** and the **reverse region**. In the forward region, the diode behaves like a conventional p-n junction, showing a small voltage drop (about 0.7 V for Si). In the reverse region, initially only a small leakage current flows until the reverse voltage reaches the breakdown voltage. At that point, the current rises sharply while the voltage remains nearly constant at Vz . This constant voltage characteristic under breakdown conditions is what enables the Zener diode to act as a **voltage regulator**.

In practical applications, a Zener diode is connected in **reverse bias** across the load to maintain a constant voltage. When the supply voltage tends to rise, the Zener diode conducts more current, keeping the voltage across the load constant. Conversely, if the supply voltage falls, the diode conducts less, again maintaining nearly the same load voltage. This self-adjusting ability makes Zener diodes essential in **regulated power supplies, voltage reference circuits,** and **protection circuits** against overvoltage.

In summary, a Zener diode is a heavily doped p-n junction device that operates in the reverse breakdown region to provide a **constant voltage output**. Its unique ability to maintain a fixed voltage across a wide range of reverse currents makes it a key component for **voltage stabilization and regulation** in electronic systems.

Procedure

FORWARD BIAS:

1. Connect the circuit as per the connection diagram given.
2. Connection made must be all the way right & consult your lab in-charge for verifications.
3. Vary the power supply in such a way that the readings are taken in steps of 1V in the voltmeter till 3v
4. Initially range selection Switch in ammeter must be at the micro-ammeter range, when Current exceeds in the range change over to milli-ammeter range.
5. Note down the reading across the Zener diode & corresponding series current in Amineter.
6. Plot a graph between V & I, record the readings in tabular form.
7. Find the dynamic resistance $r = \Delta V/\Delta I$.

REVERSE BIAS:

1. Connect the circuit as per the connection diagram given.
2. Connection made must be all the way right & consult your lab in-charge for verifications.
3. Vary the power supply in such a way that the readings are taken in steps of 1V in the voltmeter.
4. Initially range selection Switch in ammeter must be at the micro-ammeter range, when Current exceeds in the range change over to milli-ammeter range.

5. Note down the reading across the Zener diode & corresponding series current in Ammeter. Plot a graph between V & 1.
6. Record the readings in tabular form.
7. Find the dynamic resistance r= ΔV/ΔI.
8. Find the reverse voltage V_r at I_z -15 mA.
9. Do not apply the reverse current more than maximum current range.

Tabulation

Forward bias :

Sl. No.	Input Voltage	Diode Current (I_d)	Voltage across Zener diode (V_d)

Forward bias :

Sl. No.	Input Voltage	Diode Current (I_d)	Voltage across Zener diode (V_d)

Conclusion :

ପରୀକ୍ଷଣ - ୩ (କ)

ପରୀକ୍ଷଣର ଲକ୍ଷ୍ୟ : ସେମିକଣ୍ଡକ୍ଟର ଡାୟୋଡ (ସିଲିକନ୍ ଡାୟୋଡ) ର ଭୋଲ୍ଟେଜ୍ କରେଣ୍ଟ (ଭି-ଆଇ) ବ୍ୟବହାର ଲକ୍ଷଣ ।

ଆବଶ୍ୟକ ଉପକରଣ :

୧. ବ୍ରେଡ ବୋର୍ଡ
୨. ଟ୍ରାନଜିଷ୍ଟର ବିଦ୍ୟୁତ ଯୋଗାଣ (ଟିପିଏସ୍)
୩. ସଂଖ୍ୟାତ୍ମକ ବହୁ-ମାପକ
୪. ସିଲିକନ୍ ଡାୟୋଡ୍
୫. ରେଜିଷ୍ଟର (୧K)
୬. ପିଏନ୍ ଜଂକ୍ସନ୍ ବୈଶିଷ୍ଟ୍ୟ କିଟ୍
୭. ପ୍ୟାଚ୍ କୋର୍ଡ୍ସ

ତତ୍ତ୍ୱ :

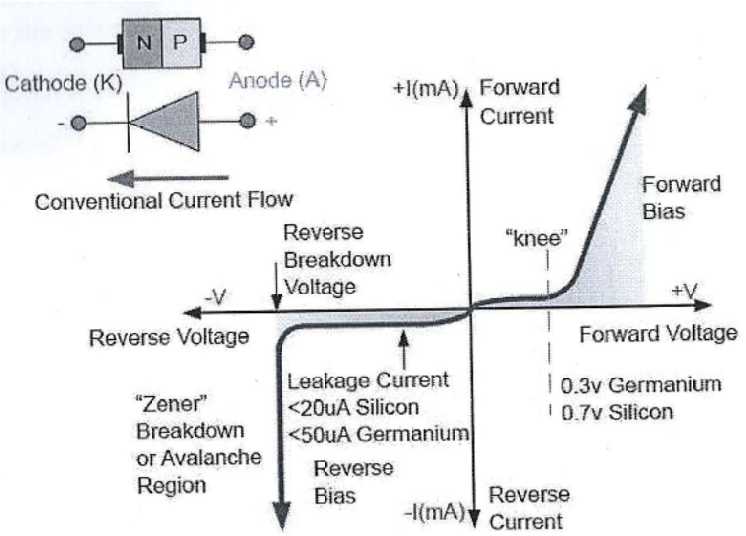
ସିଲିକନ୍ କିମ୍ବା ଜର୍ମାନିୟମର ଏକକ ସ୍ଫଟିକ ମଧ୍ୟରେ p-ଟାଇପ୍ ଏବଂ n-ଟାଇପ୍ ସେମିକଣ୍ଡକ୍ଟର ସାମଗ୍ରୀକୁ ଯୋଡ଼ି ଏକ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍ ଗଠିତ ହୁଏ । p-ଟାଇପ୍ ଅଞ୍ଚଳ ଅର୍ଦ୍ଧବାହୀକୁ ବୋରନ୍ କିମ୍ବା ଗାଲିୟମ୍ ଭଳି ତ୍ରିଭାଜନ ଅଶୁଦ୍ଧତା ସହିତ ଡୋପିଂ କରି ପ୍ରାପ୍ତ ହୁଏ, ଯାହା ସଂଖ୍ୟାଗରିଷ୍ଠ ଚାର୍ଜ ବାହକ ଭାବରେ ପ୍ରଚୁର ଗର୍ତ୍ତ ସୃଷ୍ଟି କରେ, ଯେତେବେଳେ ଇଲେକ୍ଟ୍ରନ୍ ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହକ ଭାବରେ କାର୍ଯ୍ୟ କରେ । ବିପରୀତ ଭାବରେ, n-ଟାଇପ ଅଞ୍ଚଳ ଫସଫରସ୍ କିମ୍ବା ଆର୍ସେନିକ୍ ପରି ପଞ୍ଚଭାଜନ ଅଶୁଦ୍ଧତା ସହିତ ଡୋପିଂ କରାଯାଏ, ଯାହା ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହକ ଭାବରେ ଅଧିକ ମୁକ୍ତ ଇଲେକ୍ଟ୍ରନ୍ ଏବଂ ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହକ ଭାବରେ ଗର୍ତ୍ତ ଉତ୍ପାଦନ କରେ । ଯେତେବେଳେ ଏହି ଦୁଇଟି ଅଞ୍ଚଳକୁ ଏକାଠି ଅଣାଯାଏ, n-କ୍ଷେତ୍ରରୁ ଇଲେକ୍ଟ୍ରନ୍ -କ୍ଷେତ୍ରରେ ବିସ୍ତାରିତ ହୁଏ ଏବଂ ଗାତ ସହିତ ପୁନଃମିଳନ ହୁଏ, ଯେତେବେଳେ p-କ୍ଷେତ୍ରରୁ ଗର୍ତ୍ତଗୁଡ଼ିକ p-କ୍ଷେତ୍ରରେ ବିସ୍ତାରିତ ହୁଏ ଏବଂ ଇଲେକ୍ଟ୍ରନ୍ ସହିତ ପୁନଃମିଳନ ହୁଏ । ଏହି ପ୍ରକ୍ରିୟା ମୁକ୍ତ ଚାର୍ଜ ବାହକମାନଙ୍କ କ୍ଷୟ ହୋଇଥିବା ଜଙ୍କସନ ନିକଟରେ ଏକ ପତଳା ଅଞ୍ଚଳ ଛାଡ଼ିଯାଏ, ଯାହାକୁ ଅବକ୍ଷୟ କ୍ଷେତ୍ର କୁହାଯାଏ । n-କ୍ଷେତ୍ରରେ ଅଚଳ ଧନାତ୍ମକ ଦାତା ଆୟନ ଏବଂ p- କ୍ଷେତ୍ରରେ ଋଣାତ୍ମକ ଗ୍ରହଣକାରୀ ଆୟନଗୁଡ଼ିକ ଅବକ୍ଷୟ କ୍ଷେତ୍ର ମଧ୍ୟରେ ଏକ ବୈଦ୍ୟୁତିକ କ୍ଷେତ୍ର ସୃଷ୍ଟି କରନ୍ତି, ଏକ ସମ୍ଭାବ୍ୟ ବାଧା କିମ୍ବା ଅନ୍ତର୍ନିହିତ ବିଭବ ସୃଷ୍ଟି କରନ୍ତି, ଯାହା ସାଧାରଣତଠ ସିଲିକନ୍ ପାଇଁ ପ୍ରାୟ 0-7 V ଏବଂ ଜର୍ମାନିୟମ୍ ପାଇଁ 0.3 V ମାପ କରେ ।

ନିରପେକ୍ଷ ଅବସ୍ଥାରେମ ଯେତେବେଳେ କୌଣସି ବାହ୍ୟ ଭୋଲ୍‌ଟେଜ୍ ପ୍ରୟୋଗ କରାଯାଏ ନାହିଁ, ସେତେବେଳେ ଘନତା ଗ୍ରାଡିଏଣ୍ଟ ଯୋଗୁଁ ବାହ୍ୟମାନଙ୍କର ପ୍ରସାରଣ ଅବକ୍ଷୟ କ୍ଷେତ୍ର ମଧ୍ୟରେ ବୈଦ୍ୟୁତିକ କ୍ଷେତ୍ର ଅଧୀନରେ ବାହ୍ୟ ପ୍ରବାହ ଦ୍ୱାରା ସନ୍ତୁଳିତ ହୁଏ, ଯାହା ଫଳରେ ଶୂନ୍ୟ ନେଟ୍ କରେଣ୍ଟ ପ୍ରବାହ ସୃଷ୍ଟି ହୁଏ । ଯେତେବେଳ ଡାୟୋଡ୍ ଆଗକୁ ପକ୍ଷପାତିତ ହୁଏ p-ପାର୍ଶ୍ୱ ଧନାତ୍ମକ ଟର୍ମିନାଲ ସହିତ ଏବଂ n-ପାର୍ଶ୍ୱ ବାହ୍ୟ ଉତ୍ସର ଋଣାତ୍ମକ ଟର୍ମିନାଲ ସହିତ ସଂଯୁକ୍ତ ହୁଏ । ଏହି ବାହ୍ୟ ଭୋଲଟେଜ୍ ସମ୍ଭାବ୍ୟ ବାଧାକୁ ହ୍ରାସ କରେ, ଅବକ୍ଷୟ କ୍ଷେତ୍ରକୁ ସଂକୁଚିତ କରେ, ଏବଂ ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହ୍ୟ ଫଳସ୍ୱରୂପ, ଅଳ୍ପ ସଂଖ୍ୟକ ବାହକଙ୍କ ଯୋଗୁଁ କେବଳ ଏକ ଅତି କ୍ଷୁଦ୍ର ବିଦ୍ୟୁତ ପ୍ରବାହ, ଯାହାକୁ ରିଭର୍ସ ସାଚୁରେସନ୍ କରେଣ୍ଟ କୁହାଯାଏ । ଏହି ଅବସ୍ଥାରେ ଡାୟୋଡ୍ ପ୍ରଭାବଶାଳୀ ଭାବରେ ବିଦ୍ୟୁତ୍ ପ୍ରବାହକୁ ଅବରୋଧ କରେ, କେବଳ ଯେତେବେଳେ ବିପରୀତ ଭୋଲଟେଜ୍ ବ୍ରେକଡାଉନ୍ ଭୋଲଟେଜ୍ ନାମ ଏକ ଗୁରୁତ୍ୱପୂର୍ଣ୍ଣ ସ୍ତର ଅତିକ୍ରମ କରେ, ଯାହାଠାରୁ ବଡ଼ ବିଦ୍ୟୁତ ପ୍ରବାହ ପ୍ରବାହିତ ହୋଇପାରେ ।

ଏକ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍‌ର ଭୋଲଟେଜ୍ - କରେଣ୍ଟ (V-I) ବୈଶିଷ୍ଟ୍ୟ ବିପରୀତ ବାୟାସ୍ ଅଧୀନରେ ନଗଣ୍ୟ

ବିଦ୍ୟୁତ୍ ପ୍ରବାହ ଏବଂ ଆଗୁଆ ବୈୟାସ୍ ଥ୍ରେହୋଲ୍ଡ ଅତିକ୍ରମ କରିବା ପରେ ବିଦ୍ୟୁତ୍ ପ୍ରବାହରେ ଦ୍ରୁତ ବୃଦ୍ଧି ଦେଖାଏ । ଏହି ଗୁଣ ଡାୟୋଡକୁ ଏକ ଦିଗନିର୍ଦ୍ଦେଶକ ଉପକରଣ କରିଥାଏ, ଯାହା ବିଦ୍ୟୁତ ପ୍ରବାହକୁ କେବଳ ଗୋଟିଏ ଦିଗରେ ପ୍ରବାହିତ କରିବାକୁ ଅନୁମତି ଦିଏ । ଏହି ଆଚରଣ ଯୋଗୁଁ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍‌ଗୁଡ଼ିକୁ ଇଲେକ୍ଟ୍ରୋନିକ୍ ସର୍କିଟ୍‌ରେ AC କୁ DC ରେ ପରିବର୍ତ୍ତନ କରିବା ପାଇଁ ରେକ୍ଟିଫାୟର୍ ଭାବରେ, ତରଙ୍ଗ ରୂପ ଦେବା ପାଇଁ କ୍ଲିପିଂ ଏବଂ କ୍ଲାମ୍ପିଂ ସର୍କିଟ୍‌ରେ ଏବଂ ସିଗନାଲ ପ୍ରକ୍ରିୟାକରଣ ଏବଂ ଭୋଲଟେଜ୍ ନିୟନ୍ତ୍ରଣ ପ୍ରୟୋଗରେ ବ୍ୟାପକ ଭାବରେ ବ୍ୟବହୃତ ହୁଏ । ତେଣୁ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍ ଆଧୁନିକ ଇଲେକ୍ଟ୍ରୋନିକ୍ ସିଷ୍ଟମରେ ଏକ ମୌଳିକ ଏବଂ ଅପରିହାର୍ଯ୍ୟ ଉପାଦାନ ।

ଡାୟୋଡ ଚରିତ୍ର ବକ୍ର :



ପ୍ରକ୍ରିୟା

ଫରୱାର୍ଡ୍ ବାୟସ :

୧. ସର୍କିଟ ଡାୟାଗ୍ରାମ ଅନୁସାରେ ଉପକରଣ ଓ ଘଟକଗୁଡ଼ିକୁ ସଠିକ୍ ଭାବେ ବ୍ରେଡବୋର୍ଡ ରେ ଯୋଗାଯୋଗ କରନ୍ତୁ ।

୨. ପୋଟେନ୍ସିଓମିଟର୍ ସମସ୍ତେ ସର୍ବନିମ୍ନ ମୂଲ୍ୟରେ ଅର୍ଥାତ୍ ଶୂନ୍ୟ ରେ ଥିବା ଉଚିତ୍, ଏବଂ ଭୋଲଟେଜ୍ ଚୟନ ସ୍ୱିଚ୍ (3V/30V) କୁ 3V ପୋଜିସନ୍‌ରେ ରଖିବା ଉଚିତ୍ ।

୩. ଆମ୍ମିଟରରେ ରେଞ୍ଜ୍ ଚୟନ ସ୍ୱିଚ୍ କୁ ମିଲି-ଆମ୍ପିୟାର୍ (15mA) ରେଞ୍ଜ୍‌ରେ ରଖିବା ଉଚିତ୍ ।

୪. ପ୍ରୟୋଗ ହେଉଥିବା ଭୋଲଟେଜ୍ V କୁ 0.1V ରେ ଧାରାବହିକ ଭାବରେ ବଦଳାଇବେ ।

୫. ସମ୍ପର୍କିତ ଆମ୍ମିଟର୍ Id ପଢ଼ିବା ଏବଂ ଡାୟୋଡ୍ ଉପରେ ଅଗ୍ରିମ ଦିଗରେ ଭୋଲଟେଜ୍ Vd ମଲ୍ଟିମିଟର ଦ୍ୱାରା ମାପନ କରନ୍ତୁ ।

୬. ଏହି ପଢ଼ିବାଗୁଡ଼ିକୁ ତଳେ ଦିଆଯାଇଥିବା ଟେବୁଲରେ ରେକର୍ଡ କରିବେ ଏବଂ Vd ଓ Id ମଧ୍ୟରେ ଗ୍ରାଫ୍ ପ୍ଲଟ କରିବେ ।

ଗଣନା :

କ. ସ୍ଥାତିକ ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍‌ସ $R_{dc} = V_d / I_d$

ଖ. ଗତିଶୀଳ ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍‌ସ $R_{ac} = \triangle V_d / \triangle I_d$

ଗ. କଟ୍-ଇନ୍ ଭୋଲଟେଜ୍ V_{KNEE}

ରିଭର୍ସ ବାୟାସ୍ :

୧. ସଂଯୋଗ ଚିତ୍ର ଅନୁସାରେ ସର୍କିଟ ଯୋଡ଼ନ୍ତୁ ।

୨. 3V/30V ସ୍ୱିଚ୍‌କୁ 30V ପୋଜିସନ୍‌ରେ ରଖିବା ଉଚିତ୍ ଏବଂ ଆମ୍ମିଟର୍‌କୁ ପ୍ରଥମେ ମାଇକ୍ରୋ-ଆମ୍ପିୟାର୍ (୧୫0uA) ରେ ରଖିବା ଉଚିତ୍, ଓଭର ରେଞ୍ଜ୍ ହେଲେ ମିଲି-ଆମ୍ପିୟାର୍ (mA) ରେ ଚେଞ୍ଜ କରନ୍ତୁ ।

୩. ପ୍ରଥମେ ପୋଟେନ୍ସିଓମିଟରର ମୂଲ୍ୟ ସର୍ବନିମ୍ନ ଅର୍ଥାତ୍ ଶୂନ ରହିବା ଉଚିତ୍ ଏବଂ ପ୍ରଯୁକ୍ତ ଭୋଲଟେଜ୍ V କୁ 1.0V ହିସାବରେ ବଢ଼ାଯାଉ ।

୪. ସମ୍ପର୍କିତ ଆମ୍ମିଟର୍ Ir ପଢ଼ିବା ଏବଂ ଡାୟୋଡ୍ ଉପରେ ଅଗ୍ରିମ ଦିଗରେ ଭୋଲଟେଜ୍ Vr ନୋଟ କରିବେ ।

୬. ଏହି ପଢ଼ିବାଗୁଡ଼ିକୁ ତଳେ ଦିଆଯାଇଥିବା ଟେବୁଲରେ ରେକର୍ଡ କରିବେ ଏବଂ Vr ଓ Ir ମଧ୍ୟରେ ଗ୍ରାଫ୍ ପ୍ଲଟ କରିବେ ।

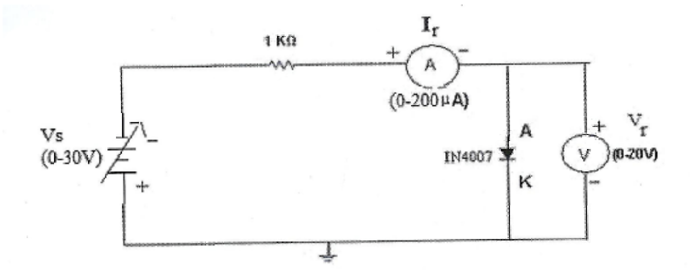
ଗଣନା :

କ. ସ୍ଥାତିକ ରିଭର୍ସ ରିଜିଷ୍ଟାନ୍ସ $R_{dc} = V_r / I_r$

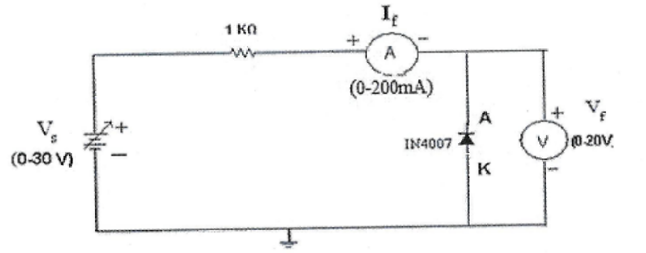
ଖ. ଗତିଶୀଳ ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍ସ $R_{ac} = \triangle V_d / \triangle I_d$

ଗ. ରିଭର୍ସ ବ୍ରେକଡାଉନ୍ ଭୋଲଟେଜ୍ V_B

ଫରୱାର୍ଡ ବାୟାସ୍ :



Reverse bias: -



ସାରଣୀକରଣ :

ଫରୱାର୍ଡ ବାୟାସ୍				ରିଭର୍ସ ବାୟାସ୍			
କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲ୍ଟ (i/p volt)	ଡାୟୋଡ୍ ଭୋଲ୍‌ଟେଜ୍ (V_d)	ଡାୟୋଡ୍ ଧାରା (I_d)	କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲ୍ଟ (i/p volt)	ଡାୟୋଡ୍ ଭୋଲ୍‌ଟେଜ୍ (V_r)	ଡାୟୋଡ୍ ଧାରା (I_r)

ପରୀକ୍ଷଣ - ୩ (ଖ)

ପରୀକ୍ଷଣର ଲକ୍ଷ୍ୟ : ଫର୍‌ୱାର୍ଡ ବାୟାସ୍ ଓ ରିଭର୍ସ ବାୟାସ୍ ଅବସ୍ଥାରେ ଜେନର୍ ଡାୟୋଡର ଭୋଲ୍‌ଟେଜ୍ କରେଣ୍ଟ (ଭି-ଆଇ) ବ୍ୟବହାର ଲକ୍ଷଣ ।

ଆବଶ୍ୟକ ଉପକରଣ :

୧. ଜେନର୍ ଡାୟୋଡ୍ (ଯଥା ୫.୧V)
୨. ରେଜିଷ୍ଟର (୧kΩ)
୩. ଏମ୍‌ମିଟର (୦-୫୦mA)
୪. ଭଲ୍ଟମିଟର୍ (୦-୧୦V)
୫. ବ୍ରେଡବୋର୍ଡ
୬. ସଂଯୋଗ ତାର

ତତ୍ତ୍ୱ :

ଜେନର୍ ଡାୟୋଡ ଏକ ସ୍ୱତନ୍ତ୍ର ଭାବରେ ଡିଜାଇନ୍ କରାଯାଇଥିବା ସେମିକଣ୍ଡକ୍ଟର ଡିବାଇସ୍ ଯାହା ସାଧାରଣ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍ ପରି କେବଳ ଆଗ ଦିଗରେ ନୁହେଁ, ବରଂ ପ୍ରୟୋଗିତ ଭୋଲଟେଜ୍ ଜେନର୍ ବ୍ରେକଡାଉନ ଭୋଲଟେଜ ଭାବରେ ଜଣାଶୁଣା ଏକ ନିର୍ଦ୍ଦିଷ୍ଟ ଗୁରୁତ୍ୱପୂର୍ଣ୍ଣ ମୂଲ୍ୟ ଅତିକ୍ରମ କଲେ ବିପରୀତ ଦିଗରେ ମଧ କରେ । ଏହା ଏକ ସାଧାରଣ ଡାୟୋଡ ତୁଳନାରେ ବହୁତ ଡୋପ ହୋଇଥାଏ, ଯାହା ଫଳରେ ଏକ ବହୁତ ପତଳା ହ୍ରାସ କ୍ଷେତ୍ର ସୃଷ୍ଟି ହୁଏ । ଏହି ଭାରୀ ଡୋପିଂ ଯୋଗୁଁ, ବ୍ରେକଡାଉନ ଏକ ଅପେକ୍ଷାକୃତ କମ୍ ରିଭର୍ସ ଭୋଲଟେଜରେ ଘଟେ ଏବଂ ଡାୟୋଡ କ୍ଷତିଗ୍ରସ୍ତ ନହୋଇ ଏହି ଅଞ୍ଚଳରେ ସୁରକ୍ଷିତ ଭାବରେ କାର୍ଯ୍ୟ କରିପାରିବ । ଜେନର୍ ଡାୟୋଡ ମୁଖ୍ୟତଃ ଭୋଲଟେଜ୍ ନିୟନ୍ତ୍ରଣ ପାଇଁ ବ୍ୟବହୃତ ହୁଏ, କାରଣ ଏହା ଇନପୁଟ ଭୋଲଟେଜ କିମ୍ବା ଲୋଡ୍ କରେଣ୍ଟରେ ପରିବର୍ତ୍ତନ ସତ୍ତ୍ୱେ ଏହାର ଟର୍ମିନାଲଗୁଡ଼ିକରେ ପ୍ରାୟ ସ୍ଥିର ଭୋଲଟେଜ ବଜାୟ ରଖିପାରେ । ଯେତେବେଳେ ଏକ ଜେନର ଡାୟୋଡ ଆଗୁଆ ବାୟାସ୍ ଅବସ୍ଥାରେ (p-ପାର୍ଶ୍ୱ ସକାରାତ୍ମକ ଏବଂ n-ପାର୍ଶ୍ୱ ନକାରାତ୍ମକ) ସଂଯୁକ୍ତ ହୋଇଥାଏ, ଏହା ଏକ ସାଧାରଣ p-n ଜଙ୍କସନ ଡାୟୋଡ ପରି ଆଚରଣ କରେ, ସିଲିକନ ପାଇଁ ଆଗୁଆ ଭୋଲଟେଜ ପ୍ରାୟ 0.7 V ଅତିକ୍ରମ କରିବା ପରେ କରେଣ୍ଟ ପରିଚାଳନା କରେ । ତଥାପି, ଜେନର ଡାୟୋଡର ସ୍ୱତନ୍ତ୍ର କାର୍ଯ୍ୟ ବିପରୀତ ବାୟାସ (n-ପାର୍ଶ୍ୱ ସକାରାତ୍ମକ ଏବଂ p-ପାର୍ଶ୍ୱ ନକାରାତ୍ମକ ସହିତ ସଂଯୁକ୍ତ) ଅଧୀନରେ ଘଟେ । ଏହି କ୍ଷେତ୍ରରେ, ପ୍ରାରମ୍ଭରେ କେବଳ ଏକ ଛୋଟ ଲିକେଜ୍ କରେଣ୍ଟ ପ୍ରବାହିତ ହୁଏ । ଯେତେବେଳେ ବିପରୀତ ଭୋଲଟେଜ୍ ବୃଦ୍ଧି ପାଏ, ଅବକ୍ଷୟ କ୍ଷେତ୍ର ମଧରେ ବୈଦୁତିକ କ୍ଷେତ୍ର ଏକ ଗୁରୁତ୍ୱପୂର୍ଣ୍ଣ ମୂଲ୍ୟରେ ପହଞ୍ଚିବା ପର୍ଯ୍ୟନ୍ତ ଶକ୍ତିଶାଳୀ ହୁଏ । ଏହି ସମୟରେ, ଡାୟୋଡ ଭଙ୍ଗରେ ପ୍ରବେଶ କରେ - କିନ୍ତୁ ଏକ ସାଧାରଣ ଡାୟୋଡ ପରି ନୁହେଁ, ଏହାକୁ ସୁରକ୍ଷିତ ଭାବରେ ପରିଚାଳନା କରିବା ପାଇଁ ଡିଜାଇନ୍ କରାଯାଇଛି ।

ଜେନର ଡାୟୋଡରେ ଭଙ୍ଗ ପାଇଁ ଦୁଇଟି କ୍ରିୟାବିଧି ଦାୟୀ :

୧. ଜେନର ଭଙ୍ଗ, ଯାହା କମ୍ ଭଙ୍ଗ ଭୋଲଟେଜରେ (ପ୍ରାୟ 5 V ତଳେ) ପ୍ରାଧାନ୍ୟ ବିସ୍ତାର କରେ, ସଂକୀର୍ଣ୍ଣ ଅବକ୍ଷୟ କ୍ଷେତ୍ର ମଧରେ ଇଲେକ୍ଟ୍ରନଗୁଡ଼ିକର କ୍ୱାଣ୍ଟମ୍ ମେକାନିକାଲ୍ ଟନେଲିଂ ଯୋଗୁଁ ଘଟେ ।

୨. ଉଚ୍ଚ ଭୋଲଟେଜରେ ଘଟୁଥିବା ହିମସ୍ଖଳନ ଭଙ୍ଗ, ପ୍ରଭାବ ଆୟନାଇଜେସନରୁ ପରିଣାମ, ଯେଉଁଠାରେ ଶକ୍ତିଶାଳୀ ଇଲେକ୍ଟ୍ରନଗୁଡିକ ଜାଲିସ୍ ପରମାଣୁ ସହିତ ଧକ୍କା ଖାଇଥାଏ ଏବଂ ଅତିରିକ୍ତ ଚାର୍ଜ ବାହକ ସୃଷ୍ଟି କରେ ।

ଉଭୟ କ୍ଷେତ୍ରରେ, ଡାୟୋଡ ଭଙ୍ଗ ଭୋଲଟେଜରେ ପହଞ୍ଚିବା ପରେ (ଜେନର ଭୋଲଟେଜ୍ Vz କୁହାଯାଏ), ଏହା ଏକ ବଡ଼ ବିପରୀତ କରେଣ୍ଟ ପରିଚାଳନା କରେ ଯେତେବେଳେ ଏହା ମଧ୍ୟରେ ଭୋଲଟେଜ ପ୍ରାୟ ସ୍ଥିର ରହିଥାଏ । ଏହି ଭୋଲଟେଜ ନିୟନ୍ତ୍ରଣ ଗୁଣ ହେଉଛି ସର୍କିଟରେ ଭୋଲଟେଜ ସ୍ତର ସ୍ଥିର କରିବାରେ ଜେନର ଡାୟୋଡକୁ ଅତ୍ୟନ୍ତ ମୂଲ୍ୟବାନ କରିଥାଏ ।

ଜେନର ଡାୟୋଡର V-I ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ଦୁଇଟି ଅଞ୍ଚଳରେ ବିଭକ୍ତ କରାଯାଇପାରିବ : ଆଗୁଆ ଅଞ୍ଚଳ ଏବଂ ବିପରୀତ ଅଞ୍ଚଳ । ଆଗୁଆ ଅଞ୍ଚଳରେ, ଡାୟୋଡ ଏକ ପାରମ୍ପରିକ p-n ଜଙ୍କସନ୍ ପରି କାର୍ଯ୍ୟ କରେ, ଏକ ଛୋଟ ଭୋଲଟେଜ୍ ଡ୍ରପ୍ (Si ପାଇଁ ପ୍ରାୟ 0.7 V) ଦେଖାଏ । ବିପରୀତ ଅଞ୍ଚଳରେ, ପ୍ରାରମ୍ଭରେ କେବଳ ଏକ ଛୋଟ ଲିକେଜ୍ କରେଣ୍ଟ ପ୍ରବାହିତ ହୁଏ, ଯେପର୍ଯ୍ୟନ୍ତ ବିପରୀତ ଭୋଲଟେଜ୍ ବ୍ରେକଡାଉନ୍ ଭୋଲଟେଜ୍ ପର୍ଯ୍ୟନ୍ତ ପହଞ୍ଚି ନଥାଏ । ସେହି ସମୟରେ, ବିଦ୍ୟୁତ Vz ରେ ପ୍ରାୟ ସ୍ଥିର ରହିଥାଏ । ଭଙ୍ଗ ପରିସ୍ଥିତିରେ ଏହି ସ୍ଥିର ଭୋଲଟେଜ୍ ବୈଶିଷ୍ଟ୍ୟ ଜେନର ଡାୟୋଡକୁ ଏକ ଭୋଲଟେଜ୍ ନିୟାମକ ଭାବରେ କାର୍ଯ୍ୟ କରିବାକୁ ସକ୍ଷମ କରିଥାଏ ।

ବ୍ୟବହାରିକ ପ୍ରୟୋଗରେ, ଏକ ଜେନର ଡାୟୋଡ ଏକ ସ୍ଥିର ଭୋଲଟେଜ୍ ବଜାୟ ରଖିବା ପାଇଁ ଲୋଡ୍ ମଧ୍ୟରେ ବିପରୀତ ପକ୍ଷପାତରେ ସଂଯୁକ୍ତ ହୋଇଥାଏ । ଯେତେବେଳେ ଯୋଗାଣ ଭୋଲଟେଜ୍ ବୃଦ୍ଧି ପାଇବାକୁ ପ୍ରବୃତ୍ତ ହୁଏ, ଜେନର ଡାୟୋଡ ଅଧିକ କରେଣ୍ଟ ପରିଚାଳନା କରେ, ଲୋଡ୍ ମଧ୍ୟରେ ଭୋଲଟେଜ୍ ସ୍ଥିର ରଖେ । ବିପରୀତ ଭାବରେ, ଯଦି ଯୋଗାଣ ଭୋଲଟେଜ୍ ହ୍ରାସ ପାଏ, ତେବେ ଡାୟୋଡ କମ୍ ପରିଚାଳନା କରେ, ପୁଣି ପ୍ରାୟ ସମାନ ଲୋଡ୍ ଭୋଲଟେଜ୍ ବଜାୟ ରଖେ । ଏହି ସ୍ୱୟଂ ସମାୟୋଜନ କ୍ଷମତା ନିୟନ୍ତ୍ରିତ ବିଦ୍ୟୁତ ଯୋଗାଣ, ଭୋଲଟେଜ୍ ରେଫରେନ୍ସ ସର୍କିଟ ଏବଂ ଅଧିକ ଭୋଲଟେଜ୍ ବିରୁଦ୍ଧରେ ସୁରକ୍ଷା ସର୍କିଟ୍ ପାଇଁ ଜେନର ଡାୟୋଡଗୁଡ଼ିକୁ ଅତ୍ୟାବଶ୍ୟକ କରିଥାଏ ।

ସଂକ୍ଷେପରେ, ଏକ ଜେନର ଡାୟୋଡ ହେଉଛି ଏକ ଅତ୍ୟଧିକ ଡୋପ୍ ହୋଇଥିବା p-n ଜଙ୍କସନ ଡିଭାଇସ୍ ଯାହା ଏକ ସ୍ଥିର ଭୋଲଟେଜ୍ ଆଉଟପୁଟ ପ୍ରଦାନ କରିବା ପାଇଁ ବିପରୀତ ବ୍ରେକଡାଉନ୍ ଅଞ୍ଚଳରେ କାର୍ଯ୍ୟ କରେ । ବିସ୍ତୃତ ପରିସରର ବିପରୀତ କରେଣ୍ଟ ମଧ୍ୟରେ ଏକ ସ୍ଥିର ଭୋଲଟେଜ୍ ବଜାୟ ରଖିବାର ଏହାର ଅନନ୍ୟ କ୍ଷମତା ଏହାକୁ ଇଲେକ୍ଟ୍ରୋନିକ୍ ସିଷ୍ଟମରେ ଭୋଲଟେଜ୍ ସ୍ଥିରୀକରଣ ଏବଂ ନିୟନ୍ତ୍ରଣ ପାଇଁ ଏକ ପ୍ରମୁଖ ଉପାଦାନ କରିଥାଏ ।

ପ୍ରକ୍ରିୟା :

ଫରୱାର୍ଡ ବାୟାସ

୧. ଦିଆଯାଇଥିବା ସଂଯୋଗ ଚିତ୍ର ଅନୁଯାୟୀ ସର୍କିଟ୍ ଲଗାନ୍ତୁ ।

୨. ସମସ୍ତ ସଂଯୋଗ ଠିକ୍ ଭାବରେ କରାଯାଇଛି କି ନାହିଁ, ଲ୍ୟାବ୍ ଇଞ୍ଚାର୍ଜ ସହିତ ଯାଞ୍ଚ କରନ୍ତୁ ।

୩. ପାୱାର ସପ୍ଲାଇ ଏଭଳି ଭାବେ ବଦଳାନ୍ତୁ ଯେ ଭଲ୍ଟମିଟରରେ ପ୍ରତି ୧V ରେ ଏକ ପଢ଼ା ନିଆଯିବ, ଏବଂ ଏହା ୩ V ପର୍ଯ୍ୟନ୍ତ ହେବ ।

୪. ଆରମ୍ଭରେ ଅମ୍ମିଟର୍‌ରେ ମାଇକ୍ରୋ ରେଞ୍ଜ୍ ରଖନ୍ତୁ, ଯେତେବେଳେ ଧାରା ବଢ଼ିଯିବ ତେବେ ମିଲି ଅମ୍ମିଟର୍ ରେଞ୍ଜ୍‌କୁ ପରିବର୍ତ୍ତନ କରନ୍ତୁ ।

୫. ଜେନର୍ ଡାୟୋଡ ଉପରେ ଭୋଲଟେଜ୍ ଓ ଅନୁକ୍ରମିକ ଧାରା ଅମ୍ମିଟର୍‌ରେ ଲେଖନ୍ତୁ ।

୬. ପଢ଼ାଗୁଡ଼ିକୁ ଟେବୁଲର୍ ଫର୍ମରେ ରେକର୍ଡ କରନ୍ତୁ ।

୭. V ଓ I ମଧ୍ୟରେ ଏକ ଗ୍ରାଫ୍ ଅଙ୍କନ କରନ୍ତୁ ।

୮. ଡାଇନାମିକ୍ ରେଜିଷ୍ଟାନ୍ସ ଗଣନା କରନ୍ତୁ $r_{ac} = \triangle V / \triangle I$ ।

ରିଭର୍ସ ବାୟାସ

୧. ଦିଆଯାଇଥିବା ସଂଯୋଗ ଚିତ୍ର ଅନୁଯାୟୀ ସର୍କିଟ୍ ଲଗାନ୍ତୁ ।

୨. ସମସ୍ତ ସଂଯୋଗ ଠିକ୍ ଭାବରେ କରାଯାଇଛି କି ନାହିଁ, ଲ୍ୟାବ୍ ଇଞ୍ଚାର୍ଜ ସହିତ ଯାଞ୍ଚ କରନ୍ତୁ ।

୩. ପାୱାର ସପ୍ଲାଇକୁ 1V ରେ ବଢ଼ାଇ ବଢ଼ାଇ ପଢ଼ା ନିଆଯିବା ଭାବେ ସଜାନ୍ତୁ ।

୪. ଆରମ୍ଭରେ ଅମ୍ମିଟର୍‌ରେ ମାଇକ୍ରୋ ଅମ୍ମିଟର୍ ରେଞ୍ଜ୍ ରଖନ୍ତୁ, ଧାରା ବଢ଼ିଲେ ମିଲି ଅମ୍ମିଟର୍ ରେଞ୍ଜ୍‌କୁ ପରିବର୍ତ୍ତନ କରନ୍ତୁ ।

୫. ଜେନର୍ ଡାୟୋଡ ଉପରେ ଭୋଲଟେଜ୍ ଓ ଅନୁକ୍ରମିକ ଧାରା ଅମ୍ମିଟର୍‌ରେ ଲେଖନ୍ତୁ ।

୬. ପଢ଼ାଗୁଡ଼ିକୁ ଟେବୁଲର୍ ଫର୍ମରେ ରେକର୍ଡ କରନ୍ତୁ ।

୭. V ଓ I ମଧ୍ୟରେ ଏକ ଗ୍ରାଫ୍ ଅଙ୍କନ କରନ୍ତୁ ।

୮. ଡାଇନାମିକ୍ ରେଜିଷ୍ଟାନ୍ସ ଗଣନା କରନ୍ତୁ $r_{ac} = \triangle V_r / \triangle I_r$ ।

୯. ଯେତେବେଳେ ଜେନର୍ ଧାରା $I_z = 15mA$ ହୁଏ, ସେଥିରେ ରିଭର୍ସ ଭୋଲଟେଜ୍ Vr ନିର୍ଣ୍ଣୟ କରନ୍ତୁ ।

୧୦. ଧ୍ୟାନ ଦିଅନ୍ତୁ : ରିଭର୍ସ ଧାରାକୁ ଆବଶ୍ୟକତା ଠାରୁ ଅଧିକ ବଢ଼ାନ୍ତୁ ନାହିଁ ଯେ ଏହା ଆପ୍ଲାୟଡ୍ ଭୋଲଟେଜ୍ ୩ V କୁ ଅତିକ୍ରମ କରିଯିବ ।

ଫରୱାର୍ଡ ବାୟାସ

କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲଟେଜ୍	ଡାୟୋଡ୍ କରେଣ୍ଟ (I_d)	ଡାୟୋଡ୍ ଭୋଲଟେଜ୍ (V_d)

ରିଭର୍ସ ବାୟାସ

କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲଟେଜ୍	ଡାୟୋଡ୍ କରେଣ୍ଟ (I_d)	ଡାୟୋଡ୍ ଭୋଲଟେଜ୍ (V_d)

ପରୀକ୍ଷାର ଶେଷ କଥା :

ପରୀକ୍ଷଣ - ୩ (କ)

ପରୀକ୍ଷା ର ଉଦ୍ଦେଶ୍ୟ : ସିଲିକନ୍ ଡାୟୋଡର ଭୋଲ୍ଟେଜ୍ କରେଣ୍ଟ (ଭି-ଆଇ) ଗୁଣଧର୍ମ ବକ୍ର ।

ଆବଶ୍ୟକ ଉପକରଣ :

୧. ବ୍ରେଡ ବୋର୍ଡ
୨. ଟ୍ରାନଜିଷ୍ଟର ବିଦ୍ୟୁତ ଯୋଗାଣ (ଟିପିଏସ୍)
୩. ଡିଜିଟାଲ ମଲ୍ଟି ମିଟର
୪. ସିଲିକନ୍ ଡାୟୋଡ୍
୫. ରେଜିଷ୍ଟର (୧K)
୬. ପିଏନ୍ ଜଂକ୍ସନ୍ ବିଶେଷତା କିଟ୍
୭. ପ୍ୟାଚ୍ କୋର୍ଡ

ତତ୍ତ୍ୱ :

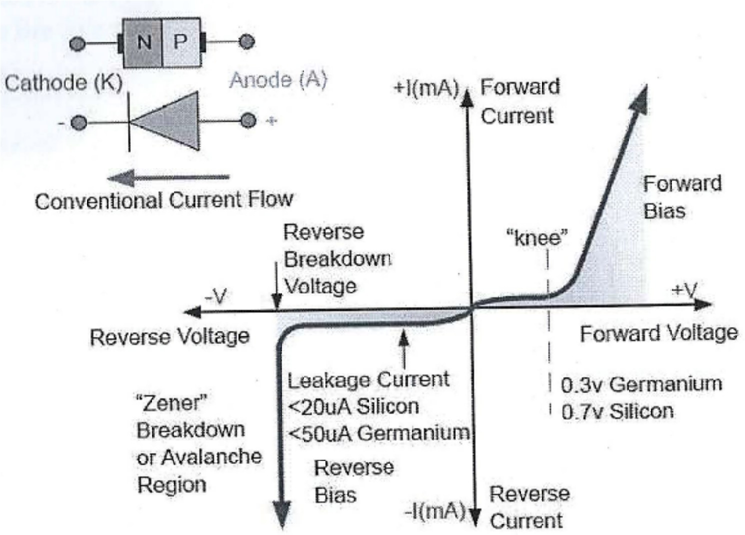
ଗୁଟେ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍, p-ଟାଇପ୍ ଆର୍ n-ଟାଇପ ଅଞ୍ଚଳଟା ଟ୍ରାଇଭାଲେଣ୍ଟ ଇମ୍ପୁରିଟି, ଯେନ୍ତାକି ବୋରନ୍ କି ଗ୍ୟାଲିଅମ୍ ମିଶେଇକରି ବନ୍‌ସି ଯେନ୍‌ଥିର୍‌ଲାଗି ହୋଲମାନେ ମେଜରିଟି ଚାର୍ଜ କେରିଅର ହିସାବେ ଅଧିକ୍ ମାତ୍ରାରେ ରହେସି ଆଉ ଇଲେକ୍ଟ୍ରନମାନେ ମାଇନରିଟି କେରିଅର ହିସାବେ କାମ୍ କର୍‌ସନ୍ । ସେନ୍ତା ହିଁ n-ଟାଇପ ଅଞ୍ଚଳଟା ପେଣ୍ଟାଭାଲେଣ୍ଟ ଇମ୍ପୁରିଟି, ଯେନ୍ତାକି ଫସଫରସ କିମ୍ବା ଆର୍ସେନିକ ମିସେଇକରି ବନାଜିସି, ଯେନ୍‌ଥିର୍ ଲାଗି ଫ୍ରି ଇଲେକ୍ଟ୍ରନଗୁଡ଼ାକ ମେଜରିଟି କେରିଅର ହିସାବେ ବଢ଼ିଯାଏସନ୍ ଆଉ ହୋଲଗୁଡ଼ାକ p-ଅଞ୍ଚଳକେ ଡିଫ୍ୟୁଜ୍ ହେଇ ଜାଏସନ୍ ଆଉ ଇଲେକ୍ଟ୍ରନଗୁଡ଼ାକ ସାଙ୍ଗେ ମିଶିଜାଏସନ୍ । ଇ ପ୍ରକ୍ରିୟାଟା ଜଙ୍କସନ ପାଖେ ଗୁଟେ ପତଲା ଅଂଚଳ ଛାଡ଼ିଦେସି ଯେଉଁଠାନେ ଫ୍ରି ଚାର୍ଜ କେରିଅର୍ ନାଇଁଥାଏ, ଯେନ୍ତା କି ଡିପ୍ଲେସନ ଅଞ୍ଚଳ ବଲି କୁହାଯାଏସି । n-ଅଞ୍ଚଳରେ ଥିବା ଇମୋବାଇଲ ପଜିଟିଭ ଡିନର ଆୟନ ଆଉ p-ଅଞ୍ଚଳରେ ଥିବା ନେଗେଟିଭ ଏକ୍ସେପ୍ଟର ଆୟନଗୁଡ଼ାକ ଡିପ୍ଲେସନ ଅଞ୍ଚଳରେ ଗୁଟେ ଇଲେକ୍ଟ୍ରିକ୍ ଫିଲ୍ଡ ତିଆରି କରସି, ଯେନ୍ତାକି ଗୁଟେ ପୋଟେନ୍ସିଆଲ ବେରିଅର କି ବିଲ୍ଟ-ଇନ ପୋଟେନ୍ସିଆଲ ବନାସ, ଯେନ୍ତା ସାଧାରଣତଃ ସିଲିକନ ଲାଗି 0.7 V ଆଉ ଜର୍ମାନିଅମ ଲାଗି 0.3 V ହେସି ।

ଜିରୋ ବାୟସ୍‌ରେ ଯେତେବେଳେ କେନ୍‌ସି ଏକ୍ସଟର୍ନାଲ ଭୋଲଟେଜ୍ ନାଇ ଦିଆଯାଇଥିସି କନ୍ସେନଟ୍ରେସନ ଗ୍ରେଡିଏଣ୍ଟ ଲାଗି କେରିଅରଗୁଡ଼ାକର ଡିଫ୍ୟୁଜନ, ଡିପ୍ଲେସନ ଅଞ୍ଚଳ ଭିତରରେ ଥିବା ଇଲେକ୍ଟ୍ରିକ ଫିଲ୍ଡ ତଳେ କେରିଅରଗୁଡ଼ାକର ଡ୍ରିଫ୍ଟ ଦ୍ୱାରା ସନ୍ତୁଳିତ ହେସି, ଯେନ୍‌ଥିର୍ ଲାଗି ନେଟ କରେଣ୍ଟ ଫ୍ଲୋ ଜିରୋ ହେସି । ଯେତେବେଳେ ଡାୟୋଡ୍ ଟା ଫରଓ୍ୱାର୍ଡ ବାୟାସ୍ ହେସି, p-ସାଇଡଟା ଗୁଟେ ଏକ୍ସଟର୍ନାଲ ସୋର୍ସର ପଜିଟିଭ ଟର୍ମିନାଲ ସାଙ୍ଗେ ଆଉ n-ସାଇଡଟା ନେଗେଟିଭ ଟର୍ମିନାଲ ସାଙ୍ଗେ ଯୋଡ଼ା ହେସି । ଇ ଏକ୍ସଟର୍ନାଲ ଭୋଲଟେଜଟା ପୋଟେନ୍ସିଆଲ ବେରିଅରକେ କମେଇଦେସି, ଡିପ୍ଲେସନ ଅଞ୍ଚଳକେ ସରୁ କରିଦେସି, ଆଉ ମେଜରିଟି କେରିଅରକୁ ଜଙ୍କସନ ପାର୍ ହେଲାକେ ଦେସି । ଥରେ ଆପ୍ଲାଏଡ଼ ଭୋଲଟେଜଟା ବେରିଅର ପୋଟେନ୍ସିଆଲର୍ ଉପରେ ଗଲେ, ଡାୟୋଡ ଭିତରୁ ବହୁତ କରେଣ୍ଟ ବହିଜିସି, ଆଉ ଏଟା ଫରଓ୍ୱାର୍ଡ ଡିରେକ୍ସନରେ ସହଜରେ କଣ୍ଡକ୍ଟ କରିପାର୍‌ସି । ଅଲଗା କଥା ହେଲା, ଯେତେବେଳେ ଡାୟୋଡ଼ଟା ରିଭର୍ସ ବାୟାସ୍ ହେସି, p-ସାଇଡଟା ନେଗେଟିଭ ଟର୍ମିନାଲ୍ ସାଙ୍ଗେ ଆଉ n-ସାଇଡଟା ପଜିଟିଭ ଟର୍ମିନାଲ ସାଙ୍ଗେ ଯୋଡ଼ା ହେସି । ଏକ୍ସଟର୍ନାଲ ଭୋଲଟେଜ୍ ପୋଟେନ୍ସିଆଲ ବେରିଅରକେ ବଢ଼େଇଦେସି ଆଉ ଡିପ୍ଲେସନ ଅଞ୍ଚଳକେ ଚଉଡ଼ା କରିଦେସି । ଯାହାର ଲାଗି ଗୁଟେ ଛୋଟ୍ କରେଣ୍ଟ, ଯେନ୍ତାକି ରିଭର୍ସ ସାଚୁରେସନ କରେଣ୍ଟ ବଲି କୁହାଯାଏସି । ମାଇନରିଟୀ କେରିଅର ଲାଗି ବହିଜିସି । ଡାୟୋଡ ଇ ଅବସ୍ଥାରେ ବନ୍ଦ କରିଦେସି, ଖାଲି ସେତକି ନୁହେଁ ଯେତେବେଳେ ରିଭର୍ସ ଭୋଲଟେଜ୍ କ୍ରିଟିକାଲ ଲେଭେଲ, ଯାହାକେ ବ୍ରେକଡାଉନ୍ ଭୋଲଟେଜ୍ ବଲି କୁହାଯାଏସି । ଯାହାଲାଗି

ବଡ଼ କରେଣ୍ଟ ବହିପାର୍ସି ।

ଗୁଟେ p-n ଜଙ୍କସନ ଡାୟୋଡର ଭୋଲଟେଜ କରେଣ୍ଟ (V-I) କ୍ୟାରେକ୍ଟରିଷ୍ଟି ରିଭର୍ସ ବାୟସରେ ଖାଲି ଟିକେ କରେଣ୍ଟ ଦେଖାସି ଆଉ ଥରେ ଯେତେବେଳେ ଫରୱାର୍ଡ ବାୟସ ଥ୍ରେସହୋଲ୍ଡ ଭୋଲଟେଜ ଟପିଜିସି, କରେଣ୍ଟ ସାଙ୍ଗେ ସାଙ୍ଗ୍ ବଢ଼ିଜିସି । ଇ ପ୍ରପଟିଟା ଡାୟୋଡକେ ଗୁଟେ ୟୁନିଡିରେକ୍ସନାଲ ଡିଭାଇସ ବନାସି ଯେନ୍ତା କି ଗୁଟେ ଡିରେକ୍ସନରେ କରେଣ୍ଟ ପାସ୍ କରେଇଦେସି । ଇ ବିହେଭିଅର ଲାଗି p-n ଜଙ୍କସନ ଡାୟୋଡଗୁଡ଼ାକ ଇଲେକ୍ଟ୍ରୋନିକ ସର୍କିଟରେ AC କେ DC ରେ ବଦଲେଇବାର୍ ଲାଗି ରେକ୍ଟିଫାୟର ହିସାବେ, ୱେଭଫର୍ମ ସେପିଙ୍ଗ ଲାଗି କ୍ଲିପିଙ୍ଗ ଆଉ କ୍ଲାମ୍ପିଙ୍ଗ ସର୍କିଟରେ, ଆଉ ସିଗନାଲ ପ୍ରୋସେସିଙ୍ଗ ଆଉ ଭୋଲଟେଜ ରେଗୁଲେସନ ଆପ୍ଲିକେସନରେ ବେଶି ବେଭାର କରାଯାଏସି । ଏନ୍ତା ହିସାବେ, ଜଙ୍କସନ ଡାୟୋଡ ମଡର୍ନ ଇଲକ୍ଟ୍ରୋନିକ ସିଷ୍ଟମରେ ଗୁଟେ ମୌଳିକ ଆଉ ଜରୁରୀ କମ୍ପୋନେଣ୍ଟ ବନି ଯାଏସି ।

ଡାୟୋଡ୍ ଗୁଣଧର୍ମ ବକ୍ର :



ପ୍ରକ୍ରିୟା

ଫରୱାଡ୍ ବାୟାସ :

୧. ଦିଆଯାଇଥିବାର୍ ସର୍କିଟ ଡାୟାଗ୍ରାମ୍ ହିସାବେ ଉପକରଣ ଆଉ ଉପାଦାନମାନ୍‌କୁ ବ୍ରେଡବୋର୍ଡ ର ନିୟମ ହିସାବେ ଜୁଡ଼ି ଦିୟା ଜାଉ ।

୨. ପୋଟେନ୍ସିଓମିଟର୍‌ର ମୂଲ୍ୟ ସବୁଠାରୁ କମ୍ ଅର୍ଥାତ୍ ଶୂନ୍ୟ ଆରୁ ଭୋଲଟେଜ୍ ସିଲେକ୍ସନ୍ ସୁଇଚ୍ 3V, 30V, 3V ସ୍ଥିତିରେ ରହେବାର୍ ଉଚିତ୍ ।

୩. ଆମ୍ମିଟର୍‌ର୍ଥିବା ରେଞ୍ଜ୍ ସିଲେକ୍ସନ୍ ସୁଇଚ୍ ମିଲି-ଆମ୍ମିଟର୍ (15mA) ରେଞ୍ଜ୍‌ରେ ରହେବାର୍ ଉଚିତ୍ ।

୪. ପ୍ରଯୁକ୍ତ ଭୋଲଟେଜ୍ V କେ 0.1V ହିସାବେ ବଢ଼ାଯାଉ ।

୫. ମଲ୍ଟିମିଟରରେ ଫରୱାର୍ଡ ଦିଗରେ ଥିବା ଡାୟୋଡ୍‌ର ଭୋଲଟେଜ୍ Vd ପଢ଼ିବା ଆଉ ଆମ୍ମିଟର Id ରିଡିଙ୍ଗ୍ ଟିପାଜାଉ ।

୬. ତଳେ ଦିଆଯାଇଥିବା ଟେବୁଲରେ ରିଡିଙ୍ଗମାନଙ୍କୁ ଟିପାଜାଉ ଆଉ Vd ଆରୁ Id ଭିତ୍‌ରେ ଗ୍ରାଫ୍ ଅଙ୍କନ କରାଯାଉ ।

ଗଣନା :

କ. ସ୍ଥିର ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍‌ସ $R_{dc} = V_d / I_d$

ଖ. ଡାଇନାମିକ୍ ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍‌ସ $R_{ac} = \triangle V_d / \triangle I_d$

ଗ. କଟ୍-ଇନ୍ ଭୋଲଟେଜ୍ V_{KNEE}

ରିଭର୍ସ ବାୟାସ୍ :

୧. ତଳେ ଦିଆଯାଇଥିବା ସଂଯୋଗ ଡାଇଗ୍ରାମ ଅନୁସାରେ ସର୍କିଟ ଜୁଡ଼ି ଦିଯାଜାଉ ।

୨. 3V/30V ସୁଇଚ୍ 30V ରେ ରହିବା ଉଚିତ୍ ଆଉ ଆମ୍ମିଟର୍ ପହେଲା ମାଇକ୍ରୋ-ଆମ୍ପିୟାର୍ (୧୫୦uA) ରେ ରହେବାର୍ ଉଚିତ୍, ଯଦି ଓଭର୍ ରେଞ୍ଜ୍ ହେଉଛେ, ତେବେ ମିଲି-ଆମ୍ମିଟର୍ (mA) ରେଞ୍ଜ କେ ବଦଲାଜାଉ ।

୩. ପହେଲା ପୋଟେଂନ୍ସିଓମିଟରର ମୂଲ୍ୟ ସବୁଠାରୁ କମ୍ ଅର୍ଥାତ୍ ଶୂନ ରହେବା ଆଉ ପ୍ରଯୁକ୍ତ ଭୋଲଟେଜ୍ V କେ 1.0V ହିସାବରେ ବଢ଼ାଯାଉ ।

୪. ଟେବୁଲରେ ଥିବା ଡାୟୋଡ୍‌ର ରିଭର୍ସ ଦିଗ୍ ଥିବା Vr ଆଉ ଆମ୍ମିଟର Ir ର ରିଡିଙ୍ଗ ଟିପାଜାଉ ଆରୁ Vr ଆଉ Ir ଭିତ୍‌ରେ ଗ୍ରାଫ୍ ଅଙ୍କାଜାଉ ।

ଗଣନା :

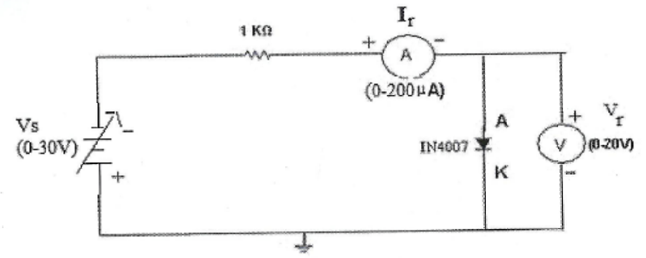
କ. ସ୍ଥିର ରିଭର୍ସ ରିଜିଷ୍ଟାନ୍ସ $R_{dc} = V_r / I_r$

ଖ. ଡାଇନାମିକ୍ ଫରୱାର୍ଡ ରିଜିଷ୍ଟାନ୍ସ $R_{ac} = \triangle V_d / \triangle I_d$

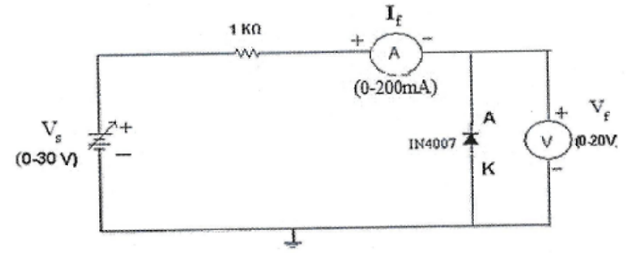
ଗ. ରିଭର୍ସ ବ୍ରେକଡାଉନ୍ ଭୋଲଟେଜ୍ V_B

ପରିପଥ ଚିତ୍ର :

ଫରୱାର୍ଡ ବାୟାସ୍ :



Reverse bias: -



ସାରଣୀକରଣ :

ଫରୱାର୍ଡ ବାୟାସ୍				ରିଭର୍ସ ବାୟାସ୍			
କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲ୍ଟ (i/p volt)	ଡାୟୋଡ୍ ଭୋଲ୍‌ଟେଜ୍ (V_d)	ଡାୟୋଡ୍ ଧାରା (I_d)	କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲ୍ଟ (i/p volt)	ଡାୟୋଡ୍ ଭୋଲ୍‌ଟେଜ୍ (V_r)	ଡାୟୋଡ୍ ଧାରା (I_r)

ପରୀକ୍ଷଣ - ୩ (ଖ)

ପରୀକ୍ଷଣର ଲକ୍ଷ୍ୟ : ଫରୱାର୍ଡ ବାୟାସ୍ ଆର୍ ରିଭର୍ସ ବାୟାସ୍ ଥି ଥିବାର୍ ଜେନର୍ ଡାୟୋଡ୍‌ର ଭୋଲ୍‌ଟେଜ୍ କରେଣ୍ଟ ଚାରାଷ୍ଟରିଷ୍ଟିକ୍ସ ଆଁକ୍‌ବାର୍‌ଟା ।

ଆବଶ୍ୟକ ଉପକରଣ :

୧. ଜେନର୍ ଡାୟୋଡ୍ (୫.୧V)
୨. ରେଜିଷ୍ଟର (୧kΩ)
୩. ଏମିଟର (୦-୫୦mA)
୪. ଭୋଲ୍ଟମିଟର୍ (୦-୧୦V)
୫. ବ୍ରେଡବୋର୍ଡ
୬. ଜୁଡ଼ବାର୍ ତାର

ତତ୍ତ୍ୱ :

ଜେନର୍ ଡାୟୋଡ ଗୁଟେ ଏନ୍ତା ଡାୟୋଡ୍ ଆଏ ଯେନ୍‌ଟାକି ସାଧାରଣ p-n ଜଙ୍କସନ୍ ଡାୟୋଡ୍ ଭଲି ଆଗ୍‌କେ ଚାଲସି । ଉଲଟା ବାୟାସ୍‌ରେ ଭି ଗୁଟେ ନିର୍ଦ୍ଦିଷ୍ଟ ଭୋଲଟେଜ୍‌ରେ ଚାଲି ପାର୍‌ସି । ନିର୍ଦ୍ଦିଷ୍ଟ ଭୋଲଟେଜ୍ ଜେନର୍ ଭଂଗ୍ ଭୋଲଟେଜ୍ କୁହାଜିସି । ଜେନର ଡାୟୋଡ୍‌ରେ ବେଶି ଡୋପିଂ କରାଯାଇଥିସି । ହେଥିର୍‌ଲାଗି ତାର ଡିପ୍ଲିସନ୍ ରିଜନ ବହୁତ ପତ୍‌ଲା ହେସି । ଦରକାର ହେଲେ ଇଟା କମ୍ ଭୋଲଟେଜ୍‌ରେ ବି ରିଭର୍ସ ଦିଗ୍‌କେ ଚାଲିପାରସି । ଜେନର ଡାୟୋଡ ମୁଖ୍ୟତଃ ଭୋଲଟେଜ୍ ରେଗୁଲେସନ୍ ଲାଗି ବ୍ୟବହାର କରାଜିସି, ଯେନକି ଇ ଭୋଲଟେଜ୍ କେ ସ୍ଥିର ରଖିଥିସି ଯେତେ ଇନପୁଟ ଭୋଲଟେଜ କି ଲୋଡ୍ କରେଣ୍ଟରେ ବଦ୍‌ଲାସି ବି ।

ଯେତେବେଳେ ଗୁଟେ ଜେନର ଡାୟୋଡକେ ଫରୱାର୍ଡ ବାୟାସ୍‌ରେ ଲଗାଜିସି p ସାଇଡ୍‌ରେ ସକାରାତ୍ମକ ଆଉ n-ସାଇଡ୍‌ରେ ନକାରାତ୍ମକ) ଇଟା ଗୁଟେ ସାଧାରଣ ଡୟୋଡ ବାଗିର୍ ଚାଲ୍‌ସି ଆଉ ପ୍ରାୟ 0.7 V ରେ କରେଣ୍ଟ ଅରମ୍ ହେସି । ଲେକିନ୍ ଯେତେବେଳେ ଇତାକେ ରିଭର୍ସ ବାୟାସ୍‌ରେ ଲଗାଜିସି (n-ପାର୍ଶ୍ୱ ସକାରାତ୍ମକ ଏବଂ p-ପାର୍ଶ୍ୱ ନକାରାତ୍ମକ ପହେଲା ଟିକେ ଲିକେଜ୍ କରେଣ୍ଟ ଦେସି । ଭୋଲଟେଜ୍ ବଢ଼୍‌ଲେ ଡିପ୍ଲିସନ୍ ରିଜନ୍‌ରେ ଇଲେକ୍ଟ୍ରିକ୍ ଫିଲ୍‌ଡ୍ ବଢ଼ିଜିସି ଆଉ ଗୁଟେ ସମିୟାରେ ଇଟା ଭଂଗ ରିଜନ୍ କେ ପହଞ୍ଚିସି । ଇନ ଜେନର ଡାୟୋଡ୍ ଗୁଟେ ବଡ୍ ରିଭର୍ସ କରେଣ୍ଟ ସମ୍ଭଲେଇ ପାରସି ତଥାପି ଭୋଲଟେଜ୍ ସ୍ଥିର୍ ରହେସି । ଇ ସମିୟାରେ ଭୋଲଟେଜ୍‌କେ ଜେନର ଭୋଲଟେଜ୍ (V_Z) କୁହାଜିସି ।

ଜେନର ଡାୟୋଡରେ ଦୁଇ ପ୍ରକାରର ଭଂଗ ହେସି : (୧) ଜେନର୍ ଭଂଗ ଆଉ (୨) ଆଭାଲାଞ୍ଚ ଭଂଗ

୧. ଜେନର ଭଂଗ : କମ୍ ଭୋଲଟେଜରେ ହେସି (ସାଧାରଣତଃ 5 V ରୁ କମ୍) ଆଉ ଇଟା କ୍ୱାଣ୍ଟମ୍ ଟନେଲିଂ ଲାଗି ହେସି ।

୨. ଆଭାଲାଞ୍ଚ ଭଂଗ : ବେଶି ଭୋଲଟେଜ୍‌ରେ ହେସି ଆଉ ଇମ୍ପାକ୍ଟ୍ ଆୟୋନାଇଜେସନ୍ ଲାଗି ହେସି ।

ଜେନର ଡାୟୋଡର ଭୋଲଟେଜ୍ V-I ବିଶିଷ୍ଟତା ଦୁଇଟା ଭାଗେ ବିଭାଜିତ୍ : ଫରଓ୍ୱାର୍ଡ ରିଜନ୍ ଆଉ ରିଭର୍ସ ରିଜନ୍ । ଫରଓ୍ୱାର୍ଡ ରିଜନ୍‌ରେ ଇଟା ସାଧାରଣ ଡାୟୋଡ ବାଗିର୍ ଚାଲ୍‌ସି ଯେନ ପ୍ରାୟ 0.7 V କରେଣ୍ଟ ବଢ଼ିଜିସି । ରିଭର୍ସ ରିଜନ୍‌ରେ ଭୋଲଟେଜ୍ ବଢ଼୍‌ଲେ ଗୁଟେ ସାଙ୍ଗେ ଭଂଗ ହେସି ଆଉ କରେଣ୍ଟ ବେଶି ବଢ଼ିଜିସି, କିନ୍ତୁ ଭୋଲଟେଜ୍ ସ୍ଥିର୍ ରହେସି । ଇ ଗୁଣ୍ ଲାଗି ଜେନର୍ ଡାୟୋଡ ଭୋଲଟେଜ୍ ରେଗୁଲେଟର୍ ବାଗିର୍ ବେଭାର୍ ହେସି ।

ପ୍ରୟୋଗିକ ଭାବେ ଜେନର ଡାୟୋଡକେ ଲୋଡ୍ ଉପରେ ରିଭର୍ସ ବାୟାସରେ ଲଗାଜିସି, ଯେନଟା ଭୋଲଟେଜ୍‌କେ ସ୍ଥିର ରଖିସି । ଯଦି ଇନପୁଟ୍ ଭୋଲଟେଜ୍ ବଢ଼ିଜିସି, ତେବେ ଜେନର୍ ଡାୟୋଡ ବେଶି କରେଣ୍ଟ ଚଲେଇ ଭୋଲଟେଜ୍‌କେ ସନ୍‌ତା ରଖସି ଯଦି ଭୋଲଟେଜ୍ କମିଜିସି, ତେବେ ଏହା କମ୍ କରେଣ୍ଟ ଚଲେଇ କରି ବି ସେଇ ଭୋଲଟେଜ୍ କେ ରଖିସି । ଇ ଗୁଣ୍ ଲାଗି ଜେନର୍ ଡାୟୋଡ ଭୋଲଟେଜ୍ ରେଗୁଲେଟର୍, ଭୋଲଟେଜ୍ ରେଫେରନ୍ସ ଆଉ ସର୍କିଟ୍ ପ୍ରୋଟେକସନ୍ ରେ ବହୁତ କାମ୍‌ରେ ଆଏସି ।

ସାର୍‌କଥା ହେଲା ଜେନର୍ ଡାୟୋଡ ଗୁଟେ ବେଶି ଡୋପିଂ ଥିବା p-n ଜଙ୍କସନ ଯାହା ରିଭର୍ସ ଭଂଗ ରିଜନ୍‌ରେ କାମ କରି ଗୁଟେ ସ୍ଥିର ଭୋଲଟେଜ୍ ଦେସି । ଇ ଗୁଣ୍ ଲାଗି ଇଟା ଗୁଟେ ବିଶେଷ୍ ଆଉ ଆବଶ୍ୟକ ଉପ୍‌କରଣ୍ ଭାବେ ସବୁ ଇଲେକ୍ଟ୍ରୋନିକ୍ ସର୍କିଟ୍‌ରେ ବ୍ୟବହାର୍ ହେସି ।

ପ୍ରକ୍ରିୟା :

ଫରଓ୍ୱାର୍ଡ ବାୟାସ

୧. ସର୍କିଟ୍‌କେ ଦିଆଯାଇଥିବା ଫଟୋ ଅନୁସାରେ ଭଲଭାବେ ଯୋଡ଼ ।

୨. ସବୁ ଯୋଡ଼ା ଠିକ୍ ହେଇଛେ କି ନାଇ ଦେଖିନେବା ଆଉ ତୁମର ଲ୍ୟାବ୍ ଇନ୍‌ଚାର୍ଜ ସାଙ୍ଗକେ ଦେଖାଇ ଭେରିଫାଇ କର ।

୩. ପାଓ୍ୱାର ସପ୍ଲାଇ କେ ଏନ୍ତା ବଦ୍‌ଲାଅ ଯେ ଭଲ୍ଟମିଟରରେ ପ୍ରତି ୧ ଭୋଲ୍ଟରେ ରିଡିଂ ନେମା, ଏନ୍ତା ୩ ଭୋଲ୍ଟ ତକ୍ ।

୪. ପହେଲାରୁ ଆମ୍ମିଟର୍ ରେଞ୍ଜ୍ ସୁଇଚ୍ କେ ମାଇକ୍ରୋ ରେଞ୍ଜରେ ରଖିମା । ଯେତେବେଲେ କରେଣ୍ଟ୍ ବଢ଼ିଯାଏସି ମିଲି ଆମିଟର୍ ରେଞ୍ଜକେ ବଦଲାଇ ଦେମା ।

୫. ଜେନର୍ ଡାୟୋଡ ଉପ୍‌ରେ ଭୋଲଟେଜ୍ ଆଉ ସିରିଜ୍ ଆମ୍ମିଟର୍‌ରେ ରିଡିଂ ଲେଖିନେମା ।

୬. ଭୋଲଟେଜ୍ V ଆଉ I ଭିତ୍‌ରେ ଗ୍ରାଫ୍ ଅଙ୍କିମା ଆଉ ଡାଟାକେ ଟେବୁଲ୍‌ରେ ଲେଖିମା ।

୭. ଡାଇନାମିକ୍ ରେଜିଷ୍ଟାନ୍ସ ନିର୍ଣ୍ଣୟ କରନ୍ତୁ $r_{ac} = \triangle V / \triangle I$ ।

ରିଭର୍ସ ବାୟାସ :

୧. ସର୍କିଟ୍ ଦିଆଯାଇଥିବା ଡାୟାଗ୍ରାମ ଅନୁସାରେ ଠିକ୍ ଭାବେ ଯୋଡ଼ ।।

୨. ସବୁ କନେକ୍ସନ୍ ଭାଲଭାବେ ଜୁଡ଼ା ହୋଇଛେ କି ନାଇ, ଲ୍ୟାବ୍ ଇଞ୍ଚାର୍ଜ ପାଖେ ଭେରିଫାଇ କର ।

୩. ପାଓ୍ୱାର ସପ୍ଲାଇକେ ବଦ୍‌ଲାଇ ଭୋଲ୍ଟମିଟର ରେ ପ୍ରତି 1 ଭୋଲ୍ଟ ରେ ରିଡିଂ ନେମା ।

୪. ପହେଲାରେ ଆମ୍ମିଟର୍ ସୁଇଚ୍ କେ ମାଇକ୍ରୋ ଆମ୍ମିଟର୍ ରେଞ୍ଜ୍ ରେ ରଖିମା । ଯଦି କରେଣ୍ଟ ବଢ଼ିଯାଉଛେ, ତାହେଲେ ମିଲି ଆମ୍ମିଟର୍ ରେଞ୍ଜ୍‌ରେ ବଦ୍‌ଲେଇ ଦେମା ।

୫. ଜେନର୍ ଡାୟୋଡ ଉପରେ ଥିବା ଭୋଲଟେଜ୍ ଆଉ ଆମ୍ମିଟର୍ ରିଡିଂ ଲେଖିନେମା ଆଉ ଗ୍ରାଫ୍ ଆଙ୍କିମା ।

୬. ସବୁ ରିଡିଂକେ ଟେବୁଲ୍‌ରେ ରେକର୍ଡ କର୍‌ମା ।

୭. ଡାଇନାମିକ୍ ରେଜିଷ୍ଟାନ୍ସ ନିର୍ଣ୍ଣୟ କର୍‌ମା $r_{ac} = \triangle V_r / \triangle I_r$ ।

୯. ରିଭର୍ସ କରେଣ୍ଟକେ ଦିଆଯାଇଥିବା ରେଞ୍ଜ୍ ଠାନୁ ଅଧିକା ଆପ୍ଲାଇ କର୍‌ଲେ ଡୟୋଡ କେ ନଷ୍ଟ କରିପାର୍‌ସି ।

ସାରଣୀକରଣ :

ଫରୱାର୍ଡ ବାୟାସ

କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲଟେଜ୍	ଡାୟୋଡ୍ କରେଣ୍ଟ (I_d)	ଡାୟୋଡ୍ ଭୋଲଟେଜ୍ (V_d)

ରିଭର୍ସ ବାୟାସ

କ୍ରମିକ ସଂଖ୍ୟା	ଇନ୍‌ପୁଟ ଭୋଲଟେଜ୍	ଡାୟୋଡ୍ କରେଣ୍ଟ (I_d)	ଡାୟୋଡ୍ ଭୋଲଟେଜ୍ (V_d)

ପରୀକ୍ଷାର ଶେଷ କଥା :

Experiment No. : 4

Aim of the the Experiment : Study of Half wave, Full wave Rectifiers without Capacitor Filter. Record of waveforms, measurement of avg, rms value and ripple factor.

APPARATUS REQUIRED :

1.CRO (0-20 MHz)

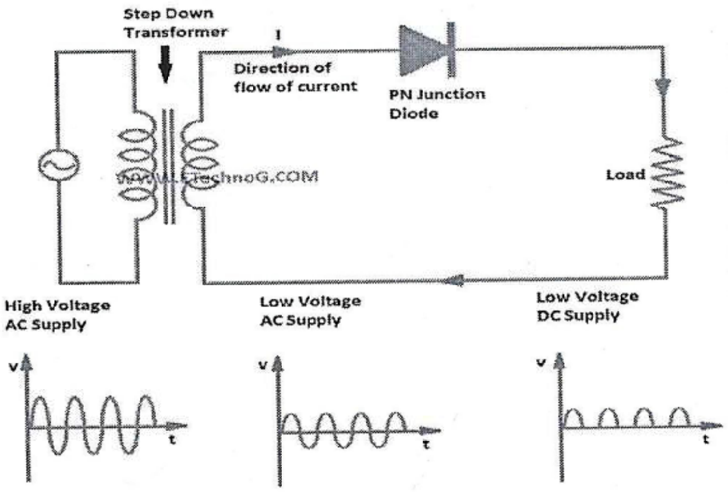
2. Training Board

3. Patch chords

Theory :

1. Half Wave Rectification:

A rectifier is a circuit which converts the Alternating Current (AC) input power into a Direct Current (DC) output power. The input power supply may be either a single-phase or a multi-phase supply with the simplest of all the rectifier circuits being that of the Half Wave Rectifier. The power diode in a half wave rectifier circuit passes just one half of each complete sine wave of the AC supply in order to convert it into a DC supply. Then this type of circuit is called a "half-wave" rectifier because it passes only half of the incoming AC power supply as shown below.



During each "positive" half cycle of the AC sine wave, the diode is forward biased as the anode is positive with respect to the cathode resulting in current flowing through the diode. Since the DC load is resistive (resistor, R), the current flowing in the load resistor is therefore proportional to the voltage (Ohm's Law), and the voltage across the load resistor will therefore be the same as the supply voltage, Vs (minus Vi), that is the "DC" voltage across the load is sinusoidal for the first half cycle only so Vout Vs. During each "negative" half cycle of the AC sinusoidal input waveform, the diode is reverse biased as the anode is negative with respect to the cathode. Therefore, no current flows through the diode or circuit. Then in the negative half cycle of the supply, no current flows in the load resistor as no voltage appears across it so

therefore, Vout = 0. The current on the DC side of the circuit flows in one direction only making the circuit Unidirectional. As the load resistor receives from the diode a positive half of the waveform, zero volts, a positive half of the waveform, zero volts, etc, the value of this irregular voltage would be equal in value to an equivalent DC voltage of 0.318 x Vmax of the input sinusoidal waveform or 0.45 x Vrms of the input sinusoidalwaveform.

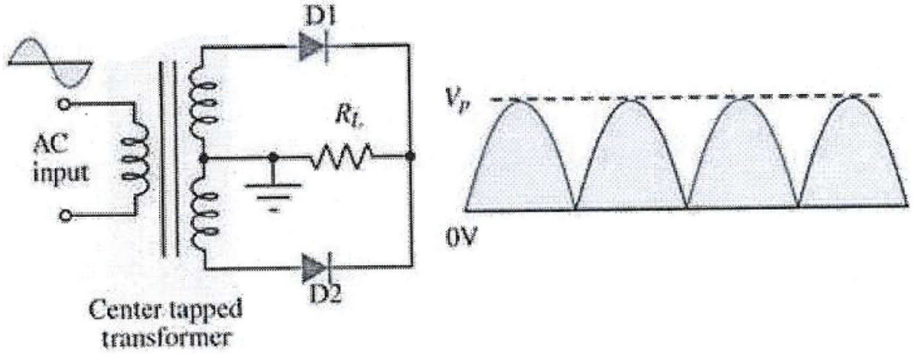
2.Full Wave Rectifier Circuit

The full wave rectifier circuit consists of two power diodes connected to a single load resistance (R) with each diode taking it in turn to supply current to the load. When point A of the transformer is positive with respect to point C, diode D1 conducts in the forward direction as indicated by the arrows. When point B is positive (in the negative half of the cycle) with respect to point C, diode Da conducts in the forward direction and the current flowing through resistor R is in the same direction for both half-cycles. As the output voltage across the resistor R is the phasor sum of the two waveforms combined, this type of full wave rectifier circuit is also known as a "bi-phase" circuit.

As the spaces between each half-wave developed by each diode is now being filled in by the other diode, the average DC output voltage across the load resistor is now double that of the single half-wave rectifier circuit and is about 0.637Vmax of the peak voltage, assuming no losses.

$$Vdc = (2Vmax / \pi) = 0.637Vmax = 0.9Vrms$$

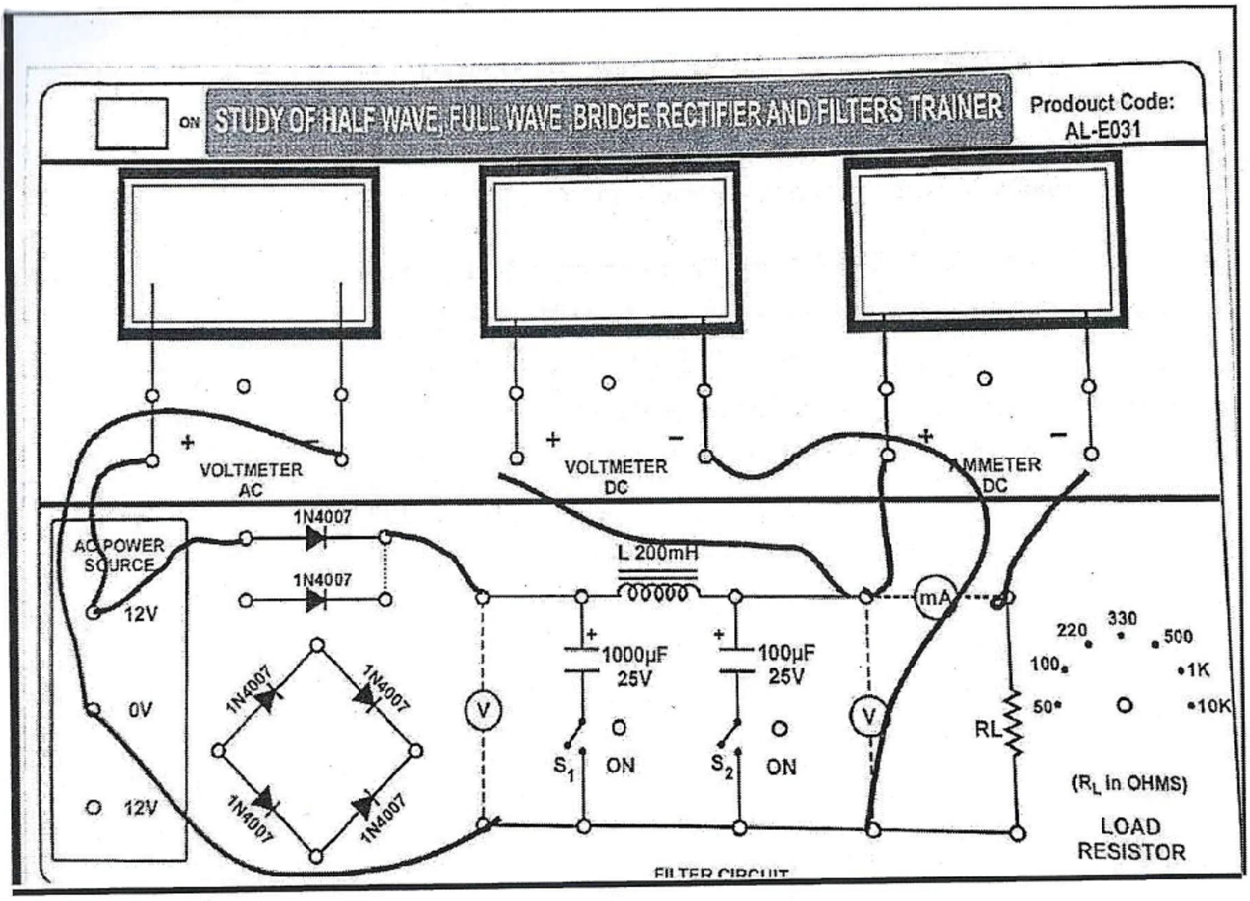
Where: VMAX is the maximum peak value in one half of the secondary winding and VRMS is the rms value. The peak voltage of the output waveform is the same as before for the half-wave rectifier provided each half of the transformer windings have the same rms voltage value.

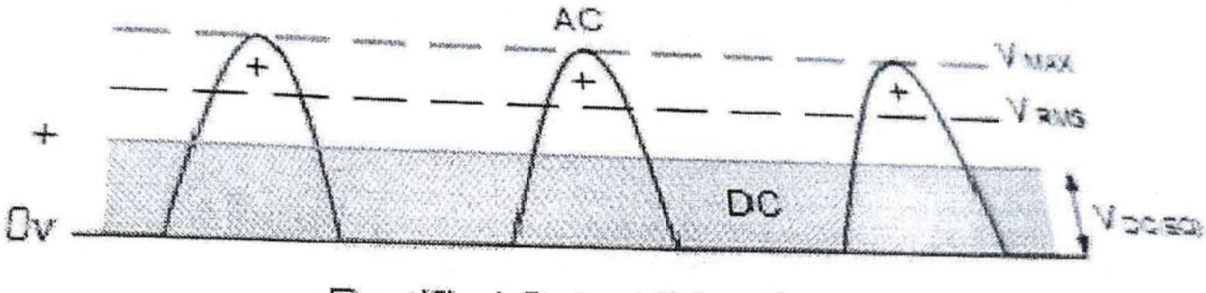


PROCEDURE:

Test your transformer: Give 230V, 50Hz source to the primary coil of the transformer and observe the AC waveform of rated value without any distortion at the secondary of the transformer.
Connect your circuit to the secondary terminals of the transformer.
Connect your CRO across the load.
Keep the CRO switch in ground-mode and observe the horizontal line and adjust it to X-axis.
Switch the CRO into DC mode and observe the waveform. Note down its Amplitude Vm and frequency from the screen along with its multiplication factor.
Calculate Vdc using the relation:
$VdcVm/\pi$ (half wave)
$Vdc=2Vm/\pi$ (full wave)

Switch the CRO into AC mode and observe the waveform. Note down its Amplitude Vm and frequency from the screen along with its multiplication factor.





Rectified Output Waveform

$$V_{d.c.} = \frac{V_{max}}{\pi} = 0.318V_{max} = 0.45V_S$$

RECTIFIER EXPERIMENT CALCULATIONS

1. Calculate

   Vac using the relation: $Vrms^2 = Vac^2 + Vdc^2$

2. (Half wave) Vrms =Vm /2
3. V rms =Vm / $\sqrt{2}$ (Full wave)
4. Calculate the Ripple Factor from given formula : Y=Vac /Vdc

TABULATION

Case	Input Voltage (V)	Vm (V)	Vrms (V)	Vac (V)	Vdc (V)	y = Vac/Vdc
HWR						
FWR						

Conclusion :

ପରୀକ୍ଷଣ - ୪

ପରୀକ୍ଷାର ଉଦ୍ଦେଶ୍ୟ :

କ୍ୟାପାସିଟର ଫିଲ୍ଟର ବିନା ହାଫ୍ ଓ ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର (Half wave ଓ Full wave Rectifiers) ର ଅଧ୍ୟୟନ କରିବା । ତରଙ୍ଗ ରୂପ (Waveforms) ରେକର୍ଡ କରିବା ସହିତ ହାରାହାରି ମୂଲ୍ୟ (Average value) ବର୍ଗ-ମୂଳ-ସମାନ୍ (RMS value) ଏବଂ ରିପଲ୍ ଫ୍ୟାକ୍ଟର (Ripple factor) ମାପ କରିବା ।

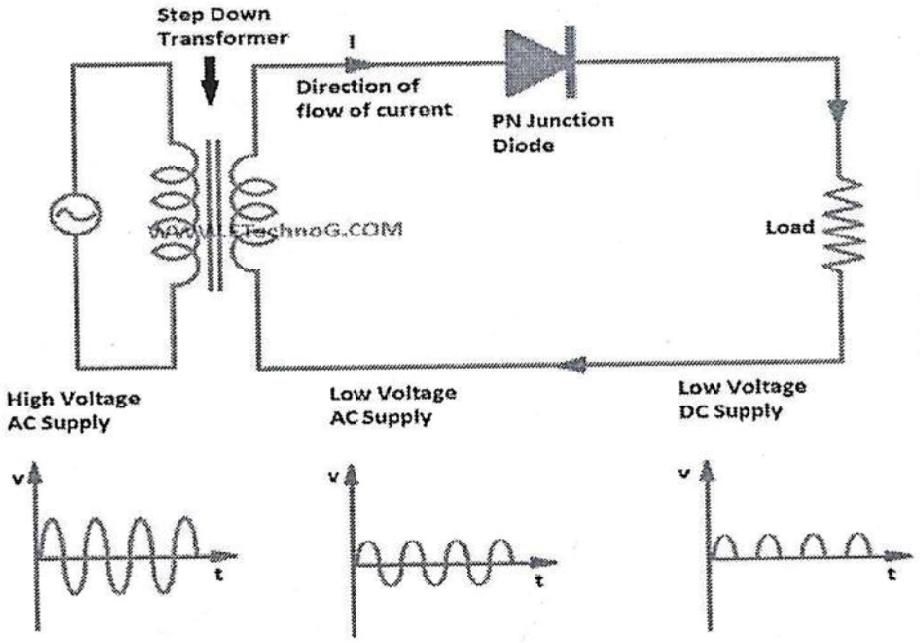
ଆବଶ୍ୟକ ଯନ୍ତ୍ରପାତି :

୧. CRO (0-20 MHz) କାଥୋଡ୍‌ରେ ଅସିଲୋସ୍କୋପ୍
୨. ଟ୍ରେନିଙ୍ଗ ବୋର୍ଡ୍
୩. ପ୍ୟାଚ୍ କୋର୍ଡ୍ ସଂଯୋଗ ତାର

ସିଦ୍ଧାନ୍ତ :

୧. ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫିକେସନ୍ :

ରେକ୍ଟିଫାୟର୍ ହେଉଛି ଏକ ସର୍କିଟ ଯାହା **ଏ.ସି. (AC)** ଇନପୁଟ୍ ଶକ୍ତିକୁ **ଡି.ସି. (DC)** ଆଉଟପୁଟ ଶକ୍ତିରେ ପରିବର୍ତ୍ତନ କରେ । ଇନପୁଟ୍ ଶକ୍ତି ଯୋଗାଣ ଏକ ଫେଜ୍ (Single-phase) କିମ୍ବା ବହୁ ଫେଜ୍ (Multi-phase) ହୋଇପାରେ । ସମସ୍ତ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ମାନଙ୍କ ମଧ୍ୟରେ ସବୁଠାରୁ ସରଳ ହେଉଛି **ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ।** ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ରେ ଥିବା **ପାୱାର ଡାଓଡ୍ (Power Diode)** ଏ.ସି. ଇନପୁଟ୍ ସପ୍ଲାୟର ପ୍ରତ୍ୟେକ ସମ୍ପୂର୍ଣ୍ଣ ସାଇନ୍ ତରଙ୍ଗର ମାତ୍ର ଗୋଟିଏ ଅଂଶ (ଅର୍ଦ୍ଧ)କୁ ଅତିକ୍ରମ କରି **ଡି.ସି. ସପ୍ଲାୟ**ରେ ପରିଣତ କରେ । ଏହି ପ୍ରକାରର ସର୍କିଟ୍‌କୁ "**ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର**" ବୋଲି କୁହାଯାଏ, କାରଣ ଏହା ଇନପୁଟ୍ ଏ.ସି. ଶକ୍ତିର ମାତ୍ର ଅର୍ଦ୍ଧ ଅଂଶକୁ ପାର କରିବାକୁ ଦେଇଥାଏ, ଯାହାକି ନିମ୍ନୋକ୍ତ ଚିତ୍ରରେ ପ୍ରଦର୍ଶିତ ।



ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫିକେସନ୍‌ର କାର୍ଯ୍ୟ ପ୍ରଣାଳୀ :

ପ୍ରତ୍ୟେକ **"ଧନାତ୍ମକ" ଅର୍ଦ୍ଧ ସାଇକେଲ୍** ଦିନେ, ଏ.ସି. ସାଇନ୍ ତରଙ୍ଗରେ ଡାଓଡ୍ **ଫରୱାର୍ଡ ବାୟାସ୍** ହୁଏ, କାରଣ ଏଥିରେ **ଆନୋଡ୍, କାଥୋଡ୍** ଠାରୁ ଧନାତ୍ମକ ରହେ । ଏହା ଫଳରେ ଡାଓଡ୍ ମାଧମରେ ପ୍ରବାହିତ ହେଉଥିବା **ଧାରା** ଚାଲିଥାଏ ।

ଯେହେତୁ **ଡି.ସି. ଲୋଡ୍** ଟି **ରେସିଷ୍ଟିଭ୍** ଅଟେ (ଯାହା ହେଉଛି ରେସିଷ୍ଟର R), ତେଣୁ ଲୋଡ୍ ରେସିଷ୍ଟର ମାଧମରେ ଯାଉଥିବା ଧାରା **ଭୋଲ୍ଟେଜ୍ ସହ ସମାନୁପାତିକ** ଅଟେ । ଏହିପରି, ଲୋଡ଼ ରେସିଷ୍ଟର ଉପରେ ଥିବା ଭୋଲ୍ଟେଜ୍ ହେଉଛି **ସପ୍ଲାୟ ଭୋଲ୍ଟେଜ** (Vs) (ମାଇନସ୍ ଡାଓଡ୍ ଭୋଲ୍ଟେଜ୍ ଡ୍ରପ୍ (Vf) ସହ ସମାନ । ତେଣୁ, ପ୍ରଥମ ଅର୍ଦ୍ଧ ସାଇକେଲ୍ ପାଇଁ ଲୋଡ୍ ଉପରେ ମିଳୁଥିବା ଡି.ସି. ଭୋଲ୍ଟେଜ୍ ସାଇନୋସୋଇଡାଲ୍ ରୂପରେ ରହେ, ଅର୍ଥାତ୍ Vout = Vs ।

ପ୍ରତ୍ୟେକ **"ନେଗେଟିଭ୍" ଅର୍ଦ୍ଧ ସାଇକେଲ୍** ଦିନେ, ଡାଓଡ୍ **ରିଭର୍ସ ବାୟାସ୍** ହୁଏ, କାରଣ ଏଥିରେ **ଆନୋଡ଼ ରଣାତ୍ମକ** ରହେ କାଥୋଡ଼ ସହିତ ତୁଳନାରେ । ଏହି ସମୟରେ **କୌଣସି ଧାରା ଡାଓଡ୍ କିମ୍ବା ସର୍କିଟ୍ ମାଧମରେ ପ୍ରବାହିତ ହୁଏ ନାହିଁ ।**

ନେଗେଟିଭ୍ ହାଫ୍ ସାଇକେଲ୍‌ରେ କାର୍ଯ୍ୟ ପ୍ରଣାଳୀ :

ସପ୍ଲାୟର **ନେଗେଟିଭ୍ ଅର୍ଦ୍ଧ ସାଇକେଲ୍** ସମୟରେ, ଡାଓଡ୍ ରିଭର୍ସ ବାୟାସ୍ ଥିବାରୁ **ଲୋଡ୍ ରେସିଷ୍ଟର ମାଧମରେ କୌଣସି ଧାରା ପ୍ରବାହିତ ହୁଏ ନାହିଁ,** ଏବଂ ଏହା ଉପରେ **କୌଣସି ଭୋଲ୍‌ଟେଜ୍** ମିଳୁନାହିଁ । ତେଣୁ, **Vout = 0** ହୁଏ । ଡି.ସି. ପାର୍ଶ୍ୱରେ ଥିବା ଧାରା **କେବଳ ଗୋଟିଏ ଦିଗରେ ପ୍ରବାହିତ ହୁଏ,** ଯାହାର ଫଳରେ ସର୍କିଟ୍‌ଟି **ଏକ ଦିଗଗାମୀ** ହୁଏ । ଲୋଡ୍ ରେସିଷ୍ଟର ଡାଓଡ୍ ଠାରୁ ଯେଭଳି ତରଙ୍ଗ ପାଉଥାଏ - **ଧନାତ୍ମକ ଅର୍ଦ୍ଧ ତରଙ୍ଗ - ଶୂନ୍ୟ ଭୋଲ୍ଟ - ଧନାତ୍ମକ ଅର୍ଦ୍ଧ ତରଙ୍ଗ - ଶୂନ୍ୟ ଭୋଲ୍ଟ** ଏହିପରି ଚଳିଥାଏ । ଏହି ଅସମ ତରଙ୍ଗର ସରାସରି ଡି.ସି. ମୂଲ୍ୟ (Equivalent DC Value) ହେଉଛି - 0.318xVmax (ଇନପୁଟ୍ ସାଇନୋସୋଇଡାଲ୍ ତରଙ୍ଗର ସର୍ବାଧିକ ମୂଲ୍ୟ) କିମ୍ବା 0.45 x Vrms (ଇନ୍‌ପୁଟ୍ ସାଇନୋସୋଇଡାଲ୍ ତରଙ୍ଗର ମୂଲ୍ୟ) ।

୨ . ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର୍ ସର୍କିଟ୍ :

ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ରେ **ଦୁଇଟି ପାୱାର ଡାଓଡ୍** (D1 ଓ D2) ଏବଂ **ଗୋଟିଏ ଲୋଡ୍ ରେସିଷ୍ଟର** (R1) ସଂଯୋଜିତ ଥାଏ । ପ୍ରତ୍ୟେକ ଡାଓଡ୍ କ୍ରମେ ଲୋଡ୍‌କୁ ଧାରା ଯୋଗାଇଥାଏ । ଯେତେବେଳେ ଟ୍ରାନ୍ସଫର୍ମରର **ପଏଣ୍ଟ A, ପଏଣ୍ଟ C** ଠାରୁ ଧନାତ୍ମକ ଥାଏ, ସେତେବେଳେ **ଡାଓଡ୍ D1 ଫରୱାର୍ଡ ବାୟାସ୍** ହୋଇ ଧାରା ପ୍ରବାହ କରେ (ତୀର ସହିତ ଦେଖାଯାଇଥିବା ଦିଗରେ) । ତାପରେ, **ସାଇକେଲ୍‌ର ନେଗେଟିଭ୍ ଅଂଶରେ,** ଯେତେବେଳେ **ପଏଣ୍ଟ B, ପଏଣ୍ଟ C** ଠାରୁ ଧନାତ୍ମକ ହୁଏ, ସେତେବେଳେ ଡାଓଡ୍ **D2 ଫରୱାର୍ଡ ବାୟାସ୍** ହୋଇ ଧାରା ପ୍ରବାହ କରେ । ଏହି ଦୁଇ ଅବସ୍ଥାରେ, **ଲୋଡ୍ ରେସିଷ୍ଟର R** ମାଧମରେ ଧାରା ଦୁଇଟି ଅର୍ଦ୍ଧ ସାଇକେଲ୍ ପାଇଁ **ସମାନ ଦିଗରେ ପ୍ରବାହିତ** ହୁଏ । ଯେହେତୁ ଲୋଡ୍ ରେସିଷ୍ଟର ଉପରେ ଥିବା ଆଉଟପୁଟ୍ ଭୋଲ୍ଟେଜ୍ ଦୁଇଟି ତରଙ୍ଗର **ଫେଜର ସମାହାର** ରୂପେ ମିଳିଥାଏ, ସେଥିପାଇଁ ଏହି ପ୍ରକାରର ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌କୁ **"ବାଇ-ଫେଜ୍ ସର୍କିଟ୍"** ବୋଲି ମଧ କୁହାଯାଏ ।

ପ୍ରତ୍ୟେକ ଡାଓଡ୍ ଦ୍ୱାରା ଉତ୍ପନ୍ନ ହୋଇଥିବା **ପ୍ରତ୍ୟେକ ଅର୍ଦ୍ଧ-ତରଙ୍ଗ** ମଧ୍ୟରେ ଥିବା ଶୂନ୍ୟସ୍ଥାନଗୁଡ଼ିକୁ **ଅନ୍ୟ ଡାଓଡ୍ ଭରିଦେଉଛି,** ତେଣୁ ଲୋଡ୍ ରେସିଷ୍ଟର ଉପରେ ମିଳୁଥିବା **ସରାସରି ଡି.ସି. ଭୋଲ୍ଟେଜ୍** ଏବେ **ଗୋଟିଏ ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ଭୋଲ୍ଟେଜ୍‌ର ଦୁଇଗୁଣା** ହୋଇଯାଏ । ଯଦି କୌଣସି ହାରାହାରି ନଥାଏ ବୋଲି ଧରାଯାଏ, ତେବେ ଏହା **ପିକ୍ ଭୋଲ୍ଟେଜ୍ Vmax ର 0.637 ଗୁଣା** ହୋଇଥାଏ ।

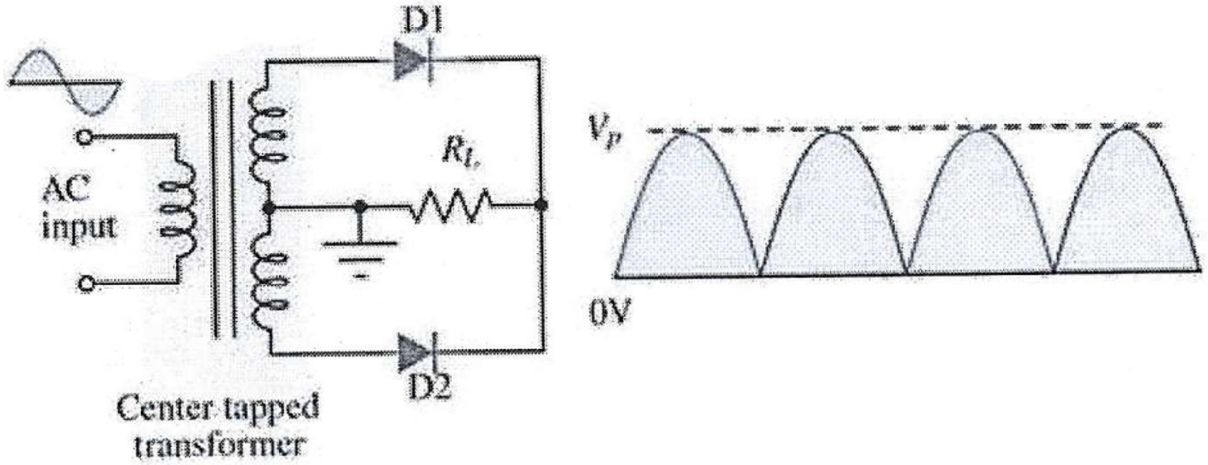
$$Vdc = (2Vmax / \pi) = 0.637Vmax = 0.9Vrms$$

ଯେଉଁଠାରେ :

VMAX ହେଉଛି ଦ୍ୱିତୀୟ କୋଏଲ୍ ର **ଗୋଟିଏ ଅର୍ଦ୍ଧ ସାଇକେଲ୍‌ର ସର୍ବାଧିକ ପିକ୍ ମୂଲ୍ୟ ।**

VRMS ହେଉଛି **RMS ମୂଲ୍ୟ ।**

ଆଉଟ୍‌ପୁଟ୍ ତରଙ୍ଗର **ପିକ୍ ଭୋଲ୍ଟେଜ୍** ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ପାଇଁ ଯଥାପୂର୍ବ ରହିଥାଏ, ବଶତ : ଏହା ସମୟରେ, ଯଦି **ଟ୍ରାନ୍ସଫର୍ମରର ଦୁଇଟି ଅର୍ଦ୍ଧ କୋଇଲ୍‌ର RMS ଭୋଲ୍ଟେଜ୍ ମୂଲ୍ୟ ସମାନ ଥାଏ ।**



ପ୍ରକ୍ରିୟା :

୧. ଆପଣଙ୍କର **ଟ୍ରାନ୍ସଫର୍ମରକୁ ପରୀକ୍ଷା କରନ୍ତୁ :** ଟ୍ରାନ୍ସଫର୍ମରରେ ପ୍ରାଥମିକ କୋଇଲ୍ କୁ **230V, 50Hz** ସ୍ରୋତ ଦିଅନ୍ତୁ ଏବଂ ଦ୍ୱିତୀୟ କୋଇଲ୍ ଉପରେ **AC ତରଙ୍ଗର ରେଟେଡ୍ ମୂଲ୍ୟ** ନିର୍ବିକଳ୍ପ ଭାବରେ ଦେଖନ୍ତୁ ।

୨. ଆପଣଙ୍କର **ସର୍କିଟ୍‌କୁ ଟ୍ରାନ୍ସଫର୍ମରର ଦ୍ୱିତୀୟ ଟର୍ମିନାଲ୍ ସହିତ ସଂଯୋଜନ କରନ୍ତୁ ।**

୩. **CRO କୁ ଲୋଡ୍ ଉପରେ ସଂଯୋଜନ କରନ୍ତୁ ।**

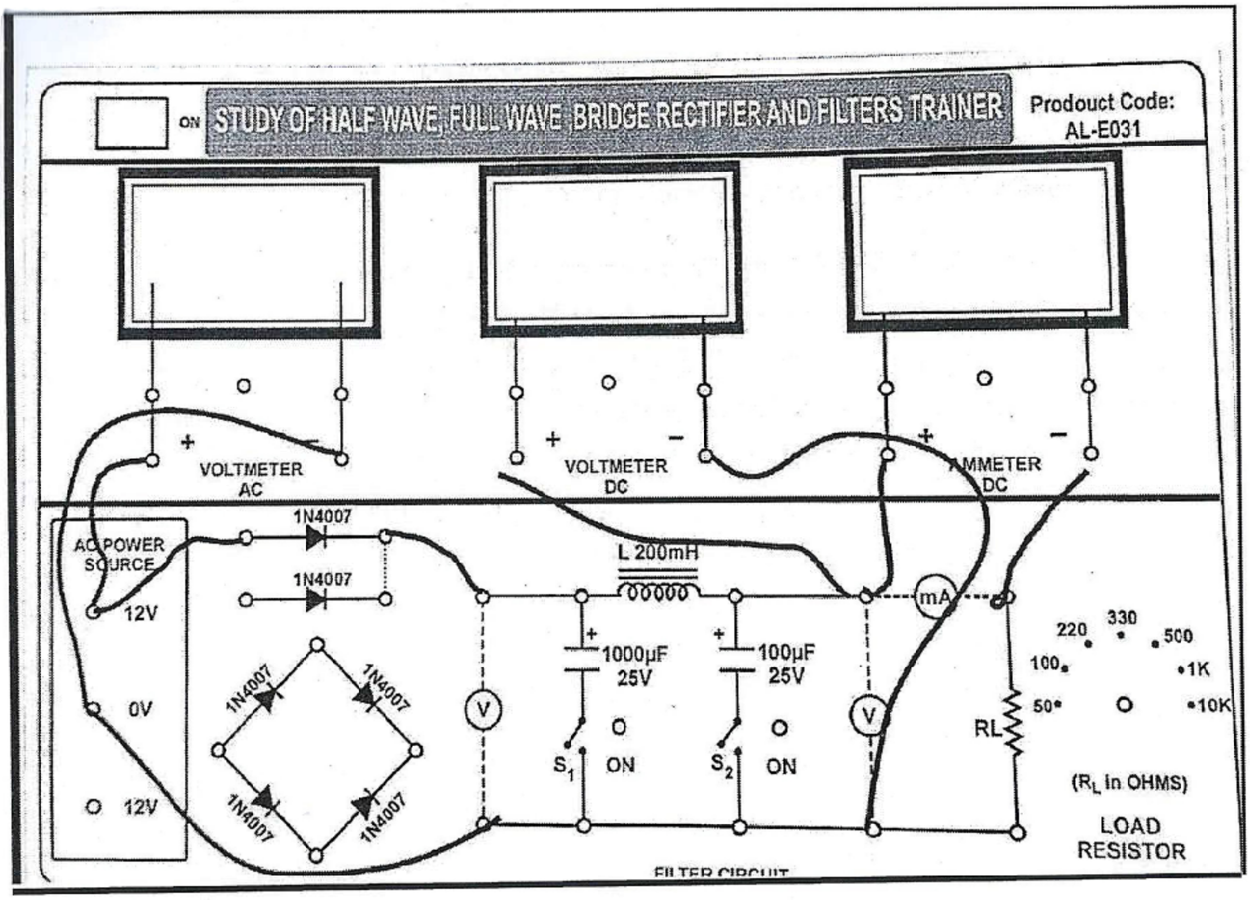
୪. CRO ସ୍ୱିଚ୍‌କୁ **ଗ୍ରାଉଣ୍ଡ ମୋଡ୍‌ରେ** ରଖନ୍ତୁ ଏବଂ **ହରିଜୋଣ୍ଟାଲ୍ ଲାଇନ୍‌କୁ X-axis** ସହିତ ସମନ୍ୱୟ କରନ୍ତୁ ।

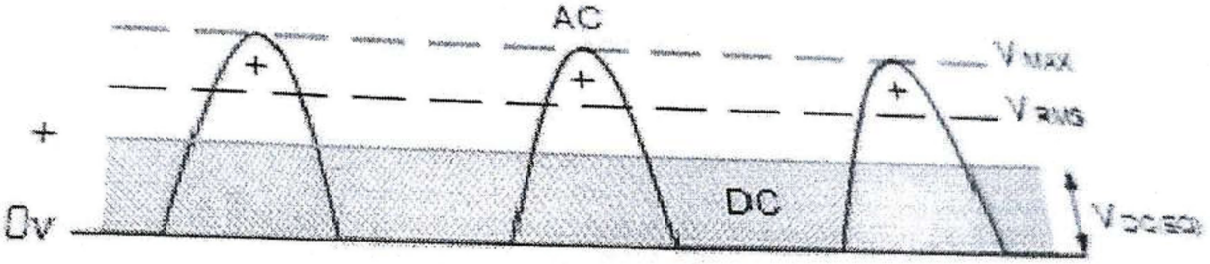
୫. CRO ସ୍ୱିଚ୍‌କୁ **DC ମୋଡ୍‌ରେ** କରନ୍ତୁ ଏବଂ **ତରଙ୍ଗ ଦେଖନ୍ତୁ ।**
ଏହାର **ଆମ୍ପ୍ଲିଟ୍ୟୁଡ୍ (Vm)** ଏବଂ **ଫ୍ରିକୁଏନ୍ସିକୁ** ସ୍କ୍ରିନ୍‌ରୁ ଦେଖି **ଗୁଣାକାର** ସହିତ ଲେଖନ୍ତୁ ।

୬. **Vdc ଗଣନା କରନ୍ତୁ** ସମ୍ବନ୍ଧିତ ସୂତ୍ର ଦ୍ୱାରା :

- **Half wave** : VdcVm / π
- **Full wave** : Vdc=2Vm / π

୭. **ସ୍ୱିଚ୍‌କୁ ମୋଡ୍‌ରେ କରନ୍ତୁ ଏବଂ ତରଙ୍ଗ ଦେଖନ୍ତୁ ।**
ଏହାର **ଆମ୍ପ୍ଲିଟ୍ୟୁଡ୍ (Vm)** ଏବଂ **ଫ୍ରିକୁଏନ୍ସିକୁ** ସ୍କ୍ରିନ୍‌ରୁ ଦେଖି **ଗୁଣାକାର** ସହିତ ଲେଖନ୍ତୁ ।





Rectified Output Waveform

ରେକ୍ଟିଫାୟର ପରୀକ୍ଷା ଗଣନା :

୧. V_ac ଗଣନା କରନ୍ତୁ :

ସମ୍ବନ୍ଧିତ ସୂତ୍ର : Vac

$Vrms^2 = Vac^2 + Vdc^2$

୨. V _rms ଗଣନା

Half Wave : $Vrms = Vm/2$

Full Wave : $V rms = Vm/\sqrt{2}$

୩. **ରିପଲ୍ ଫ୍ୟାକ୍ଟର ଗଣନା ସୂତ୍ର :**

Y=Vac /Vdc

ତାଲିକା (TABULATION)

କେସ୍	ଇନପୁଟ୍ ଭୋଲ୍ଟେଜ୍ (V)	Vm (V)	Vrms (V)	Vac (V)	Vdc (V)	y = Vac/Vdc
HWR						
FWR						

ସମାପ୍ତିକ ନିଷ୍କର୍ଷ :

ପରୀକ୍ଷଣ - ୪

ପରୀକ୍ଷାର ଉଦ୍ଦେଶ୍ୟ :

ହାଫ୍ ୱେଭ୍, ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ବିନା କେପାସିଟର୍ ଫିଲ୍ଟର୍‌ରେ ପଢ଼ା । ଏଭେଜ୍, ଆର୍.ଏମ୍.ଏସ୍. ମୂଲ୍ୟ ଆଉ ରିପଲ୍ ଫ୍ୟାକ୍ଟର ମପାଯିବା ଆଉ ୱେଭ୍‌ଫର୍ମ କେ ମାପ୍‌ମା ।

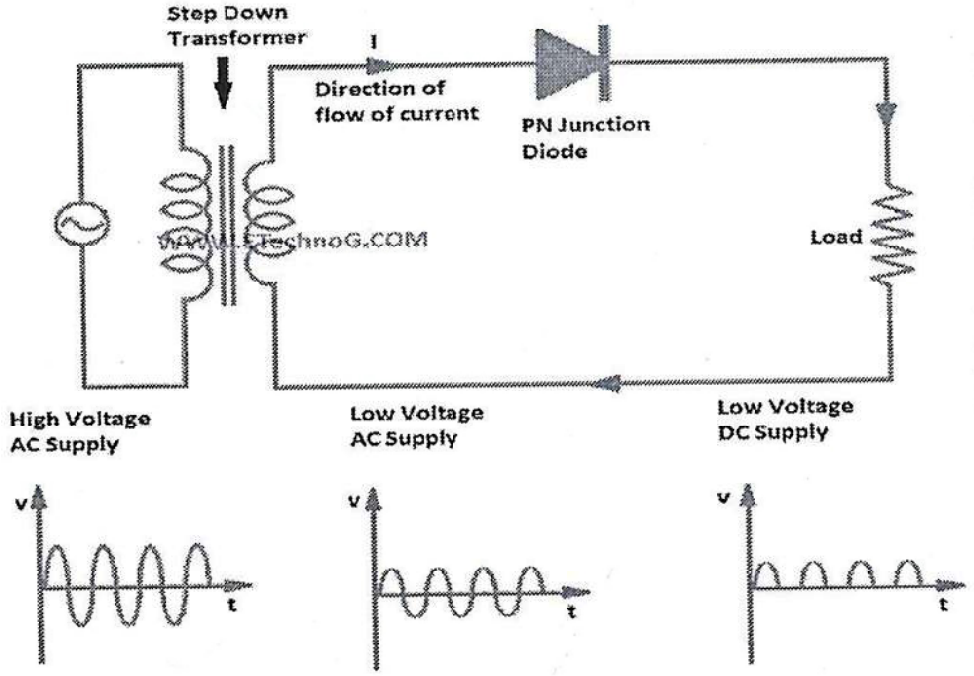
ଦରକାରୀ ସାମାନ୍ :

୧. CRO (0-20 MHz)
୨. ଟ୍ରେନିଂ ବୋର୍ଡ୍
୩. ପେଚ୍ କର୍ଡ୍

ସିଦ୍ଧାନ୍ତ :

୧. ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫିକେସନ୍ :

ରେକ୍ଟିଫାୟର୍ ହେଉଛେ ଗୁଟେ ସର୍କିଟ ଯେନ୍ତାକି ଅଲ୍ଟରନେଟିଙ୍ଗ୍ **ଏ.ସି. (AC)** ଇନପୁଟ୍ ପାୱାର୍‌କେ ଡାଇରେକ୍ଟ କରେଣ୍ଟ **ଡି.ସି. (DC)** ଆଉଟପୁଟ ପାୱାରରେ ବଦଲେଇଥିସି । ଇନପୁଟ୍ ପାୱାର ସପ୍ଲାଏ ଗୁଟେ ସିଙ୍ଗଲ-ଫେଜ୍ କି ମଲ୍ଟି-ଫେଜ୍ ସପ୍ଲାଏ ହେଇପାରେ, ସବୁଠୁ ସହଜ୍ ସମସ୍ତ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍ ଭିତ୍‌ରେ **ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ଗୁଟେ** । ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ରେ **ପାୱାର ଡାଓଡ୍ (Power Diode)** ଏ.ସି. ସପ୍ଲାୟର ଗୁଟେ ପାକ୍‌ଖେ **ଡି.ସି. ସପ୍ଲାୟ୍**ରେ ବଦଲେଇବାକେ ହରେକ୍ ପୁରା ସାଇନ୍ ୱେଭ୍‌ରେ ଅଧା ପାସ୍ କରସ୍ । ଇ ସର୍କିଟ୍‌କେ "**ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର**" ରେକ୍ଟିଫାୟର୍ ବଲି କହେସନ୍ । କଏଁଥିର୍‌ଲାଗି ବଏଲେ ଇଟା କେବଲ୍ ଆସୁଥିବାର୍ ଏ.ସି. ପାୱାର୍ ସପ୍ଲାଏର ଅଧା ପାସ୍ କରସି ।



ହାଫ୍ ୱେଭ୍ ରେକ୍ଟିଫିକେସନ୍‌ର କାର୍ଯ୍ୟ ପ୍ରଣାଳୀ :

ଏ.ସି. ସାଇନ୍ ୱେଭ୍‌ର ସବୁ "**ପଜିଟିଭ୍**" ଅଧା ସାଇକେଲ୍ ବେଳେ, ଡାୟୋଡ୍ **ଫରୱାର୍ଡ ବାୟାସ୍** ହେସି, କାଏଁଥିର୍‌ଲାଗି ବଏଲେ **ଆନୋଡ୍, କାଥୋଡ** ତୁଳନାରେ ପଜିଟିଭ୍ ଥିସି । ଯେନ୍‌ଥିର୍‌ଲାଗି ଡାୟୋଡ୍ ଭିତ୍‌ରେ କରେଣ୍ଟ ବହିଯାଏସି । ଯେହେତୁ DC ଲୋଡ୍ ରେସିଷ୍ଟିଭ୍ (ରେଜିଷ୍ଟର, R) ଆଏ, ଲୋଡ୍ ରେଜିଷ୍ଟର୍‌ରେ ଯାଉଥିବାର୍ କରେଣ୍ଟ ଭୋଲ୍‌ଟେଜ୍ ସାଙ୍ଗେ ସମାନୁପାତୀ (ଓମ୍‌ଙ୍କ ନିୟମ) ଆଏ, ଆରୁ ଲୋଡ୍ ରେଜିଷ୍ଟର୍‌ର ଭୋଲ୍‌ଟେଜ୍ ସପ୍ଲାଇ ଭୋଲ୍‌ଟେଜ୍, Vs (ମାଇନସ୍ Vf) ସାଙ୍ଗେ ସମାନ ହେବା, ଅର୍ଥାତ୍ ଲୋଡ୍‌ରେ "DC" ଭୋଲଟେଜ୍ କେବଳ ପହେଲା ସାଇକେଲ୍ ଲାଗି ସାଇନୁସଏଡାଲ୍ ଆଏ Vout = Vs । AC ସାଇନୁସଏଡାଲ୍ ଇନ୍‌ପୁଟ ୱେଭ୍‌ଫର୍ମର ପ୍ରତ୍ୟେକ "ନେଗେଟିଭ୍" ଅଧା ସାଇକେଲ୍‌ରେ କେନ୍‌ସି ଆନୋଡ୍ କ୍ୟାଥୋଡ୍ ଆଡ୍‌କେ ନେଗେଟିଭ୍ ଥାଇ ଡାୟୋଡ୍ ରିଭର୍ସ ବାୟାସ୍ ହେସି । ହେଥିର୍‌ଲାଗି ଡାୟୋଡ୍ କି ସର୍କିଟ୍ ଦେଇ କେନ୍‌ସି କରେଣ୍ଟ ନାଇ ଯାଏ । AC ସାଇନୁସାଇଟାଲ୍ ଇନପୁଟ୍ ୱେଭଫର୍ମର ହରେକ୍ "Negative" ସାଇକେଲ୍ ରେ, ଲୋଡ୍ ରେଜିଷ୍ଟର ଭିତରୁ କରେଣ୍ଟ ନାଇଁ ବହେ ଯେନ୍ତା କି ତାର ଉପରେ ଭୋଲ୍‌ଟେଜ୍ ନାଇ ଥାଏ, ସେଥିର୍ ଲାଗି Vout = 0 । ସର୍କିଟ୍ ର DC ସାଇଡ୍ ରେ କରେଣ୍ଟ ଏକା ଡିରେକ୍ସନ୍‌ରେ ବହେସି ଯେନ୍ତା କି ସର୍କିଟ୍‌କେ ୟୁନିଡାଇରେକ୍ସନାଲ୍ କରସି ଡାୟୋଡ୍‌ରୁ ଲୋଡ୍ ରେଜିଷ୍ଟର ପଜିଟିଭ୍ ହାଫ୍ ୱେଭଫର୍ମ ପାଏସି, ଜିରୋ ଭୋଲ୍ଟ ପଜିଟିଭ୍ ହାଫ୍ ୱେଭଫର୍ମ, ଜିରୋ ଭୋଲ୍ଟମାନେ ଇ ଇରେଗୁଲାର୍ ଭୋଲ୍‌ଟେଜ୍‌ର ମୂଲ୍ୟ ଇନପୁଟ୍ ସାନୁସଏଡାଲ୍ ୱେଭଫର୍ମ ର 0.318xVmax କିମ୍ବା ଇନପୁଟ୍ ସାଇନୁସଏଡାଲ ୱେଭଫର୍ମ ର 0.45 x Vrms ର ଭୋଲ୍‌ଟେଜ୍ ସାଙ୍ଗେ ସମାନ୍ ହେବା ।

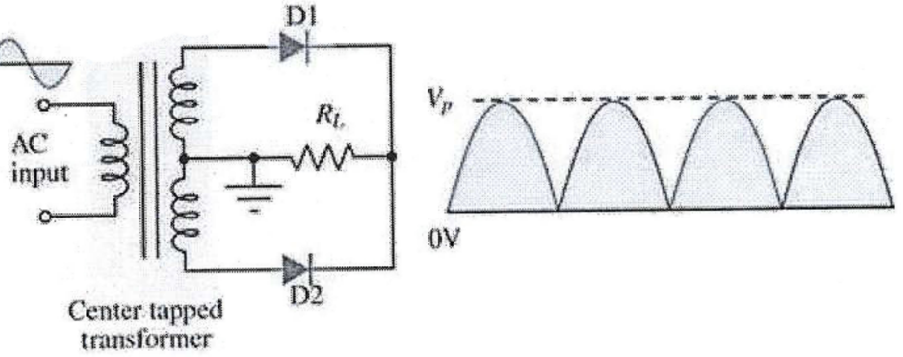
୨ . ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର୍ ସର୍କିଟ୍ :

ଫୁଲ୍ ୱେଭ୍ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍‌ରେ ଦୁଇଟା ପାୱାର ଡାୟୋଡ୍ ଦେଇଥିସନ୍ ଗୁଟେ ଲୋଡ୍ ରେସିଷ୍ଟର (R1) ସାଙ୍ଗେ ଆଉ ଦୁଇଟା ବାରି ବାରି କରି ଲୋଡ୍‌କେ କରେଣ୍ଟ ଦେଇଥିସନ୍ । ଯେତେବେଳେ ଟ୍ରାନ୍ସଫର୍ମରର ପଏଣ୍ଟ A, ପଏଣ୍ଟ C ତୁଳନାଥି ପଜିଟିଭ୍ ଥିସି, ସେତେବେଳେ ଡାୟୋଡ୍ D1 ଆଗ୍‌କେ କରେଣ୍ଟ ଯିବାର୍ ରାସ୍ତା ଦେଖେଇଥିସି । ଯେତେବେଳେ ପଏଣ୍ଟ B, ପଜିଟିଭ୍ ଥିସି (ସାଇକଲ୍‌ର ନେଗେଟିଭ୍ ଅଧାରେ) ପଏଣ୍ଟ C ତୁଳନାରେ ଡାୟୋଡ୍ D2 ଆଗ୍‌କେ କରେଣ୍ଟ ଯିବାର ରାସ୍ତା ଦେଖେଇଥିସି, ଆଉ ରେଜିଷ୍ଟର୍ **R** ଭିତ୍‌ରୁ କରେଣ୍ଟ ଦୁଇ ଅଧା ସାଇକେଲ ଲାଗି ଗୁଟେ ଦିଗରେ ବହିଥିସି । ଯେନ୍ତାକି ରେଜିଷ୍ଟର **R** ର ଆରପାର୍ ହେଇଥିବାର୍ ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ ହେଉଛେ ଦୁଇଟା ୱେଭଫର୍ମର ମିଶାଣ ଫଳ, ଇ ପ୍ରକାରର୍ ଫୁଲୱେଭ ରେକ୍ଟିଫାୟର୍ ସର୍କିଟ୍‌କେ "ବାଇ-ଫେଜ୍" ସର୍କିଟ୍ ବଲି ବି କୁହାଯାଏସି ।

ଯେନ୍ତା ଡାୟୋଡ୍ ଦ୍ୱାରା ତିଆର୍ ହେଇଥିବାର ପ୍ରତି ଅଧା-ୱେଭ ଭିତରେ ଥିବାର୍ ଜାଗା ଏବେ ଅଲଗା ଡାୟୋଡ ପୂରଣ୍ ହେଇ ଯାଉଥିବାର୍ ଲାଗି, ଲୋଡ୍ ରେଜିଷ୍ଟରର ସେପାର୍‌କେ ଆଭେରେଜ୍ DC ଆଉଟପୁଟ ଭୋଲଟେଜ୍ ଏବେ ସେଟା ଗୁଟେ ଅଧା-ୱେଭ ରେକ୍ଟିଫାୟର ସର୍କିଟ୍ ତୁଳନାରେ ଦୁଇଗୁଣା ହେଇ ଯାଇଛେ କେନ୍‌ସି କ୍ଷତି ନାଇଁ ହେଲେ ସେଟା ପିକ୍ ଭୋଲ୍‌ଟେଜ୍‌ର ପାଖାପାଖି **0.637Vmax** ଥିସି ।

$$V_{dc} = (2V_{max} / \pi) = 0.637V_{max} = 0.9V_{rms}$$

ଇଠାନେ : VMAX ହେଉଛେ ସେକେଣ୍ଡାରୀ ୱାଇଙ୍ଗ୍‌ର ଗୁଟେ ଅଧାରେ ସବୁଠୁ ବଡ଼ ପିକ୍ ଭାଲ୍ୟୁ ଆଉ VRMS ହେଉଛି RMS



ଭାଲ୍ୟୁ । ଆଉଟ୍‌ପୁଟ୍ ୱେଭ୍‌ଫର୍ମ ପିକ୍ ଭୋଲ୍ଟେଜ୍ ଗୁଟେ ଅଧା-ୱେଭ୍ ରେକ୍ଟିଫାୟର ଲାଗି ଆଗର୍ ଯେନ୍ତା ଥିଲା ସେନ୍ତା ହିଁ ଥିସି, ଯଦି ଟ୍ରାନ୍ସଫର୍ମରର ପ୍ରତି ଅଧାରେ ଏକା RMS ଭୋଲ୍ଟେଜ୍ ଥିସି ।

ନିୟମାବଳୀ :

୧. **ଟ୍ରାନ୍ସଫର୍ମରର ପରୀକ୍ଷା କରୁନ୍ :** ଟ୍ରାନ୍ସଫର୍ମରର ପ୍ରାଥମିକ କୋଇଲ୍‌କେ **230V, 50Hz** ସୋର୍ସ ଦିଅ ଆରୁ ଟ୍ରାନ୍ସଫର୍ମରର ସେକେଣ୍ଡାରୀରେ ରେଟେଡ୍ ମୂଲ୍ୟର **AC** ୱେଭଫର୍ମାଟ୍‌କେ ବିନା କେନ୍‌ସି ବିକୃତିରେ ଦେଖୁନ୍ ।

୨. ତୁମର୍ **ସର୍କିଟ୍‌କେ ଟ୍ରାନ୍ସଫର୍ମରର ସେକେଣ୍ଡାରୀ ଟର୍ମିନାଲ୍‌ମାନ୍‌କେ ଯୁଡୁନ୍ ।**

୩. ତୁମର୍ **CRO କେ ଲୋଡ୍ ଆରପାର୍‌ରେ ଯୁଡୁନ୍ ।**

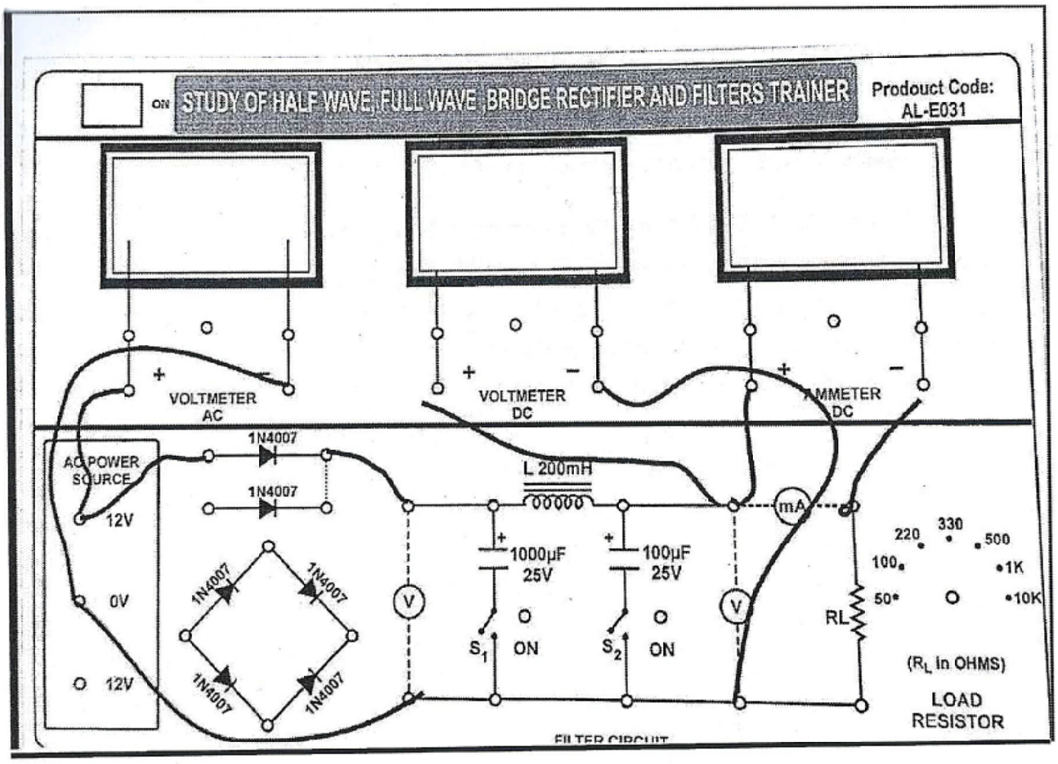
୪. CRO ସୁଇଚ୍‌କେ **ଗ୍ରାଉଣ୍ଡ୍ ମୋଡ୍‌ରେ** ରଖୁନ୍ ଆଉ **ହରିଜୋଣ୍ଟାଲ୍ ଲାଇନ୍‌କେ ଦେଖି ଇଟାକେ X** ଅକ୍ଷ ଥି ସଜାଉନ୍ ।

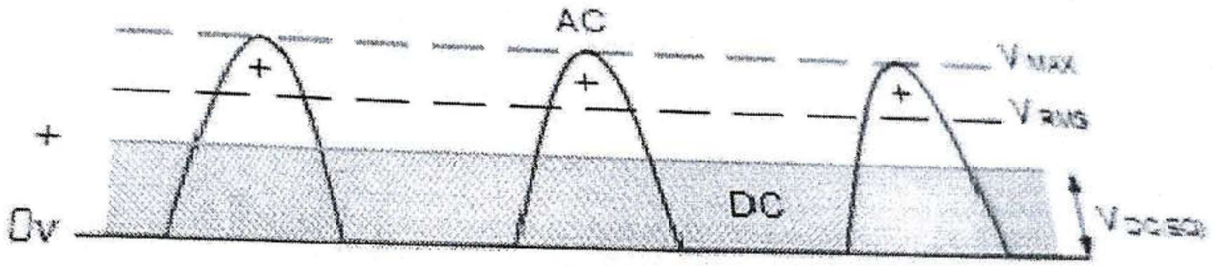
୫. CRO କେ **DC ମୋଡ୍‌ରେ** ସୁଇଚ୍ କରୁନ୍ ଆଉ ୱେଭଫର୍ମାଟ୍‌କେ ଦେଖୁନ୍ । ଇଟାର **ଆମ୍ପ୍ଲିଚ୍ୟୁଡ୍ (Vm)** ଆଉ **ଫ୍ରିକୁଏନ୍ସି** ସ୍କ୍ରିନ୍‌ରୁ ତାର ଗୁଣନ କରି କରି ଲେଖୁନ୍ ।

୬. ତଳେ ଦେଇଥିବା ସମ୍ପର୍କ ବ୍ୟବହାର କରି Vdc ଗନ :

- **Half wave** : VdcVm / π
- **Full wave** : Vdc=2Vm / π

୭. CRO କେ **AC ମୋଡ୍‌ରେ** ସୁଇଚ୍ କରୁନ୍ ଆଉ ୱେଭଫର୍ମାଟ୍‌କେ ଦେଖୁନ୍ । ଇଟାର **ଆମ୍ପ୍ଲିଚ୍ୟୁଡ୍ (Vm)** ଆଉ **ଫ୍ରିକୁଏନ୍ସି** ସ୍କ୍ରିନ୍‌ରୁ ତାର ଗୁଣନ କରି କରି ଲେଖୁନ୍ ।





Rectified Output Waveform

ରେକ୍ଟିଫାୟର ପ୍ରୟୋଗ ଗଣନା :

୧. **Vac ଗଣନା କର :**

ସମ୍ବନ୍ଧ ବ୍ୟବହାର୍‌ର ସୂତ୍ର :

$Vrms^2 = Vac^2 + Vdc^2$

୨. Vrms ଗଣନା

Half Wave : $Vrms = Vm / 2$

Full Wave : $V rms = Vm / \sqrt{2}$

୩. **ରିପଲ୍ ଫ୍ୟାକ୍ଟର ଗଣନା ସୂତ୍ର :**

$Y = Vac / Vdc$

ତାଲିକା :

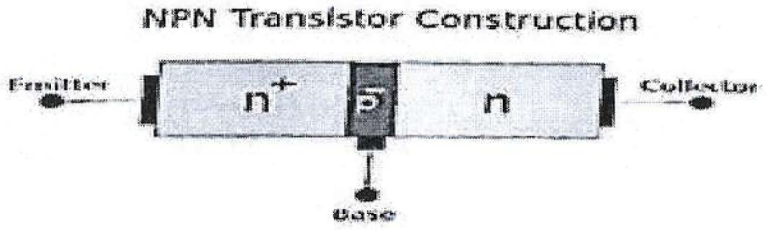
କେସ୍	ଇନପୁଟ୍ ଭୋଲ୍ଟେଜ୍ (V)	Vm (V)	Vrms (V)	Vac (V)	Vdc (V)	y = Vac/Vdc
HWR						
FWR						

ପରୀକ୍ଷାର୍ ଶେଷ କଥା :

Experiment No. : 5

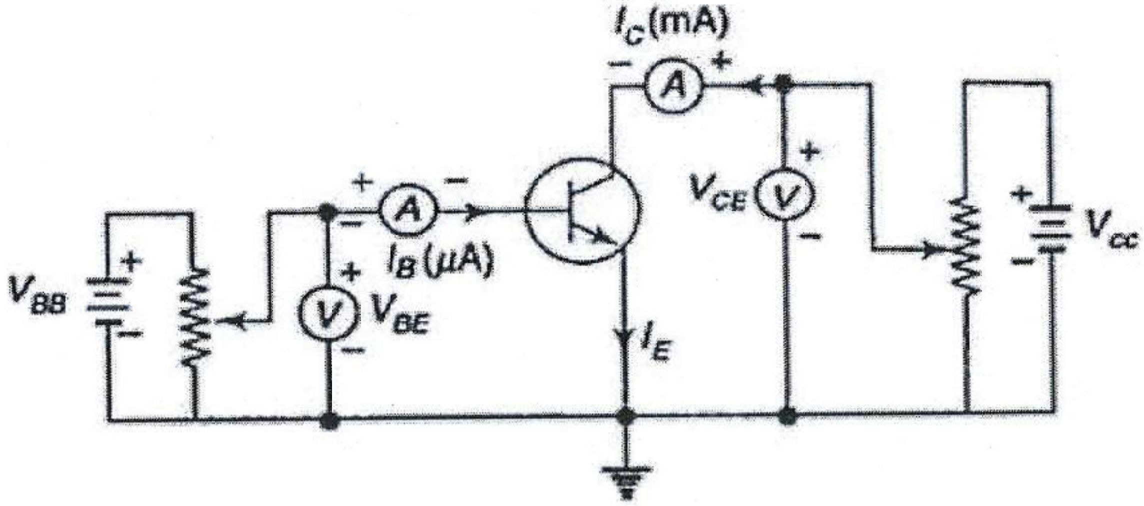
Aim : To Study the input and output characteristics of NPN transistor in CE configuration.

Theory: A transistor is constructed by defusing oppositely doped semiconductor material in exactly between similarly doped semiconductors. Defusing n-type material in between p-type material forms PNP-transistor. Defusing a p-type material in between n-type semiconductor forms NPN-transistor.



The above diagram shows the schematic construction of a NPN transistor. As you can see an p-type silicon is sandwiched between two N type materials. The left part is indicated by N+ which means its highly doped N-type material. This highly doped portion is called Emitter that is the piece of semiconductor that supplies majority carriers for the transistor to function. At the extreme right is moderately doped N. type material which is called as the Collector. This portion collects the majority charge carriers that is been emitted by Emitter and that manage to cross the collector. The middle region is denoted by p' because it's doped with P-type impurities. The minus' sign indicates it's lightly doped. The middle region is called the Base, and it's this region that serves as a gate, regulating flow of charge from Emitter to collector. The doping of base is just one tenth of that of collector. In a real transistor, the width of base is very thin. The total width of the transistor will be 150 times that of the width of the base.

In a similar way sandwiching a lightly doped N region between highly and moderately doped P region is called PNP transistor.



Circuit to determine CE static characteristics

Transistor can be connected to the circuit in three different configurations namely common emitter (CE), common base (CB) and common collector (CC). Common emitter configuration is the most frequently used configuration because it provides gain more than unity.

The name CE is because the emitter of the transistor is common to the input and the output circuit Input signal is supplied across the base and the emitter and the output is taken across the collector and the emitter. CE configuration is also called ground emitter configuration. Package used for characteristics SL100 (NPN), SK100 (PNP).

PROCEDURE ((NPN)): For CE Mode

1. Setup the circuit as shown in the connection diagram above. Connect the patch cords one by one looking up the connection diagram for input characteristics.
2. Both Voltmeter (1V & 10V) are connected internally (shown by dotted lines).
3. Verify the connection using the multimeter.
4. Please show your connection to the instructor or teacher for verification
5. Now after verification of each connection, first make all variable potentiometer to initial zero position
6. Switch on the power to the instrument.
7. Voltage supply connected across Base and Emitter is called here V BB & Voltage supply connected across collector and emitter called as v cc Current which is entering into the base named la and Voltage between the base emitter junctions called as V BE silicon transistor (We used here the transistor SL100 which is NPN transistor made of Silicon). The voltage across the collector emitter junction is called as V CE .
8. First keep the potentiometer (which is placed right hand side of the equipment) P2 (0-10V variable Voltage) to some Fixed voltage say OV or 1V.
9. Now vary the potentiometer P1 (placed at the Left hand side of the equipment) from initial zero value to 1V in the steps of 0.1 V.
10. Set the Base blasing Voltage by varying P1 potentiometer to 0.1 volts and see the base current in ammeter It will be zero. Note down the readings in the observation table-1. I SP
11. Now increase the voltage and see the corresponding reading of base current in the 250µA Range.
12. You will observe that there will be small amount of current as the voltage is increasing. At the voltage near to 0.5V or 0.6V Current increases rapidly.
13. Records the readings in the observation table at each step of input voltage.
14. Repeat the procedure for the another value of fixed voltage V_{CE} at 2V, 4V respectively and follow the procedure points 9 to 12 once again to record for different set of V_{BE}& I_B readings and records them into the observation table.
15. Draw the characteristics on the graph with V BE on X axis and le on y axis.

PROCEDURE (OUTPUT CHARACTERISTICS (NPN):

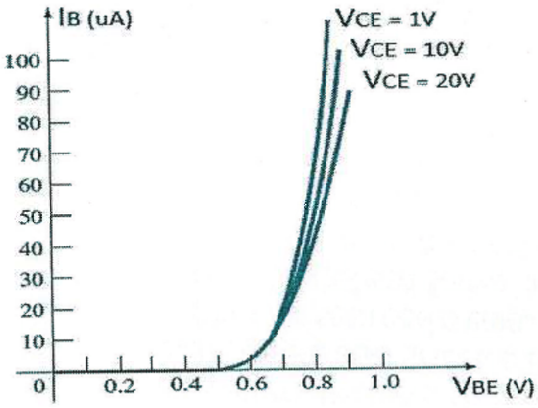
1. Connection will be same as above.
2. Now after verification of each connection, first make all variable potentiometer to initial zero position.
3. Switch on the power to the instrument.
4. Vary the potentiometer (which is placed Left hand side of the equipment) P1 (0-1V) to some extent so that base current la will be 10uA in ammeter.
5. Now vary the potentiometer P2 (placed at the right hand side of the equipment) from initial zero value to 10V in the steps of 1 V
6. Set the collector biasing Voltage by varying P2 (right side of the equipment) potentiometer to 1 volts and see the collector current in ammeter Ic, It will be zero initially and becomes constant at some value(in spite it may increase slightly). Note down the readings in the observation table- II
7. Now increase the voltage and see the corresponding reading of collector current ic in the 50 mA Range.
8. You will observe that current goes constant after some voltage. For another set the value of collector current will be different.
9. Records the readings in the observation table-ll at each step of input voltage.
10. Repeat the procedure for the another value of fixed current la at 20uA, 30uA respectively and follow the procedure points 9 to 12 once again to record for different set of V mathfrak CE ; Ic readings and records them into the observation table.
11. Draw the characteristics on the graph with V CE on X axis and Ic on y axis.

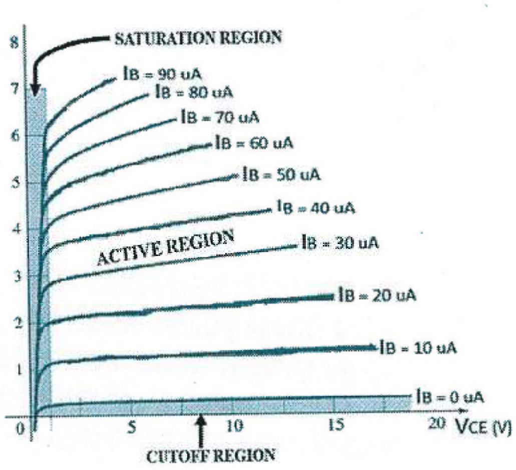
Observation Table-I (Input characteristics (NPN):

Sl. No.	V_{CE} = 1 V		V_{CE} = 2 V		V_{CE} = 3 V		V_{CE} = 4 V		V_{CE} = 15 V	
	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)
1										
2										
3										
4										
5										

Observation Table-II (Output characteristics (NPN):

Sl. No.	$I_B = 10\ \mu A$		$I_B = 20\ \mu A$		$I_B = 30\ \mu A$		$I_B = 40\ \mu A$		$I_B = 50\ \mu A$	
	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)
1										
2										
3										
4										
5										





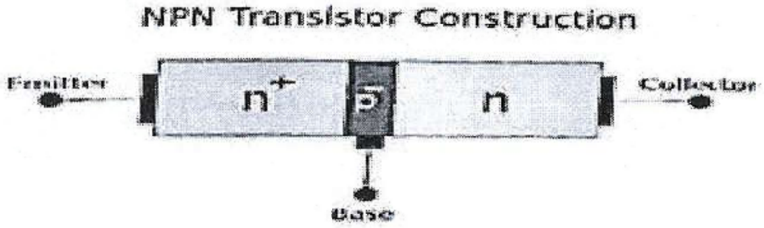
INPUT CHARACTERISTICS **OUTPUT CHARACTERISTICS**

Conclusion :

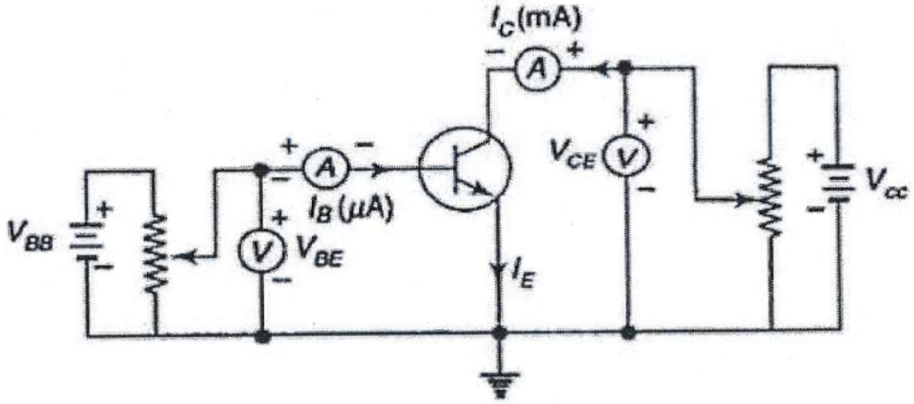
ପରୀକ୍ଷଣ ନଂ. - ୪

ଲକ୍ଷ୍ୟ : ଏନ୍ ପି ଏନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟରର ସିଇ ବିନ୍ୟାସର ଅଧ୍ୟୟନ କରିବା ।

ତତ୍ତ୍ୱ : ସମାନ ଭାବରେ ଡୋପ୍ ହୋଇଥିବା ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥ ମଧ୍ୟରେ ବିପରୀତ ଡୋପ୍ ହୋଇଥିବା ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥକୁ ଅନ୍ତଃସ୍ଥାପନ କରି ଏକ ଟ୍ରାଞ୍ଜିଷ୍ଟର ନିର୍ମାଣ କରାଯାଏ । P-ପ୍ରକାର ସାମଗ୍ରୀ ମଧ୍ୟରେ n-ପ୍ରକାର ସାମଗ୍ରୀ ଅନ୍ତଃସ୍ଥାପନ କରିବା ଦ୍ୱାରା ସେ ପି ଏନ୍ ପି- ଟ୍ରାଞ୍ଜିଷ୍ଟର ସୃଷ୍ଟି ହୁଏ । ଏନ୍ - ପ୍ରକାର ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥ ମଧ୍ୟରେ P-ପ୍ରକାର ସାମଗ୍ରୀ ଅନ୍ତଃସ୍ଥାପନ କରିବା ଦ୍ୱାରା ଏନ୍ ପି ଏନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର ସୃଷ୍ଟି ହୁଏ ।



ଉପରୋକ୍ତ ଚିତ୍ରଟି ଏକ ସେ ଏନ୍-ପି-ଏନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟରର ଯୋଜନାବଦ୍ଧ ନିର୍ମାଣ ଦର୍ଶାଉଛି । ଆପଣ ଦେଖିପାରୁଥିବେ ଯେ ପି-ପ୍ରକାର ସିଲିକନ୍ ଟି ସେ ଏନ୍-ପ୍ରକାର ସାମଗ୍ରୀ ମଧ୍ୟରେ ଅନ୍ତଃସ୍ଥାପନ କରାଯାଇଛି । ବାମ ଅଂଶ ଏନ୍ + ଦ୍ୱାରା ସୂଚିତ ହୋଇଛି ଯାହାର ଅର୍ଥ ହେଉଛି ଏହାର ଅତ୍ୟଧିକ ଡୋପ୍ ହୋଇଥିବା ଏନ୍-ପ୍ରକାର ସାମଗ୍ରୀ । ଏହି ଅତ୍ୟଧିକ ଡୋପ୍ ହୋଇଥିବା ଅଂଶକୁ ଏମିଟର୍ କୁହାଯାଏ । ଯାହା ଅର୍ଦ୍ଧପରିବାହୀର ଖଣ୍ଡ ଯାହା ଟ୍ରାଞ୍ଜିଷ୍ଟରକୁ କାର୍ଯ୍ୟ କରିବା ପାଇଁ ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହକ ଯୋଗାଇଥାଏ । ଡାହାଣ ପାର୍ଶ୍ୱରେ ମଧ୍ୟମ ଡୋପ୍ ହୋଇଥିବା ଏନ୍-ପ୍ରକାର ସାମଗ୍ରୀ ଅଛି ଯାହାକୁ କଲେକ୍ଟର କୁହାଯାଏ । ଏହି ଅଂଶ ଏମିଟର୍ ଦ୍ୱାରା ନିର୍ଗତ ହୋଇଥିବା ଏବଂ ସଂଗ୍ରହକାରୀକୁ ପାର କରିବାକୁ ସଫଳ ହେଉଥିବା ସଂଖ୍ୟାଗରିଷ୍ଠ ଚାର୍ଜ ବାହକ ସଂଗ୍ରହ କରେ । ମଧ୍ୟ ଅଞ୍ଚଳକୁ ପି-ଦ୍ୱାରା ସୂଚିତ କରାଯାଇଛି କାରଣ ଏହା ପି-ପ୍ରକାର ଅଶୁଦ୍ଧତା ସହିତ ଡୋପ୍ ହୋଇଛି । ବିଯୋଗ ଚିହ୍ନ ସୂଚାଇଥାଏ ଯେ ଏହା ହାଲୁକା ଡୋପ୍ ହୋଇଛି । ମଧ୍ୟ ଅଞ୍ଚଳକୁ ବେସ୍ କୁହାଯାଏ ଏବଂ ଏହି ଅଞ୍ଚଳଟି ଏକ ଗେଟ୍ ଭାବରେ କାର୍ଯ୍ୟ କରେ, ଏମିଟର୍‌ରୁ ସଂଗ୍ରହକାରୀକୁ ଚାର୍ଜ ପ୍ରବାହକୁ ନିୟନ୍ତ୍ରଣ କରେ । ବେସ୍‌ର ଡୋପିଂ ସଂଗ୍ରହକାରୀର କେବଳ ଦଶମାଂଶ । ଏକ ପ୍ରକୃତ ଟ୍ରାଞ୍ଜିଷ୍ଟରରେ, ବେସ୍‌ର ପ୍ରସ୍ଥ ବହୁତ ପତଳା । ଟ୍ରାଞ୍ଜିଷ୍ଟରର ମୋଟ ପ୍ରସ୍ଥ ବେସ୍‌ର ପ୍ରସ୍ଥ ଅପେକ୍ଷା ୧୫୦ ଗୁଣ ହେବ । ସେହିପରି ଭାବରେ ଏକ ହାଲୁକା ପୋପ୍ ହୋଇଥିବା ପି ଅଞ୍ଚଳକୁ ଉଚ୍ଚ ଏବଂ ମଧ୍ୟମ ଡୋପ୍ ହୋଇଥିବା ଏନ୍ ଅଞ୍ଚଳ ମଧ୍ୟରେ ଅନ୍ତଃସ୍ଥାପନ କରି ଆମେ ପି-ଏନ୍-ପି ଟ୍ରାଞ୍ଜିଷ୍ଟରକୁ ନିର୍ମାଣ କରୁ ।



Circuit to determine CE static characteristics

ଟ୍ରାଞ୍ଜିଷ୍ଟକୁ ସର୍କିଟ ସହିତ ତିନୋଟି ଭିନ୍ନ ବିନ୍ୟାସରେ ସଂଯୋଗ କରାଯାଇପାରିବ ଯଥା ସିଇ, ସିବି ଏବଂ ସିସି । ସିଇ ବିନ୍ୟାସ ହେଉଛି ସର୍ବାଧିକ ବ୍ୟବହୃତ ବିନ୍ୟାସ କାରଣ ଏହା ଏକତା ଅପେକ୍ଷା ଅଧିକ ଲାଭ ପ୍ରଦାନ କରେ । ସିଇ ନାମ ଦିଆଯାଇଛି କାରଣ ଟ୍ରାଞ୍ଜିଷ୍ଟରର ଏମିଟର ଇନପୁଟ ଏବଂ ଆଉଟପୁଟ ସର୍କିଟ ପାଇଁ ସାଧାରଣ । ଇନପୁଟ ସିଗନାଲ୍ ବେସ୍ ଏବଂ ଏମିଟର ମଧ୍ୟରେ ଯୋଗାଇ ଦିଆଯାଏ ଏବଂ ଆଉଟପୁଟ୍ ସଂଗ୍ରହକାରୀ ଏବଂ ଏମିଟର ମଧ୍ୟରେ ନିଆଯାଏ । ସିଇ ବିନ୍ୟାସକୁ ଗ୍ରାଉଣ୍ଡ ଏମିଟର ବିନ୍ୟାସ ମଧ୍ୟ କୁହାଯାଏ । ଏସ୍ ଏଲ୍ ୧୦୦ (ଏନ୍ ପି ଏନ୍), ଏସ୍ କେ ୧୦୦ (ପି ଏନ୍ ପି) ବୈଶିଷ୍ଟ୍ୟ ପାଇଁ ବ୍ୟବହୃତ ପ୍ୟାକେଜ୍ ।

ପ୍ରକ୍ରିୟା (ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) : CE ମୋଡ୍ ପାଇଁ

୧. ଉପରୋକ୍ତ ସଂଯୋଗ ଚିତ୍ରରେ ଦେଖାଯାଇଥିବା ପରି ସର୍କିଟକୁ ସେଟଅପ୍ କରନ୍ତୁ । ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ପାଇଁ ସଂଯୋଗ ଚିତ୍ରକୁ ଦେଖି ପ୍ୟାଚ୍ କର୍ଡଗୁଡ଼ିକୁ ଗୋଟିଏ ଗୋଟିଏ କରି ସଂଯୋଗ କରନ୍ତୁ ।

୨. ଉଭୟ ଭୋଲଟମିଟର (୧V ଏବଂ ୧୦V) ଆଭ୍ୟନ୍ତରୀଣ ଭାବରେ ସଂଯୁକ୍ତ (ବିନ୍ଦୁଯୁକ୍ତ ରେଖା ଦ୍ୱାରା ଦର୍ଶାଇଛି) ।

୩. ମଲ୍ଟିମିଟର ବ୍ୟବହାର କରି ସଂଯୋଗ ଯାଞ୍ଚ କରନ୍ତୁ ।

୪. ଯାଞ୍ଚ ପାଇଁ ଦୟାକରି ପ୍ରଶିକ୍ଷଣ କିମ୍ବା ଶିକ୍ଷକଙ୍କୁ ସର୍କିଟ ଦେଖାନ୍ତୁ ।

୫. ପ୍ରତ୍ୟେକ ସଂଯୋଗର ଯାଞ୍ଚ ପରେ, ପ୍ରଥମେ ସମସ୍ତ ପରିବର୍ତ୍ତନଶୀଳ ପୋଟେଣ୍ଟିଓମିଟରକୁ ପ୍ରାରମ୍ଭିକ ଶୂନ୍ୟ ସ୍ଥିତିରେ କରନ୍ତୁ.

୬. ଉପକରଣ ପାୱାର ଚାଲୁ କରନ୍ତୁ ।

୭. ବେସ୍ ଏବଂ ଏମିଟର୍ ମଧ୍ୟରେ ସଂଯୁକ୍ତ ଭୋଲ୍ଟେଜ୍ ଯୋଗାଣକୁ ଏଠାରେ V_{BB} କୁହାଯାଏ ଓ କଲେକ୍ଟର ଏବଂ ଏମିଟର ମଧ୍ୟରେ ସଂଯୁକ୍ତ ଭୋଲ୍ଟେଜ୍ ଯୋଗାଣକୁ V_{cc} କୁହାଯାଏ କରେଣ୍ଟ ଯାହା I_B ନାମକ ବେସ୍ ଏବଂ ବେସ୍ ଏମିଟର୍ ଜଙ୍କସନ୍ ମଧ୍ୟରେ ଭୋଲ୍ଟେଜ୍ ପ୍ରବେଶ କରୁଛି ଯାହାକୁ V_{BE} କୁହାଯାଏ । ସିଲିକନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର ପାଇଁ (ଆମେ ଏଠାରେ ଟ୍ରାଞ୍ଜିଷ୍ଟର ଏସ୍ ଏଲ୍ ୧୦୦ ବ୍ୟବହାର କରିଥିଲୁ ଯାହା ସିଲିକନ୍‌ରେ ତିଆରି NPN ଟ୍ରାଞ୍ଜିଷ୍ଟର) । କଲେକ୍ଟର ଏମିଟର୍ ଜଙ୍କସନ୍ ମଧ୍ୟରେ ଭୋଲ୍ଟେଜ୍ କୁ V_{CE} କୁହାଯାଏ ।

୮. ପ୍ରଥମେ ପୋଟେଣ୍ଟିଓମିଟର (ଯାହା ଉପକରଣର ଡାହାଣ ପାର୍ଶ୍ୱରେ ରଖାଯାଇଥାଏ) ପି୨ (୧-୧୦V ପରିବର୍ତ୍ତନଶୀଳ ଭୋଲ୍ଟେଜ୍) କୁ କିଛି ସ୍ଥିର ଭୋଲଟେଜ୍ ଯେପରିକି 0V କିମ୍ବା ୧V ରେ ରଖନ୍ତୁ ।

୯. ଏବେ ୦.୧V ପଦେକ୍ଷପରେ ପୋଟେଣ୍ଟିଓମିଟର P୧ (ଉପକରଣର ବାମ ପାର୍ଶ୍ୱରେ ରଖାଯାଇଥିବା) ପ୍ରାରମ୍ଭିକ ଶୂନ୍ୟ ମୂଲ୍ୟରୁ ୧V ପର୍ଯ୍ୟନ୍ତ ପରିବର୍ତ୍ତନ କରନ୍ତୁ ।

୧୦. P୧ ପୋଟେଣ୍ଟିଓମିଟରକୁ ୦.୧V ପରିବର୍ତ୍ତନ କରି ବେସ୍ ବାୟାସିଂ ଭୋଲ୍ଟେଜ୍ ସେଟ୍ କରନ୍ତୁ ଏବଂ ଆମିଟର I_Bରେ ବେସ୍ କରେଣ୍ଟ ଦେଖନ୍ତୁ, ଏହା ଶୂନ୍ୟ ହେବ । ତଳେ ଦେଖାଯାଇଥିବା ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ-I ରେ ଟିପ୍ପଣୀ କରନ୍ତୁ ।

୧୧. ଏବେ ଭୋଲ୍ଟେଜ୍ ବୃଦ୍ଧି କରନ୍ତୁ ଏବଂ ୨୫୦μA ରେଞ୍ଜରେ ବେସ୍ କରେଣ୍ଟ ଅନୁରୂପ ରିଡିଂ ଦେଖନ୍ତୁ ।

୧୨. ତୁମେ ଦେଖିବ ଯେ ଭୋଲଟେଜ୍ ବୃଦ୍ଧି ପାଉଛି, ତେଣୁ ଅଳ୍ପ ପରିମାଣର କରେଣ୍ଟ ରହିବ । ୦.୫V କିମ୍ବା ୦.୬V ପାଖାପାଖିରେ କରେଣ୍ଟ ଦ୍ରୁତ ଗତିରେ ବୃଦ୍ଧି ପାଏ ।

୧୩. ଇନପୁଟ୍ ଭୋଲଟେଜର ପ୍ରତ୍ୟେକ ପର୍ଯ୍ୟାୟରେ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀରେ ପାଠ୍ୟଗୁଡ଼ିକୁ ରେକର୍ଡ କରନ୍ତୁ ।

୧୪. ସ୍ଥିର ଭୋଲ୍ଟେଜ୍ V_{CE}ର ଅନ୍ୟ ଏକ ମୂଲ୍ୟ ପାଇଁ ଯଥାକ୍ରମେ 2V, 4Vରେ ପ୍ରକ୍ରିୟା ପୁନରାବୃତ୍ତି ଏବଂ ବିଭିନ୍ନ V_{BE}

& I_Bପାଠ୍ୟ ସେଟ୍ ପାଇଁ ରେକର୍ଡ କରିବା ପାଇଁ ପ୍ରକ୍ରିୟା ବିନ୍ଦୁ ୯ ରୁ ୧୨ କୁ ପୁଣି ଥରେ ଅନୁସରଣ କରନ୍ତୁ ଏବଂ ସେଗୁଡ଼ିକୁ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀରେ-I ରେକର୍ଡ କରନ୍ତୁ ।

୧୫. X ଅକ୍ଷରେ V_{BE} ଏବଂ y ଅକ୍ଷରେ I_B ସହିତ ଗ୍ରାଫରେ ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ଆଙ୍କନ୍ତୁ ।

ପ୍ରକ୍ରିୟା (ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (ଏନ୍ ପି ଏନ୍)) :

୧. ସଂଯୋଗ ଉପରେ ଥିବା ପରି ସମାନ ହେବ ।

୨. ପ୍ରତ୍ୟେକ ସଂଯୋଗର ଯାଞ୍ଚ ପରେ, ପ୍ରଥମେ ସମସ୍ତ ପରିବର୍ତ୍ତନଶୀଳ ପୋଟେଣ୍ଟିଓମିଟରକୁ ପ୍ରାରମ୍ଭିକ ଶୂନ୍ୟ ସ୍ଥିତିରେ କରନ୍ତୁ ।

୩. ଉପକରଣ ପାୱାର ଚାଲୁ କରନ୍ତୁ ।

୪. ପୋଟେଣ୍ଟିଓମିଟର (ଯାହା ଉପକରଣ ବାମ ପାର୍ଶ୍ୱରେ ରଖାଯାଇଥାଏ) P୧ (0-୧V) କୁ କିଛି ପରିମାଣରେ ପରିବର୍ତ୍ତନ କରନ୍ତୁ, ଯାହା ଦ୍ୱାରା ସେହି ବେସ୍ କରେଣ୍ଟ I_B ଆମିଟରରେ ୧୦ μA ହେବ ।

୫. ଏବେ ପୋଟେଣ୍ଟିଓମିଟର P2 (ଉପକରଣର ଡାହାଣ ପାର୍ଶ୍ୱରେ ରଖାଯାଇଥିବା) କୁ ପ୍ରାରମ୍ଭିକ ଶୂନ୍ୟ ମୂଲ୍ୟରୁ 10V ପର୍ଯ୍ୟନ୍ତ 1V ପଦକ୍ଷେପରେ ପରିବର୍ତ୍ତନ କରନ୍ତୁ ।

୬. P2(ଉପକରଣର ଡାହାଣ ପାର୍ଶ୍ୱ) ପୋଟେଣ୍ଟିଓମିଟରକୁ 1V ଭୋଲ୍ଟେଜ୍‌ରେ ପରିବର୍ତ୍ତନ କରି କଲେକ୍ଟର ବାୟାସିଂ ଭୋଲଟେଜ୍‌କୁ ସେଟ୍ କରନ୍ତୁ ଏବଂ ଆମିଟର I_C ରେ କଲେକ୍ଟର କରେଣ୍ଟ ଦେଖନ୍ତୁ, ଏହା ପ୍ରାରମ୍ଭରେ ଶୂନ୍ୟ ହେବା ଏବଂ କିଛି ମୂଲ୍ୟରେ ସ୍ଥିର ହୋଇଯିବ (ଯଦିଓ ଏହା ସାମାନ୍ୟ ବୃଦ୍ଧି ପାଇପାରେ) । ତଳେ ଦେଖାଯାଇଥିବା ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ-II ରେ ପାଠ୍ୟଗୁଡ଼ିକ ଲେଖାନ୍ତୁ ।

୭. ଏବେ ଭୋଲଟେଜ୍ ବଢ଼ାନ୍ତୁ ଏବଂ 50mA ରେଞ୍ଜରେ କଲେକ୍ଟର କରେଣ୍ଟ ର ଅନୁରୂପ ରିଡିଙ୍ଗ୍ ଦେଖନ୍ତୁ ।

୮. ଆପଣ ଦେଖିବେ ଯେ କିଛି ଭୋଲ୍ଟେଜ୍ ପରେ କରେଣ୍ଟ ସ୍ଥିର ରହିଥାଏ । ଅନ୍ୟ ଏକ ସେଟ୍ ପାଇଁ ସଂଗ୍ରାହକ କରେଣ୍ଟର ମୂଲ୍ୟ ଭିନ୍ନ ହେବ ।

୯. ଆଉଟପୁଟ୍ ଭୋଲ୍ଟେଜ୍‌ର ପ୍ରତ୍ୟେକ ପର୍ଯ୍ୟାୟରେ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀରେ ପାଠ୍ୟଗୁଡ଼ିକୁ ରେକର୍ଡ କରନ୍ତୁ ।

୧୦. ସ୍ଥିର କରେଣ୍ଟ୍ I_Bର ଅନ୍ୟ ଏକ ମୂଲ୍ୟ ପାଇଁ ଯଥାକ୍ରମେ 20μA, 30μAରେ ପ୍ରକ୍ରିୟା ପୁନରାବୃତ୍ତି କରନ୍ତୁ ଏବଂ ବିଭିନ୍ନ V_{CE} & I_C ପାଠ୍ୟ ସେଟ୍ ପାଇଁ ରେକର୍ଡ କରିବା ପାଇଁ ପ୍ରକ୍ରିୟା ବିନ୍ଦୁ ୯ ରୁ ୧୨ କୁ ପୁଣି ଥରେ ଅନୁସରଣ କରନ୍ତୁ ଏବଂ ସେଗୁଡ଼ିକୁ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀରେ-II ରେକର୍ଡ କରନ୍ତୁ ।

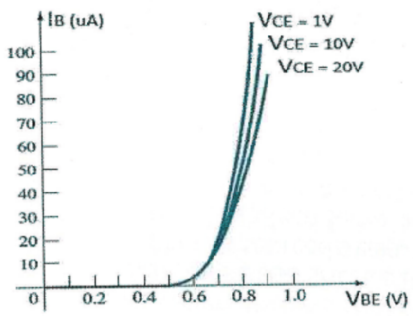
୧୧. X ଅକ୍ଷରେ V_{CE} ଏବଂ y ଅକ୍ଷରେ I_C ସହିତ ଗ୍ରାଫରେ ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ଆଙ୍କନ୍ତୁ ।

ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ -I (ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) :

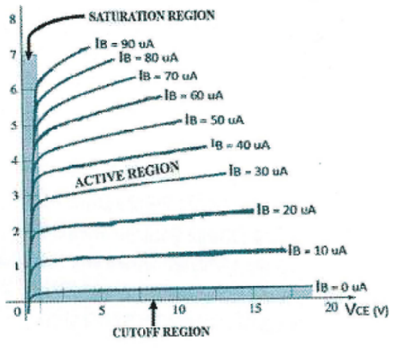
Sl. No.	V_{CE} = 1 V		V_{CE} = 2 V		V_{CE} = 3 V		V_{CE} = 4 V		V_{CE} = 15 V	
	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)	V_{BE} (V)	I_B (µA)
1										
2										
3										
4										
5										

ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ -I (ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) :

Sl. No.	I_B = 10 µA		I_B = 20 µA		I_B = 30 µA		I_B = 40 µA		I_B = 50 µA	
	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)
1										
2										
3										
4										
5										



ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ



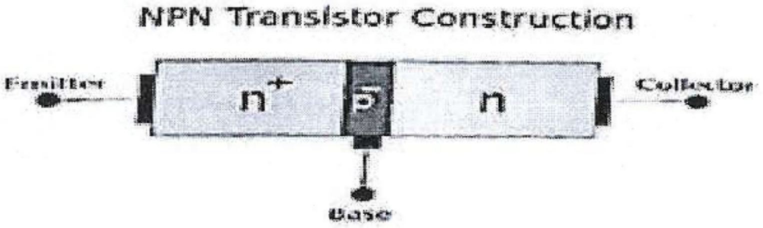
ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ

ପରୀକ୍ଷଣ ଶେଷ କଥା :

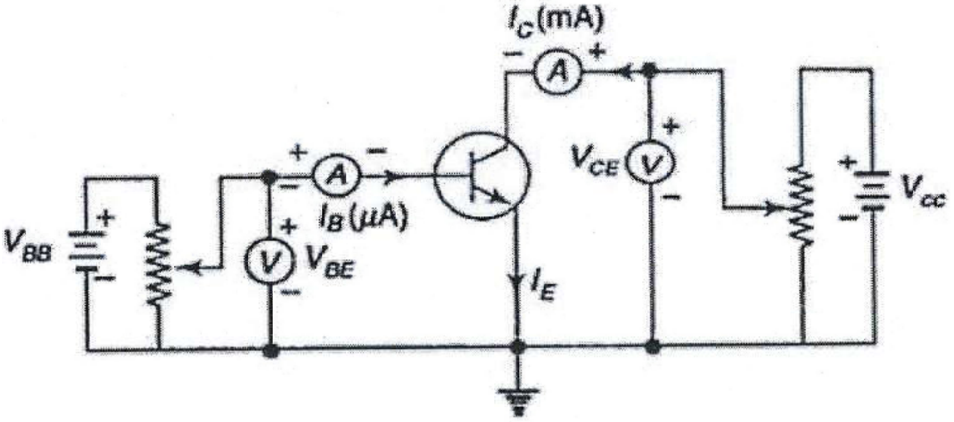
ପରୀକ୍ଷଣ ନଂ. - ୫

ଲକ୍ଷ୍ୟ : ଏନ୍ ପି ଏନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟରରର ସିଇ ଆର୍ ସିବି ବିନ୍ୟାସର ଅଧ୍ୟୟନ୍ କରମ୍ମା ।

ତତ୍ତ୍ୱ : ସମାନ୍ ଭାବେ ଡୋପ୍ ହୋଇଥିବାର୍ ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥ ଭିତ୍‌ରେ ବିପରୀତ୍ ଡୋପ୍ ହୋଇଥିବା ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥ ମାନ୍‌କୁ ନିସ୍ତେଜ୍ କରି ଏକ ଟ୍ରାଞ୍ଜିଷ୍ଟର ବନା ହେସି । ପି-ପ୍ରକାର ଜିନିସ୍ ଥି ଏନ୍-ପ୍ରକାର ଜିନିସ୍ ନିସ୍ତେଜ୍ କଲେ ସେ ପି ଏନ୍ ପି- ଟ୍ରାଞ୍ଜିଷ୍ଟର ବନ୍‌ସି । ଏନ୍ - ପ୍ରକାର ଅର୍ଦ୍ଧପରିବାହୀ ପଦାର୍ଥ ଭିତ୍‌ରେ ପି-ପ୍ରକାର ଜିନିସ୍ ନିସ୍ତେଜ୍ କଲେ ଏନ୍ ପି ଏନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର ବନ୍‌ସି ।



ଉପର୍ ଚିତ୍ରଟା ହେଲା ପି-ଏନ୍-ପି ଟ୍ରାଞ୍ଜିଷ୍ଟରର । ଆପଣ୍‌ମାନେ ଦେଖିପାରୁଥିବେ ଯେ ଏନ୍-ପି-ଏନ୍ ଟାଇପ୍ ସିଲିକନ୍ ଦୁଇଟା ପି-ପ୍ରକାର ଜିନିସ୍ ଭିତ୍‌ରେ ସ୍ୟାଣ୍ଡୱିଚ୍ ହେଇଛେ । ଇତାର୍ ଗୁର୍ଦୁଟେ ଡୋପ୍ ହେଇଥିସି ପି-ପ୍ରକାର୍ ଜିନିଷ୍ ଥି । ଇତାର୍ ବେଶି ଡୋପ୍ ହେଇଥିବା ଫାଲ୍‌କେ ଏମିଟର୍ କୁହାଯାଏସି, ଯେନ୍‌ଟାକି ଅର୍ଦ୍ଧପରିବାହୀର୍ ଫାଲ୍ ଯେନ୍‌ଟ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର୍ କେ ଚଲାବାର୍ ଲାଗି ସଂଖ୍ୟାଗରିଷ୍ଠ ବାହକ୍ ଦେସି । ଭୁଜୁନି ପାଖେ ମଝିମଝା ଡୋପ୍ ହେଇଥିବା ଏନ-ପ୍ରାକର ଜିନିଷ୍ ଟେ ଅଛେ ଯେନ୍‌ଟା କି କଲେକ୍ଟର୍ କୁହାଯାଏସି । ଇଥିର୍ ଫାଲ୍ ଏମିଟର୍ ନୁ ବାହାରିଥିବା ଆରୁ ସଂଗ୍ରହକାରୀକେ ପାର୍ କର୍‌ବାଲାଗି ସଫଲ୍ ହେଇଥିବା ସଂଖ୍ୟାଗରିଷ୍ଠ ଚାର୍ଜ ବାହକ୍ କେ ରଖସି । ମଝି ପାଖର୍‌ଟା ପି-କୁହାଯାଏସି କାରଣ୍ ଇଟା ପି-ପ୍ରକାର୍ ମଇଲା ସାଂଗେ ଡୋପ୍ ହେଇଛେ । (-) ଚିହ୍ନ ବୁଝାସି ଯେ ଇତାର୍ ନେ କମ୍ ଡୋପ୍ ହେଇଛେ । ମଝିଯାଗାକେ ବେସ୍ କୁହାଯାଏସି, ଆରୁ ଇତାର୍ ଇ ଜାଗାଟା ଗୋଟେ ଗେଟ୍ ବାଗିର୍ କାମ୍ କରସି, ଏମିଟର୍‌ନୁ ରଖୁଥିବା ଚାର୍ଜ ପ୍ରବାହକେ ନିୟନ୍ତ୍ରଣ୍ କରସି । ବେସ୍‌ର ଡୋପିଂ ସଂଗ୍ରହକାରୀର୍ ଖାଲି ଦଶମାଂଶ ଆଏ । ଗୁଟେ ଟ୍ରାଞ୍ଜିଷ୍ଟର୍‌ର ବେସ୍‌ର ପ୍ରସ୍ଥ ବହୁତ୍ ପତ୍‌ଲା । ଟ୍ରାଞ୍ଜିଷ୍ଟର୍‌ର ପୁରା ପ୍ରସ୍ଥ ବେସ୍‌ର ପ୍ରସ୍ଥ ଅପେକ୍ଷା ୧୫୦ ଗୁଣ୍ ହେସି । ସେନ୍ତା ଗୁଟେ କମ୍ ଡୋପ୍ ହେଇଥିବା ପି-ଯାଗାକେ ଉଚ୍ଚା ଆର୍ ମଧମ୍ ଡୋପ୍ ହେଇଥରବା ଏନ-ଯାଗା କଟିଠାନୁ ଅନ୍ତଃସ୍ଥାପନ୍ କରିକି ଆମେ ପି-ଏନ୍-ପି ଟ୍ରାଞ୍ଜିଷ୍ଟର୍ ବନାସୁ ।



Circuit to determine CE static characteristics

ଟ୍ରାଞ୍ଜିଷ୍ଟକୁ ସର୍କିଟ ସାଙ୍ଗେ ତନଟା ଅଲଗା ବିନ୍ୟାସ୍‌ରେ ଯୋଗ୍ କରାଯାଇପାରସି, ଯେନଟା କି ସିଇ, ସିବି ଆଉ ସିସି । ସିଇ ବିନ୍ୟାସ ହେଉଛେ ସବୁଠାନୁ ବେଶି ବେଭାର୍ ବିନ୍ୟାସ୍ କାରଣ୍ ଇଟା ଏକଲା ଠାନୁ ବେଶି ଲାଭ ଦେଶି । ସିଇ ନାମ୍ ଦିଆଯାଇଛେ କାରଣ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର୍‌ର ଏମିଟର୍ ଇନପୁଟ୍ ଆରୁ ଆଉଟପୁଟ୍ ସର୍କିଟ୍ ଲାଗି ସାଧାରଣ୍ । ଇନପୁଟ ସିଗ୍‌ନାଲ୍ ବେସ୍ ଆରୁ ଏମିଟର୍‌କେ ଯୋଗାଇ ଦିଆଯାଏସ ଆରୁ ଆଉଟପୁଟ୍ ସଂଗ୍ରହକାରୀ ଆରୁ ଏମିଟରକେ ନିଆଯାଏସି । ସିଇ ବିନ୍ୟାସକେ ଗ୍ରାଉଣ୍ଡ୍ ଏମିଟର୍ ବିନ୍ୟାସ ବି କୁହାଯାଏସି । ଏସ୍ ଏଲ୍ ୧୦୦ (ଏନ୍ ପି ଏନ୍), ଏସ୍ କେ ୧୦୦ (ପି ଏନ୍ ପି) ବୈଶିଷ୍ଟ୍ୟ ଲାଗି ବ୍ୟବହାର୍ କରାଯାଏସି ।

ପ୍ରକ୍ରିୟା (ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) : CE ମୋଡ୍ ଲାଗି

୧. ଉପ୍‌ରେ ଦିଆଯାଇଥିବା ସର୍କିଟ୍‌କେ ସେଟଅପ୍ କରୁନ୍ । ଚିତ୍ରକେ ଦେଖି କରି ପ୍ୟାଚ୍ କର୍ଡ ମାନ୍‌କେ ଗୁଟେ ଗୁଟେ କରି ଜୁଡ଼ୁନ୍ ।

୨. ଦୁହି ଭୋଲଟ୍‌ମିଟର୍ (୧V ଆରୁ ୧୦V) ଭିତ୍‌ରିଆ ଭାବେ ହେଇଛେ ।

୩. ମଲ୍ଟିମିଟର ଜୁଡ଼ି କରି ମାପ ।

୪. ମାପ୍‌ବାର୍ ଲାଗି ଦୟାକରି ପ୍ରଶିକ୍ଷଣ କି ଶିକ୍ଷକଙ୍କୁ ଡାକିକରି ସର୍କିଟ ଦେଖାଉନ୍ ।

୫. ସବୁ ସଂଯୋଗର ମାପ୍‌ଲା ପରେ, ପହେଲା ସବୁ ପରିବର୍ତ୍ତନଶୀଲ୍ ପୋଟେଣ୍ଟିଓମିଟର୍‌କେ (୦) କରୁନ୍ ।

୬. ଉପକରଣ୍‌ରେ ପାୱାର୍ ଚାଲୁ କରୁନ୍ ।

୭. ବେସ୍ ଆଉ ଏମିଟର୍ ମଝିରେ ସଂଯୁକ୍ତ ଭୋଲ୍‌ଟେଜ୍ ଯୋଗାଣକେ ଇନେ V_{BB} କହେସନ୍ ଆଉ କଲେକ୍ଟର ଆରୁ ଏମିଟର ମଝିରେ ସଂଯୁକ୍ତ ଭୋଲ୍‌ଟେଜ୍ ଯୋଗାଣକେ V_{cc} କହେସନ୍ କରେଣ୍ଟ ଯାହା I_B ନାମ୍ ବେସ୍ ଆଉ ବେସ୍ ଏମିଟର୍ ଜଙ୍କସନ୍ ଭିତ୍‌ରେ ଭୋଲ୍‌ଟେଜ୍ ପ୍ରବେଶ କରୁଛେ ଯାହାକେ V_{BE} କୁହାଯାଏସି । ସିଲିକନ୍ ଟ୍ରାଞ୍ଜିଷ୍ଟର୍ ଲାଗି (ଆମେ ଇଠାନେ ଟ୍ରାଞ୍ଜିଷ୍ଟର୍ ଏସ୍ ଏଲ୍ ୧୦୦ ବ୍ୟବହାର୍ କରିଥିଲୁ ଯେନଟା କି ସିଲିକନ୍‌ରେ ତିଆରି NPN ଟ୍ରାଞ୍ଜିଷ୍ଟର) । କଲେକ୍ଟର୍ ଏମିଟର୍ ଜଙ୍କସନ୍ ଭିତ୍‌ରେ ଭୋଲ୍‌ଟେଜ୍‌କେ V_{CE} କୁହାଯାଏସି ।

୮. ପହେଲା ପୋଟେଣ୍ଟିଓମିଟର୍ ପି୨ (୧-୧୦V ପରିବର୍ତ୍ତନଶୀଳ ଭୋଲ୍‌ଟେଜ୍) କେ କିଛି ସ୍ଥିର୍ ଭୋଲଟେଜ୍ ଯେନଟାକି 0V ନାଇହେଲେ ୧V ରେ ରଖୁନ୍ ।

୯. ଇହାଛିନ୍ ୦.୧V ପଦକ୍ଷେପ୍‌ରେ ପୋଟେଣ୍ଟିଓମିଟର୍ P୧ ଶୂନ୍ ମୂଲ୍ୟରୁ ୧V ତକ୍ ଆନ ।

୧୦. P୧ କେ ପୋଟେଣ୍ଟିଓମିଟର ରୁ ୦.୧V ତକ୍ ଆନିକରି ବେସ୍ ବାୟାସିଂ ଭୋଲ୍‌ଟେଜ୍‌ରେ ସେଟ୍ କରୁନ୍ ଆରୁ ଆମିଟର୍ I_Bରେ ବେସ୍ କରେଣ୍ଟ ଦେଖୁନ୍, ଏହା ଶୂନ୍ ହେବା । ତଳେ ଜେନ୍ ଟେବୁଲ୍ ଦିଆଯାଇଛେ ହେତିରେ ଲେଖ ।

୧୧. ଇହାଛିନ୍ ଭୋଲ୍‌ଟେଜ୍‌ନ୍‌ବଢ଼ଉନ୍ ଆରୁ ୨୫୦μA ରେଞ୍ଜରେ ବେସ୍ କରେଣ୍ଟର ରିଡିଂ ଦେଖୁନ୍ ।

୧୨. ତୁମେ ଦେଖିବ ଯେ ଭୋଲଟେଜ୍ ବଢୁଛେ, ହେଥିର୍ ଲାଗି କମ୍ ପରିମାଣ୍‌ର କରେଣ୍ଟ ରଖିବ । ୦.୫V ନାଇହେଲେ ୦.୬V ପାଖାପାଖି କରେଣ୍ଟ ବେଶି ବଢ଼ସି ।

୧୩. ଇନପୁଟ୍ ଭୋଲଟେଜ୍‌ରେ ସବୁ ମାପ୍ କର ଲେଖ ।

୧୪. ସ୍ଥିର୍ ଭୋଲ୍‌ଟେଜ୍ V_{CE}ର ଆର୍‌ଗୁଟେ ମୂଲ୍ୟ ଲାଗି ଯଥାକ୍ରମେ 2V, 4Vରେ ପ୍ରକ୍ରିୟାକେ ଆଉ ଥରେ କରମା ଆଉ ଦୁସ୍‌ରା ଦୁସ୍‌ରା V_{BE} & I_B ପାଠ୍ୟ ସେଟ୍ ଲାଗି ରେକର୍ଡ କର୍‌ବାର୍ ପ୍ରକ୍ରିୟା ବିନ୍ଦୁ ୯ ରୁ ୧୨କେ ଆଉ ଥରେ ଦେଖୁନ୍ ଆର୍ ଇତାକେ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀଥି-I ରେକର୍ଡ କରୁନ୍ ।

୧୫. X ଅକ୍ଷ ଥି V_{BE} ଆଉ y ଅକ୍ଷର ଥି I_B ସାଙ୍ଗେ ଗ୍ରାଫ୍ କାଟୁନ୍ ।

ପ୍ରକ୍ରିୟା (ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (ଏନ୍ ପି ଏନ୍)) :

୧. ସଂଯୋଗ୍ ଉପରେ ଥିବା ବାଗିର୍ ସମାନ୍ ହେବା ।

୨. ସବୁ ସଂଯୋଗର ମାପ୍, ପହେଲା ସବୁ ପରିବର୍ତ୍ତନଶୀଳ ପୋଟେଣ୍ଟିଓମିଟରକେ ଶୂନ୍ ଥି ରଖୁନ୍ ।

୩. ଉପକରଣ୍ର ପାୱାର ଚାଲୁ କରୁନ୍ ।

୪. ପୋଟେଣ୍ଟିଓମିଟର (ଯାହା ଉପକରଣ ବାମ ପାର୍ଶ୍ୱରେ ରଖାଯାଇଥାଏ) P ୧ (0-୧V)କେ କିଛି ପରିମାଣର୍ ପରିବର୍ତ୍ତନ କରୁନ୍, ଯେନ୍ଥି ଲାଗି ସେ ବେସ୍ କରେଣ୍ଟ I_B ଆମିଟରରେ ୧୦ μA ହେବା ।

୫. ଇହାଛିନ୍ ପୋଟେଣ୍ଟିଓମିଟର୍ P2 କେ ପ୍ରାରମ୍ଭିକ ଶୂନ୍ ମୂଲ୍ୟ ଥି 10V ତକ୍ 1V କରୁନ୍ ।

୬. P2 (ଉପକରଣର ଭୁଜ୍ନି ପାଖେ) ପୋଟେଣ୍ଟିଓମିଟରକେ 1V ଭୋଲ୍ଟେଜ୍ରେ ପରିବର୍ତ୍ତନ୍ କରି କଲେକ୍ଟର୍ ବାୟାସିଂ ଭୋଲଟେଜ୍କେ ସେଟ୍ କରୁନ୍ ଆଉ ଆମିଟର I_C ରେ କଲେକ୍ଟର କରେଣ୍ଟ ଦେଖ୍ମା, ଇତାର୍ ପହେଲାରୁ ଶୂନ୍ ହେବା ଆଉ କିଛି ମୂଲ୍ୟଥି ଅଟକି ଯିବା । (ଯଦିଓ ଇଟା ସାମାନ୍ୟ ଟିକେ ବଢ଼ିପାରେ) । ତଳେ ଯେନ୍ଅଛେ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ-II ରେ ପାଠ୍ୟମାନ୍କେ ଲେଖ୍ମା ।

୭. ଇହାଛିନ୍ ଭୋଲଟେଜ୍ ବଢ଼ାଉନ୍ ଆରୁ ୫୦ ମା ରେଞ୍ଜରେ କଲେକ୍ଟର କରେଣ୍ଟ୍ ର ଅନୁରୂପ ରିଡିଙ୍ଗ୍ ଦେଖୁନ୍ ।

୮. ଆପଣ୍ ଦେଖିବେ ଯେ କିଛି ଭୋଲ୍ଟେଜ୍ ପରେ କରେଣ୍ଟ୍ ସ୍ଥିର ହେଇଯାଏସି । ଆଉ ଗୁଟେ ସେଟ୍ ଲାଗି ସଂଗ୍ରାହକ କରେଣ୍ଟର୍ ଦାମ୍ ଅଲଗା ହେବା ।

୯. ଆଉଟପୁଟ୍ ଭୋଲ୍ଟେଜ୍ର ସବୁ ଫଳାଫଲ୍ ଟେବୁଲ୍ରେ ଲେଖ୍ମା ।

୧୦. ସ୍ଥିର କରେଣ୍ଟ୍ I_Bର ଅଲଗା ଗୁଟେ ମୂଲ୍ୟ ଲାଗି ଯଥାକ୍ରମେ 20μA, 30μAରେ ପ୍ରକ୍ରିୟା ଆଉ ଥରେ କରୁନ୍ ଆଉ V_{CE} & I_Cପାଠ୍ୟଗୁଡ଼ିକର୍ ଅଲଗା ସେଟ୍ ଲାଗି ରେକର୍ଡ କର୍ବାର୍ ଲାଗି ପ୍ରକ୍ରିୟା ବିନ୍ଦୁ ୯ ରୁ ୧୨ କେ ଆଉ ଥରେ ଅନୁସରଣ୍ କର୍ମା ଆଉ ସେଗୁଡ଼ାକେ ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀରେ-II ରେ ରେକର୍ଡ କର୍ମା ।

୧୧. X ଅକ୍ଷଥି V_{CE} ଆଉ y ଅକ୍ଷରେ I_C ସାଙ୍ଗେ ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ାକ ଅଙ୍କନ କରୁନ୍ ।

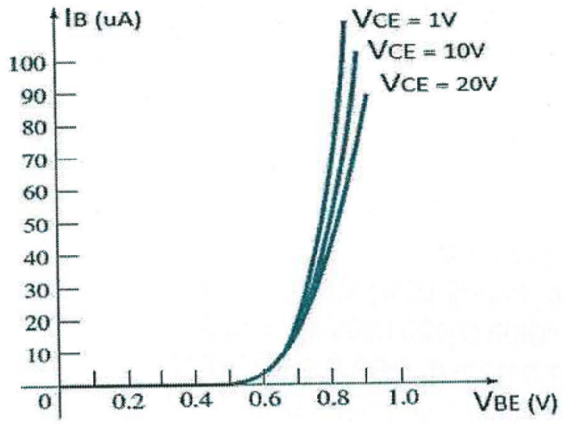
ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ -I (ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) :

Sl. No.	V_{CE} = 1 V		V_{CE} = 2 V		V_{CE} = 3 V		V_{CE} = 4 V		V_{CE} = 15 V	
	V_{BE} (V)	I_B (μA)	V_{BE} (V)	I_B (μA)	V_{BE} (V)	I_B (μA)	V_{BE} (V)	I_B (μA)	V_{BE} (V)	I_B (μA)
1										
2										
3										
4										
5										

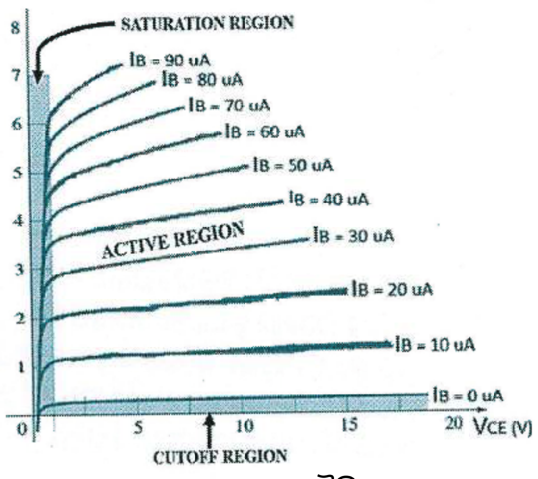
ପର୍ଯ୍ୟବେକ୍ଷଣ ସାରଣୀ -I (ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ (NPN)) :

Sl. No.	$I_B = 10\ \mu A$		$I_B = 20\ \mu A$		$I_B = 30\ \mu A$		$I_B = 40\ \mu A$		$I_B = 50\ \mu A$	
	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)	V_{CE} (V)	I_C (mA)
1										
2										
3										
4										
5										

ଗ୍ରାଫ୍ :



ଇନପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ



ଆଉଟପୁଟ୍ ବୈଶିଷ୍ଟ୍ୟ

ପରୀକ୍ଷାର୍ ଶେଷ୍ କଥା :

Experiment No. : 6

AIM OF THE EXPERIMENT:

To draw the drain and transfer characteristics of a given FET.

- To find the drain resistance (ra), amplification factor (μ) and tans-conductance (gm) of the given FET.

EQUIPMENT REQUIRED :

- FET(BFW-10).
- Regulated power supplies.
- Voltmeter(0-20V).
- Ammeter (0-100mA).
- Connecting wires.

THEORY:

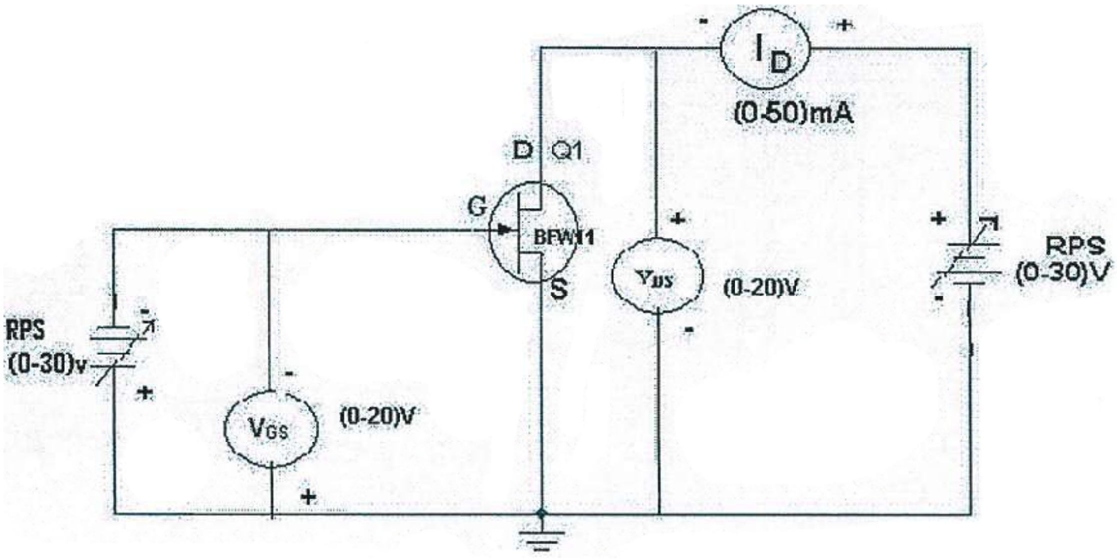
A FET is a three terminal device, having the characteristics of high input impedance and less noise, the Gate to source junction of the FET is always reverse biased. In response to small applied voltage from drain to source, the n-type bar acts as sample resistor, and the drain current increases linearly with V_{DS}. with increases in I_D the ohmic voltage drop between the source and the channel region reverse biases the junction and the conducting position of the channel begins to remain constant. The V_{DS}os at this instant is called "pinch of voltage".

If the gate to source voltage (V_{GS}) is applied in the direction to provide additional reverse bias, the pinch of voltage will decreased.

In amplifier application, the FET is always used in the region beyond the pinch-off.

- $I_D = I_{DSS} (1-V_{GS}/V_p)^2$

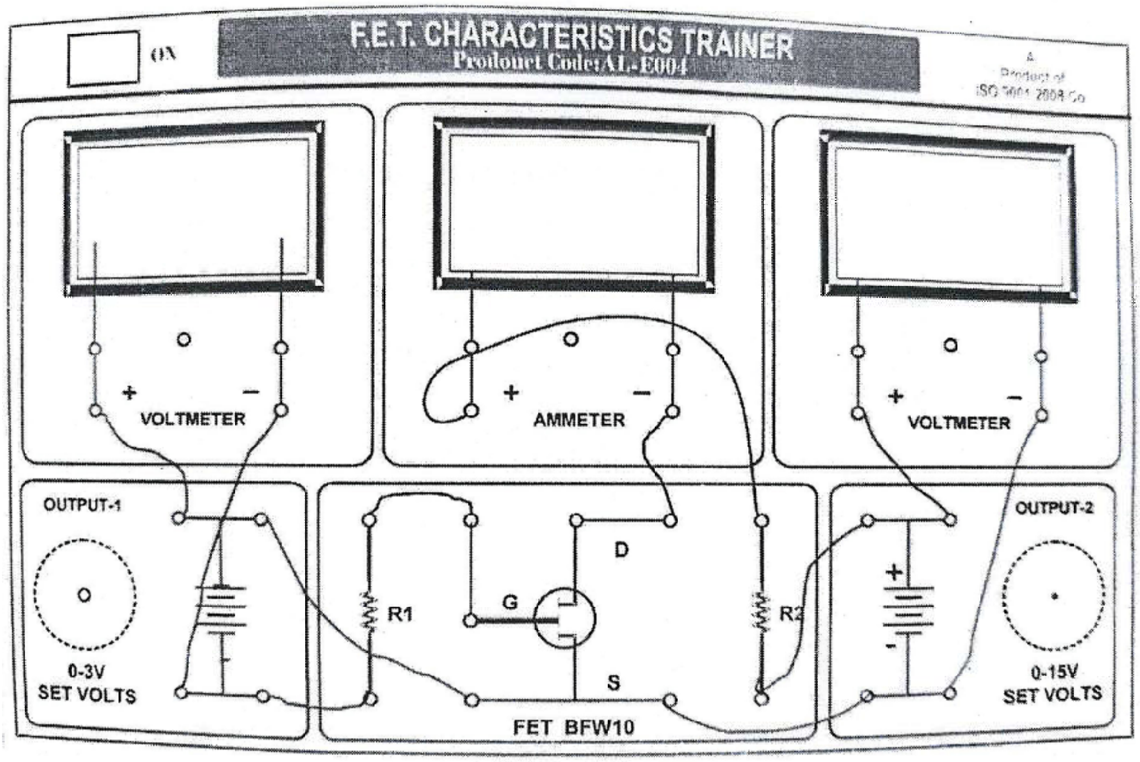
CIRCUIT DIAGRAM :



PROCEDURE :

1. All the connection are made as per the connection & circuit diagram
2. Verify the connections, must be proper in all respect. Wrong or loose connections may cause hazards.
3. To plot the drain characteristics, keep V_{GS} constant at 0V
4. Vary the V_{DD} and observe the values of V_{DS} and I_D.(don't vary the voltage V_{DD} more than 20V since FET is low voltage device)
5. Repeat the above steps 2,3 for different values of V_{GSS} at 0.5V to 3V.
6. All the reading are tabulated.
7. To plot the transfer characteristics, keep V_{DS} constant at 3V.
8. Vary V_{GS} and observe the values of V_{GS} and I_D.
9. Repeat steps 6 and 7 for different values of V_{DS} at 5V and 7.5V.
10. The readings are tabulated.
11. From drain characteristics, calculate the values of dynamic resistance (r_d) by using the formula $r_d = \triangle V_{DS}/\triangle I_D$
12. From transfer characteristics, calculate the value of trans-conductance (g_m) by using the formula Gm = △Id/△Vds. $g_m = \triangle I_D / \triangle V_{DS}$
13. Amplification factor $\mu = \triangle V_{DS} / \triangle V_G$

CONNECTION DIAGRAM FOR FET CHARACTERISTICS:



DRAIN CHARACTERISTICS :

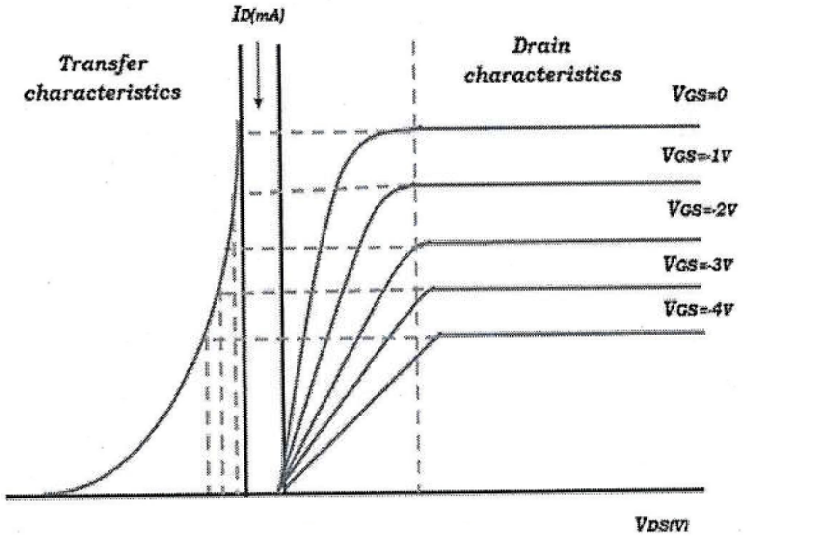
Serial Number	V_{GS} = 0V		V_{GS} = 1V		V_{GS} = 2V	
	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)
1						
2						
3						

TRANSFER CHARACTERISTICS :

Serial Number	V_{DS} = 0.5V		V_{DS} = -5V		V_{DS} = 0.5V		V_{DS} =-10V	
	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)

MODEL DESIGN :

TRANSFER CHARACTERISTICS AND DRAIN CHARACTERISTICS



JEET Transfer Characteristics from Drain Characteristics

PRECAUTIONS :

- The three terminals of the FET must be carefully identified.
- Practically FET contains four terminals, which are called source, drain, gate, substrate.
- Source and substracts should be short circuited.
- Voltage exceeding the rating of the FET should not be applied.

RESULT:

- The drain and transfer characteristics of a given FET are drawn.
- The dynamic resistance ((r_a), amplification factor (μ) and transconductance ((g_m) of the given FET are calculated.

Conclusion:

ପରୀକ୍ଷଣ ନଂ. - ୬

ପରୀକ୍ଷାର ଉଦ୍ଦେଶ୍ୟ :

FET ର V-I (ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକର ଅଧ୍ୟୟନ)

ଏହି ଦିଆଯାଇଥିବା FET ର drain ପ୍ରତିରୋଧ (r_a) ବୃଦ୍ଧି ଗୁଣକ (μ) ଓ ଟ୍ରାନ୍ସ-କଣ୍ଡକ୍ଟାନ୍ସ (g_m) ର ମୂଲ୍ୟ ନିର୍ଣ୍ଣୟ କରିବା ।

ଆବଶ୍ୟକ ଉପକରଣଗୁଡ଼ିକ :

- FET (BFW-10) ।
- ନିୟନ୍ତ୍ରିତ ପାୱାର ସପ୍ଲାୟ୍ ।
- ଭୋଲ୍ଟ ମିଟର (୦-୨ ଭୋଲ୍ଟ)
- ଏମ୍ ମିଟର (୦-୧୦୦ମିଏ)
- ସଂଯୋଗ କରାଯାଉଛି ତାର ।

ସିଦ୍ଧାନ୍ତ :

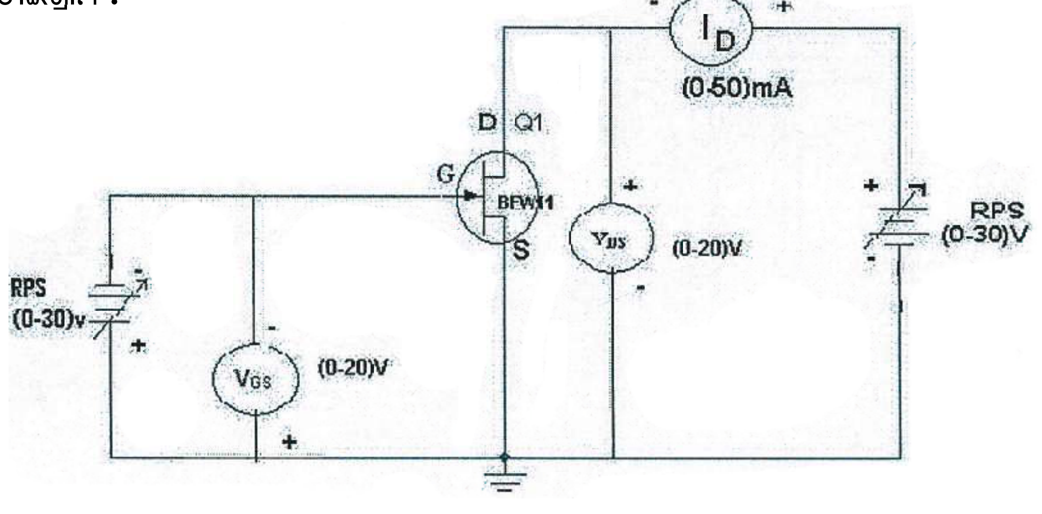
ଏକ FET ହେଉଛି ଏକ ତିନୋଟି ଟର୍ମିନାଲ ଡିଭାଇସ୍, ଯାହାର ବୈଶିଷ୍ଟ୍ୟ ହେଉଛି ଉଚ୍ଚ ଇନପୁଟ ଇମ୍ପିଡାନ୍ସ ଓ କମ, ନଏଜ । FETର Gate ଓ Source ମଧ୍ୟରେ ଯଂକ୍ସନ ସର୍ବଦା ରିଭର୍ସ ବାଏସ, ଥାଏ । Drain ରୁ Source ପର୍ଯ୍ୟନ୍ତ ଛୋଟ ପ୍ରୟୋଗ ଭୋଲଟେଜର ପ୍ରତିକ୍ରିୟାରେ, n-ଟାଇପ୍ ବାର୍ ନମୁନା ପ୍ରତିରୋଧକ ଭାବରେ କାର୍ଯ୍ୟ କରେ ଏବଂ ଡ୍ରେନ୍ କରେ V_{DS} ସହିତ ରେଖୀୟ ଭାବରେ ବୃଦ୍ଧି ପାଏ । I_D ବୃଦ୍ଧି ପାଇବା ସହିତ Source ଓ Channel ମଧ୍ୟରେ ଥିବା ଓହମିକ୍ ଭୋଲଟେଜ୍ ଡ୍ରପ୍, ଯଂକ୍ସନ୍‌କୁ ଅଧିକ ରିଭସଣ ବାଏସ୍, କରାଏ ଏବଂ ପରିଚାଳନା ସ୍ଥିତି ର Channel ଟି ସ୍ଥିର ରହିବା ଆରମ୍ଭ କରେ । ଏହି ମୂହୁର୍ତ୍ତରେ V_{DS} ମୂଲ୍ୟକୁ "ପିଞ୍ଚ-ଅଫ ଭୋଲ୍‌ଟେଜ୍" ବୋଲି କୁହାଯାଏ

ଯଦି ଏହି ଗେଟ୍ ଓ ସୋର୍ସ ମଧ୍ୟରେ ଭୋଲଟେଜ୍ (V_{GS}) ଲାଗୁ କରାଯାଏ ଯାହା ଅଧିକ ରିଭସଣ ବାଏସ ଦିଏ, ପିଞ୍ଚ-ଅଫ ଭୋଲଟେଜ୍‌କୁ ହ୍ରାସ କରାଏ ।

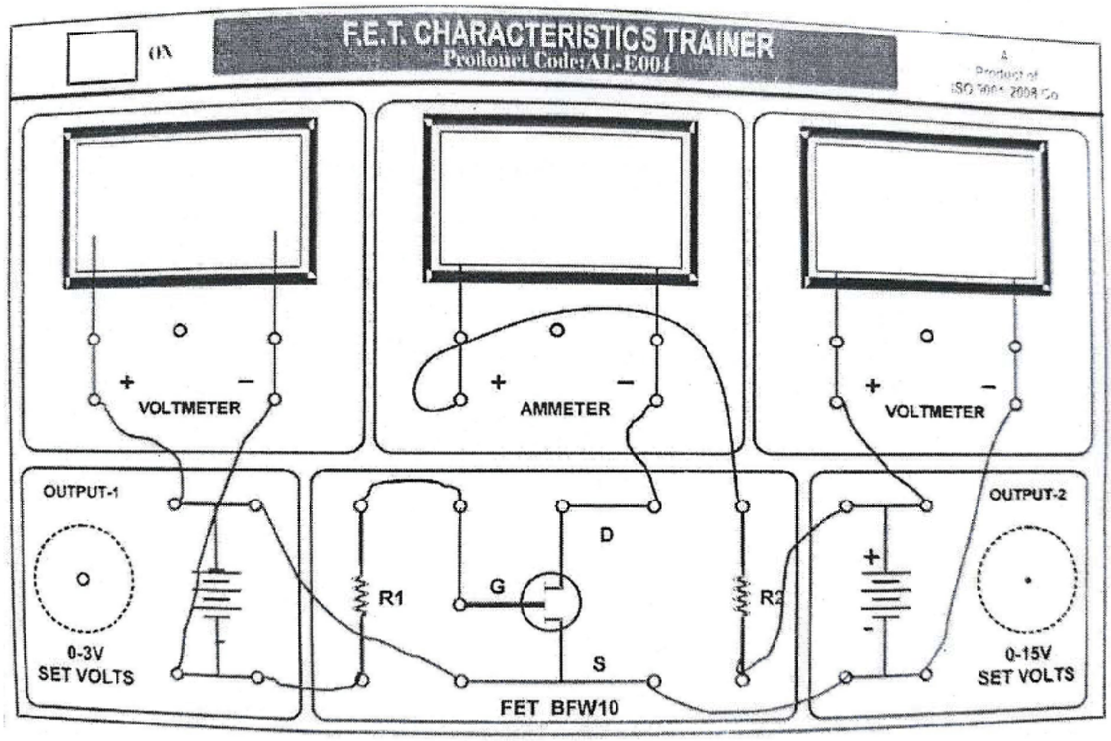
ଆମ୍ପ୍ଲିଫାୟର୍ ପ୍ରୟୋଗରେ, FETକୁ ପିଞ୍ଚ-ଅଫ , ବାହାରେ ଥିବା ଅଞ୍ଚଳରେ ସର୍ବଦା ବ୍ୟବହାର କରାଯାଏ ।

- $I_D = I_{DSS} (1 - V_{GS}/V_p)^2$

ସର୍କିଟ୍ ଡାଇଗ୍ରାମ :



CONNECTION DIAGRAM FOR FET CHARACTERISTICS:



ପ୍ରକ୍ରିୟା :

୧. ସମସ୍ତ ସଂଯୋଗଗୁଡ଼ିକୁ ସଂଯୋଗ ଏବଂ ସର୍କିଟ, ଚିତ୍ରାନୁସାରେ କରାଯାଇଛି ।

୨. ସଂଯୋଗଗୁଡ଼ିକୁ ସୂଚିତ କରନ୍ତୁ, ସମସ୍ତ କ୍ଷେତ୍ରରେ ସଠିକ୍ ହେବା ଜରୁରୀ । ଭୁଲ୍ କିମ୍ବା ଖାଲି ସଂଯୋଗଗୁଡ଼ିକ ବିପଦ ସୃଷ୍ଟି କରିପାରେ ।

୩. ଡ୍ରେନ୍ characteristics ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ପ୍ଲଟ କରିବାକୁ V_{GS} 0V ରେ ସ୍ଥିର ରଖନ୍ତୁ ।

୪. V_{DD} ର ବିଭିନ୍ନ ମୂଲ୍ୟକୁ ବଦଳାନ୍ତୁ ଏବଂ V_{DS} ଓ I_D ର ମୂଲ୍ୟଗୁଡ଼ିକୁ ଦେଖନ୍ତୁ । (V_{DD} କୁ 20V ରୁ ଅଧିକ ବଦଳାନ୍ତୁ ନାହିଁ କାରଣ FET ଏକ କମ ଭୋଲଟେଜ୍, ଡିଭାଇସ)

୫. ଉପରୋକ୍ତ ପଦକ୍ଷେପ 2 ଏବଂ 3 କୁ V_{GSS} ର ବିଭିନ୍ନ ମୂଲ୍ୟ ($0.5V$ ରୁ $3V$. ପର୍ଯ୍ୟନ୍ତ) ପାଇଁ ପୁନରାବୃତ୍ତି କରନ୍ତୁ ।

୬. ସମସ୍ତ ପଠନାଂଶକୁ ଟ୍ୟାବଲେଡ୍ ଆକାରରେ ପ୍ରସ୍ତୁତ କରାଯାଇଛି ।

୭. ଟ୍ରାନ୍ସଫର ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକ ପ୍ଲଟ କରିବାକୁ V_{DS} କୁ 3V ରେ ସ୍ଥିର ରଖନ୍ତୁ ।

୮. V_{GS} ର ମୂଲ୍ୟକୁ ବଦଳାନ୍ତୁ ଏବଂ V_{GS} ଓ I_D ର ମୂଲ୍ୟଗୁଡ଼ିକୁ ଦେଖନ୍ତୁ ।

୯. V_{DS} ର ବିଭିନ୍ନ ମ୍ୟଲ୍ୟ (5V ଏବଂ 7.5V) ପାଇଁ ପଦକ୍ଷେପ 6 ଏବଂ 7 କୁ ପୁଣିଥରେ କରନ୍ତୁ ।

୧୦. ପଠନାଂଶକୁ ଟ୍ୟାବଲେଟେଡ୍ ଆକାରରେ ପ୍ରସ୍ତୁତ କରାଯାଇଛି ।

୧୧. ଡ୍ରେନ୍ ବୈଶିଷ୍ଟ୍ୟରୁ $r_d = \triangle V_{DS}/\triangle I_D$ ସୂତ୍ର ବ୍ୟବହାର କରି ଗତିଶୀଳ ପ୍ରତିରୋଧ / ଡ୍ରେନ ଭାଲାମିକ୍ ପ୍ରତିରୋଧ (r_d)ର ମୂଲ୍ୟ ଗଣନା କରନ୍ତୁ ।

୧୨. $g_m = \triangle I_D / \triangle V_{DS}$ ସୂତ୍ର ବ୍ୟବହାର କରି ଟ୍ରାନ୍ସ-କଣ୍ଡକ୍ଟନ୍ସ (g_m) ର ମୂଲ୍ୟ ଗଣନା କରନ୍ତୁ ।

୧୩. ଆମ୍ପ୍ଲିଫିକେସନ୍ ଫ୍ୟାକ୍ଟର $\mu = \triangle V_{DS} / \triangle V_G$

DRAIN CHARACTERISTICS :

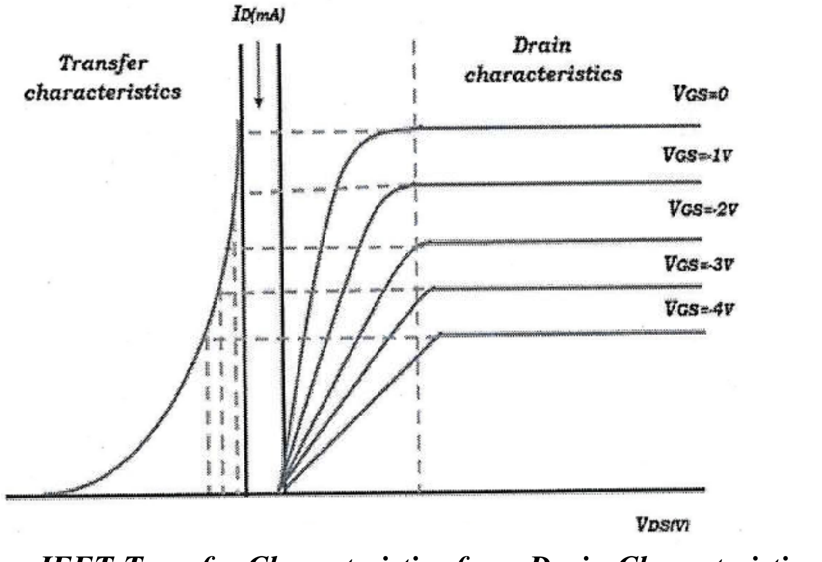
କ୍ରମିକ ସଂଖ୍ୟା	V_{GS} = 0V		V_{GS} = 1V		V_{GS} = 2V	
	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)
1						
2						
3						

TRANSFER CHARACTERISTICS :

କ୍ରମିକ ସଂଖ୍ୟା	V_{DS} = 0.5V		V_{DS} = -5V		V_{DS} = 0.5V		V_{DS} =-10V	
	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)

MODEL DESIGN :

TRANSFER CHARACTERISTICS AND DRAIN CHARACTERISTICS



JEET Transfer Characteristics from Drain Characteristics

ସାବଧାନୀ :

- FET ର ତିନୋଟି ଟର୍ମିନାଲ୍ ଗୁଡ଼ିକ ଯନ୍ତ୍ରର ସହିତ ଚିହ୍ନଟ ହେବା ଜରୁରୀ ।
- ବ୍ୟବହାରକାରୀ ହିସାବରେ FET ଚାରୋଟି ଟର୍ମିନାଲ୍, ଧାରଣ କରେ, ଯାହାକୁ ସୋର୍ସ, ଡ୍ରେନ୍, ଗେଟ୍, ସବଷ୍ଟ୍ରେଟ୍ କୁହାଯାଏ ।
- ସୋର୍ସ ଏବଂ ସବଷ୍ଟ୍ରାଟ ସର୍ଟ ସର୍କିଟ୍ ହେବା ଉଚିତ୍ ।
- FET ର ମୂଲ୍ୟାୟନ ଅତିକ୍ରମ କରୁଥିବା ଭୋଲଟେଜ୍ ପ୍ରୟୋଗ କରାଯିବା ଉଚିତ୍ ନୁହେଁ ।

ଫଳାଫଳ :

- ଦିଆଯାଇଥିବା FET ର ଡ୍ରେନ୍ ଏବଂ ଟ୍ରାନ୍ସଫର ଚରିତ୍ରଗୁଡ଼ିକୁ ଆଙ୍କିତ କରାଯାଇଛି ।
- ଦିଆଯାଇଥିବା FET ର ଡାଇନାମିକ, ପ୍ରତିରୋଧ (r_d), amplification ଫ୍ୟାକ୍ଟର (μ) ଏବଂ ଟ୍ରାନସ୍କଣ୍ଡ୍ୟୁକ୍ଟାନ୍ସ (g_m) ଗଣନା କରାଯାଏ ।

ପରୀକ୍ଷାର ଉପସଂହାର :

ପରୀକ୍ଷଣ ନଂ. - ୬

ପରୀକ୍ଷାର ଲକ୍ଷ୍ୟ :

ଦିଆଯାଇଥିବା FET ର ଡ୍ରେନ୍ ଟ୍ରାନ୍ସଫର୍ କାରାକ୍ଟରିଷ୍ଟିକ୍ସ ଅଙ୍କନ କର୍‌ମା ।

ଦିଆଯାଇଥିବା FET ର ଡ୍ରେନ୍ ପ୍ରତିରୋଧ (r_a) ବୃଦ୍ଧି ଗୁଣକ୍ (μ) ଓ ଟ୍ରାନ୍ସ-କଣ୍ଡକ୍ଟାନ୍ସ (g_m) ଖୁଜିକରି ବାହାର କର୍‌ମା ।

ଜରୁରୀ ଜିନିଷ୍‌ମାନେ :

- FET (BFW-10) ।
- ନିୟନ୍ତ୍ରିତ ପାଓ୍ୱାର ସପ୍ଲାଏ ।
- ଭୋଲ୍ଟ ମିଟର (୦-୨ ଭୋଲ୍ଟ)
- ଏମ୍ ମିଟର (୦-୧୦୦ଏମଏ)
- ଯୁଡ଼୍‌ବାର୍ ତାର ।

ତତ୍ତ୍ୱ :

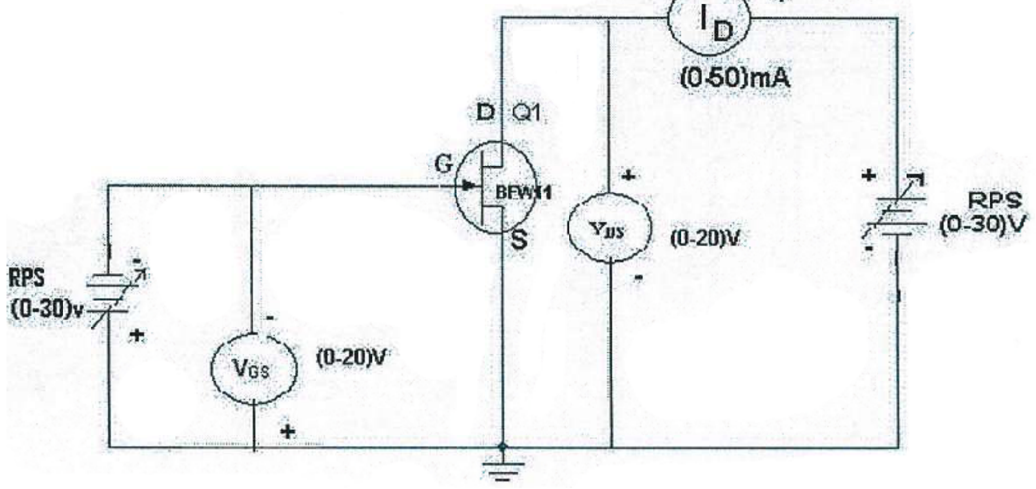
ଗୁଟେ FET ହେଉଛେ ତିନ୍‌ଟା ଟର୍ମିନାଲ ମଲ୍ଟି-ଡିଭାଇସ୍, ଯାହାର୍ ଗୁଣ୍ ହେଉଛେ ବେଶି ଇନପୁଟ ଇମ୍ପିଡାନ୍ସ ଆଉ କମ ନଏଜ । FETର Gate ଓ Source ଯଂକ୍ସନ ସବୁବେଳେ ରିଭର୍ସ ବାଏସ ଥିସି । Drain ରୁ Source କେ ଦିଆଯାଇଥିବା ଛୋଟ ପ୍ରୟୋଗ୍ ଭୋଲ୍‌ଟେଜ୍‌ର ପ୍ରତିକ୍ରିୟାରେ, n-ଟାଇପ୍ ବାର୍ ନମୁନା ପ୍ରତିରୋଧକ୍ ହିସାବ୍‌ରେ କାମ୍ କର୍‌ସି ଆଉ ଡ୍ରେନ୍ କରେ V_{DS} ସାଙ୍ଗେ ଚାଳନ୍ ବଢ଼୍‌ବାର୍ ଲାଗି ସିଧା ହେସି । I_D ବଢ଼୍‌ବାର୍ ସାଙ୍ଗେ Source ଆଉ Channel ଅଞ୍ଚଲ୍ ସାଧାରଣ୍ ଭୋଲ୍‌ଟେଜ୍ ଗ୍ରାହକ୍‌ର ରିଭର୍ସ ବାଇସ୍ କର୍‌ସି ଆଉ Channel ରହଣୀ ସ୍ଥିର୍ ରହେସି । ଇ ସମୟ୍‌ରେ V_{DS} କେ "ପିଞ୍ଚ-ଅଫ ଭୋଲ୍‌ଟେଜ୍" ବୋଲି କହେସନ୍ ।

ଯଦି ଇ ଗେଟ୍ ଓ ସୋର୍ସ ମଝିରେ ଭୋଲଟେଜ୍ (V_{GS}) ଅତିରିକ୍ତ ରିଭର୍ସ ବାଇସ୍ ଦେଇଥିବା ଦିଗ୍‌କେ ଦିଆଯାଏସି, ତେବେ ପିଞ୍ଚ-ଅଫ ଭୋଲଟେଜ୍ କମିଯିବା ।

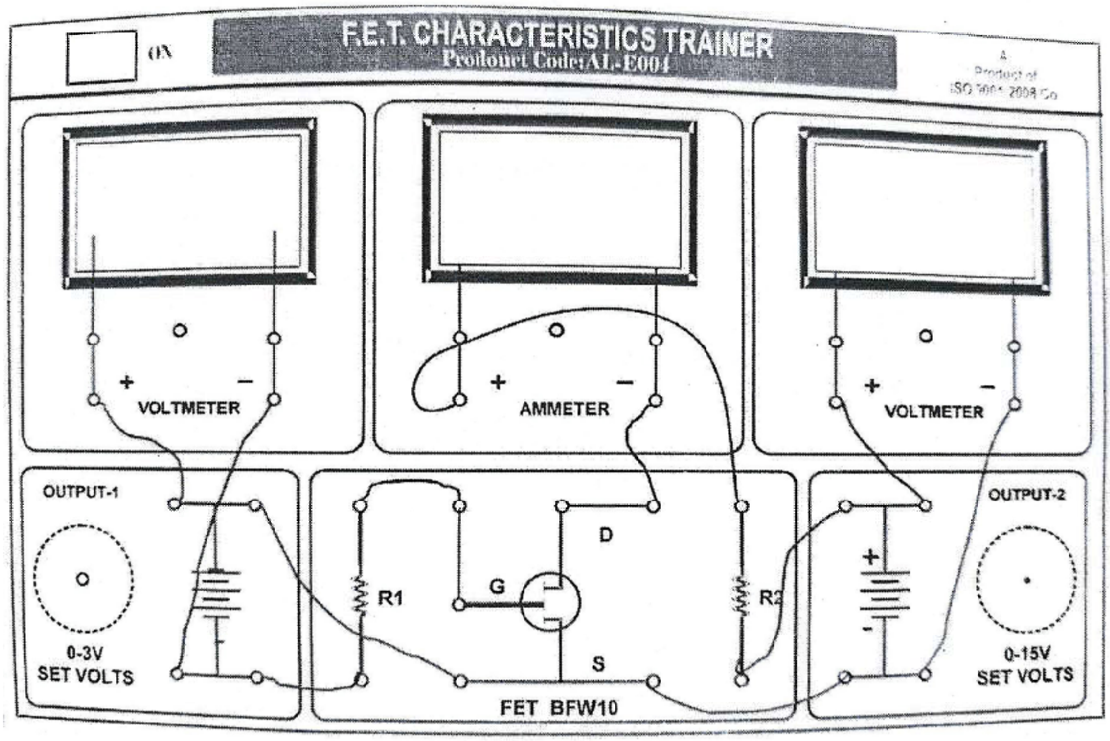
ଗୁଟେ ଆମ୍ପ୍ଲିଫାୟର୍ କାମ୍‌ରେ, FET ସଦା ଶେଷ ପିଞ୍ଚ-ଅଫ ଅଞ୍ଚଳରେ ବ୍ୟବହାର କର୍‌ସନ୍ ।

- $I_D = I_{DSS} (1 - V_{GS}/V_p)^2$

ସର୍କିଟ୍ ଡାଇଗ୍ରାମ :



CONNECTION DIAGRAM FOR FET CHARACTERISTICS:



ପ୍ରକ୍ରିୟା :

୧. ସବୁ ସଂଯୋଗଗୁଡ଼ାକେ ସଂଯୋଗ ଆଉ ସର୍କିଟ, ଚିତ୍ର ହିସାବେ କରାଯାଇଛେ ।

୨. ସଂଯୋଗଗୁଡ଼ାକ ସୂଚିତ୍ କରୁନ୍, ସବୁଠାନେ ସଠିକ୍ ହେବାର୍ ଜରୁରୀ ଆଏ । ଭୁଲ୍ କି ଖାଲି ସଂଯୋଗଗୁଡ଼ାକ ବିପଦ୍ ତିଆର୍ କରିପାର୍‌ବା ।

୩. ଡ୍ରେନ୍ characteristics ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ାକ ପ୍ଲଟ କର୍‌ବାକେ V_{GS} 0V ରେ ସ୍ଥିର ରଖୁନ୍ ।

୪. V_{DD} ର ଭିନ୍ ଭିନ୍ ମୂଲ୍ୟକେ ବଦଳାଉନ୍ ଆରୁ V_{DS} ଆଉ I_D ର ମୂଲ୍ୟଗୁଡ଼ାକେ ଦେଖୁନ୍ । (V_{DD} କେ 20V ରୁ ଅଧିକା ନାଇ ବଦଳାଉନ୍ । କାରଣ୍ FET ଗୁଟେ କମ୍ ଭୋଲଟେଜ୍, ଡିଭାଇସ ଆଏ)

୫. ଉପରେ ପଦକ୍ଷେପ୍ 2 ଆଉ 3 କେ V_{GS} ର ଭିନ୍ ଭିନ୍ ମୂଲ୍ୟ (*0.5V* ରୁ *3V* ତକ୍) ଲାଗି ଆଉଥରେ କରୁନ୍ ।

୬. ସବୁ ପଠନାଂଶକେ ଟ୍ୟାବଲେଡ୍ ଆକାର୍‌ରେ ତିଆର୍ କରାଯାଇଛେ ।

୭. ଟ୍ରାନ୍ସଫର ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ାକ ପ୍ଲଟ କରିବାକେ V_{DS} କେ 3V ରେ ସ୍ଥିର ରଖୁନ୍ ।

୮. V_{GS} ର ମୂଲ୍ୟକେ ବଦଳାଉନ୍ ଆରୁ V_{GS} ଆଉ I_D ର ମୂଲ୍ୟଗୁଡ଼ାକ ଦେଖୁନ୍ ।

୯. V_{DS} ର ଭିନ୍ ଭିନ୍ ମୂଲ୍ୟ (5V ଆଉ 7.5V) ଲାଗି ପଦକ୍ଷେପ୍ 6 ଆଉ 7 କେ ଆଉଥରେ କରୁନ୍ ।

୧୦. ପଠନାଂଶକେ ଟ୍ୟାବଲେଟେଡ୍ ଆକାର୍‌ରେ ତିଆର୍ କରାଯାଇଛେ ।

୧୧. ଡ୍ରେନ୍ ବୈଶିଷ୍ଟ୍ୟରୁ $r_d = \triangle V_{DS}/\triangle I_D$ ସୂତ୍ର ବେଭାର କରି ଚାଲୁଥିବାର୍ ପ୍ରତିରୋଧ / ଡ୍ରେନ ଭାଲାମିକ୍ ପ୍ରତିରୋଧ (r_d)ର ମୂଲ୍ୟ ଗଣନା କରୁନ୍ ।

୧୨. $g_m = \triangle I_D / \triangle V_{DS}$ ସୂତ୍ର ବେଭାର୍ କରି ଟ୍ରାନ୍ସ-କଣ୍ଡକ୍ଟନ୍ସ (g_m) ର ମୂଲ୍ୟ ଗଣ୍ନା କରୁନ୍ ।

୧୩. ଅମ୍ପ୍ଲିଫିକେସନ୍ ଫ୍ୟାକ୍ଟର୍ $\mu = \triangle V_{DS} / \triangle V_G$

DRAIN CHARACTERISTICS :

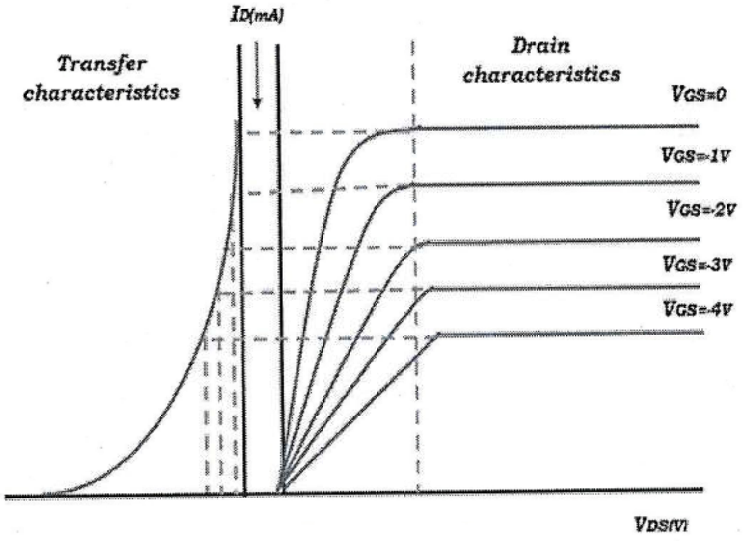
କ୍ରମିକ ସଂଖ୍ୟା	V_{GS} = 0V		V_{GS} = 1V		V_{GS} = 2V	
	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)	V_{DS} (V)	I_D (mA)
1						
2						
3						

TRANSFER CHARACTERISTICS :

କ୍ରମିକ ସଂଖ୍ୟା	V_{DS} = 0.5V		V_{DS} = -5V		V_{DS} = 0.5V		V_{DS} =-10V	
	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)	V_{GS} (V)	I_D (mA)

MODEL DESIGN :

TRANSFER CHARACTERISTICS AND DRAIN CHARACTERISTICS



JEET Transfer Characteristics from Drain Characteristics

ସାବଧାନୀ :

- FET ର ତିନ୍‌ଟା ଟର୍ମିନାଲ୍ ଗୁଡ଼ାକ ସାବଧାନ ଭାବେ ଚିହ୍ନଟ୍ କରମ୍ା ।
- FET ରେ ଚାର୍‌ଟା ଟର୍ମିନାଲ୍, ଧାରଣ କର୍‌ସି, ଯାହାକେ ସୋର୍ସ, ଡ୍ରେନ୍, ଗେଟ୍, ସବଷ୍ଟ୍ରେଟ୍ କୁହେସନ୍ ।
- ସୋର୍ସ ଆଉ ସବଷ୍ଟ୍ରାଟ ଛୋଟ୍ ସର୍କିଟ୍ କରମ୍ା ।
- FET ର ରେଟିଙ୍ଗ ରୁ ଅଧିକା ଭୋଲଟେଜ୍ ପ୍ରୟୋଗ୍ କରାଯିବାର୍ ଉପ୍‌ରେ ମନା ଅଛେ ।

ପରିଣାମ :

- ଗୁଟେ ନିର୍ଦ୍ଧାରିତ୍ FET ର ଡ୍ରେନ୍ ଆର୍ ଟ୍ରାନ୍ସଫର୍‌ର୍ଗୁଣ ଦର୍ଶାଯାଇଛେ ।
- ଏନ୍ତା ଦିଆଯାଇଥିବା FET ର ଡାଇନାମିକ୍, ପ୍ରତିରୋଧ୍ (r_d), amplification ଫ୍ୟାକ୍ଟର (μ) ଏବଂ ଟ୍ରାନସ୍କଣ୍ଡ୍ୟୁକ୍ଟାନ୍ସ (g_m) ହିସାବ କରାଯାଉଛେ ।

ପରୀକ୍ଷାର ଉପସଂହାର :

Experiment No. : 7

AIM OF THE EXPERIMENT : Application of op-amp as inverting and noninverting amplifier.

EQUIPMENT REQUIRED:

Power supplies:

- Dual DC power supply IC regulated ±15Vdc, 150Ma.
- DC power supply IC regulated 0-12V DC, 150Ma.
- Operated on mains power 230V, 50Hz ±10%

Digital meter:

- Voltmeter 20V

Components mounted on panels:

- 741 IC (Op-amp)
- Resistors
- Capacitors
- Multimeter

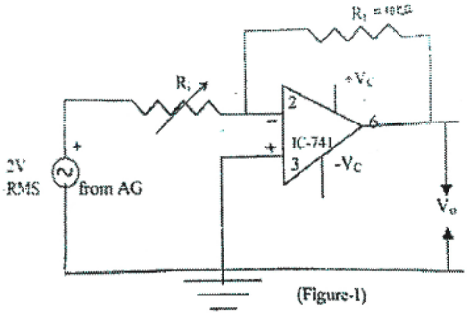
THEORY:-

An operational amplifier is a amplifier, which has high open loop gain, very high input impedance, very low output impedance and large bandwidth. It can be connected in two basic amplifier circuit;

1. The inverting and
2. The non-inverting

Virtually all others operational amplifier circuits are based in some these two basic configurations.

The inverting amplifier:



(Figure-1)

FIG. 1 illustrate the first basic operational amplifier configuration the inverting amplifier. In this circuit, the input signal is applied to the (-) terminal through Rin, with feedback returned through RF, by applying ideal operational amplifier properties, the distinguished features of this circuit may be analyzed as follows

Since the amplifier has infinite gain, it will developed it output voltage E_0 with zero input. The differential input is Es is made zero by driving the (-) voltage equal to the (+) voltage by connecting ground through a resistor R' therefore the full input voltage, Ein must appear Rin making current:

$$I_{in} = E_{in} / R_{in}$$

Also, since Is = 0 due to infinite input impedance, the input current, I_{in} must also flow in Rf, thus $I_f = I_{in}$

The output voltage E_0 appears across Rf and is negative due to sign inversion in the amplifier. Starting in term of E_0 and R_f then,

$I_f = (- E_0) / R_f$

Since I_{in} are equal, we may state $E_{in} / R_{in} = -E_o / R_f$ $E_{in} / E_o = -R_f / R_{in} = AV_o$

This gives the gain equation for ideal inverting amplifier, which can be varied from 0 to infinity either R_f or R_{in}

CIRCUIT DIAGRAM TO IMPLEMENT APPLICATION ON THE TRAINER KIT

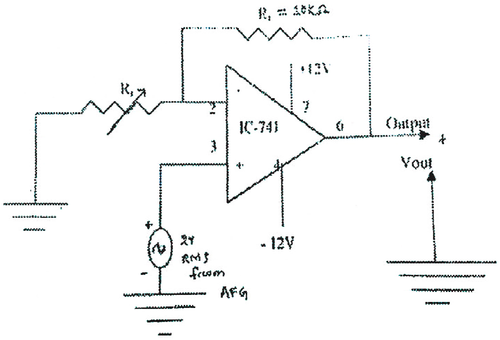
Procedure to follow:

1. Connect the circuit diagram as shown above,
2. Switch on the power to the trainer.
3. Apply the input DC signal to the circuit say in 1v. (measure this signal with the help of external multimeter.)
4. See the output voltage in the voltmeter which can read both +Ve and -Ve side.
5. We hereby applied the +ve signal, observe output will be the negative.
6. Record the reading in the tabulation column both input and output voltage.
7. Calculate the gain V_{out} / V_{in} and compare with the theoretical gain. Which can be obtained by the putting the value of R_f, R_1
8. Repear the procedure for the different set of readings.

V_{in}	V_{out}	Theoretical gain (R_f/R_1)	Practical gain (V_{out}/V_{in})

The Non-inverting amplifier :

The second basic configuration of the ideal op-amp is the non-inverting amplifier, shown in figure. in this circuit, voltage, Ein is applied to the (+)input, and a fraction of the output signal



Eo, is applied to the (-) input from the R_f-R_{in} voltage divider. since no input bais current flows in to either input terminal (as Ri is ideally infinite), and since $E_s = 0$, the voltage E_{in} is equal to E.

Hence by the

$$R_{in}*B_o-E_{in}(R_{in}+R_f)\ E_o/E_{in}=1+R_f/R_{in}=AV_o$$

The gives the gain equation for ideal Non-inverting amplifier, which varies from unity to infinity depending upon the combination of Rf and Rin.

Application of op-amp;

Amplification:

Inverting Amplifier: Op-amps can amplify an input signal while inverting its phase. This configuration is widely used in audio processing and signal conditioning.

Non-Inverting Amplifier: This configuration amplifies the input signal without inverting it, providing high input impedance and low output impedance, making it suitable for buffering applications.

Summing Amplifier:

Op-amps can sum multiple input voltages into a single output voltage. This is useful in audio mixing and signal processing applications where multiple signals need to be combined.

Filters:

Op-amps are used to create various types of filters, including low-pass, high-pass, band-pass, and band-stop filters. These filters are essential in audio processing, communication systems, and signal conditioning.

Comparators:

Op-amps can function as comparators, comparing two input voltages and providing a digital output indicating which input is higher. This application is common in analog-to-digital converters (ADCs) and threshold detection circuits.

Integration and Differentiation:

Op-amps can perform mathematical operations such as integration and differentiation, making them useful in analog computing applications.

Logarithmic Amplifiers:

These op-amps are used in applications requiring logarithmic signal processing, such as signal compression and decompression, and in industrial process control.

Voltage Followers:

Also known as buffer amplifiers, op-amps can be configured to provide high input impedance and low output impedance, isolating different stages of a circuit without loading the previous stage.

Procedure to follow:

1. Connect the circuit diagram as shown above.
2. Switch on the power of the trainer.
3. Apply the input DC signal to circuit say in IV. (measure the input signal with the help of external multimeter.)
4. See the output voltage in the voltmeter which can read both +ve and -ve side.
5. We hereby applied the +ve signal, and observe output will be pasitive.
6. Record the readings in the tabular column both input and output voltage,
7. Calculate the gain vout/vin and compare with the theoretical gain. Which can be obtained by the putting the values of RF, R1.
8. Repeat the procedure for the different set of readings.

V_{in}	V_{out}	**Theoretical gain ($1+R_f/R_1$)**	**Practical gain (V_{out}/V_{in})**

Conclusion:

ପରୀକ୍ଷଣ ନଂ. - ୭

ପରୀକ୍ଷାଣର ଲକ୍ଷ୍ୟ : ଇନଭର୍ଟି ଏବଂ ନନ୍-ଇନଭର୍ଟି ଆମ୍ପ୍ଲିଫାୟର ଭାବରେ ଅପ-ଆମ୍ପର ପ୍ରୟୋଗ ।

ଆବଶ୍ୟକ ଉପକରଣ :

ପାୱାର ଯୋଗାଣ :

- ଡୁଆଲ୍ DC ପାୱାର ଯୋଗାଣ IC ନିୟନ୍ତ୍ରିତ ±15Vdc, 150Ma ।
- DC ପାୱାର ଯୋଗଣ IC ନିୟନ୍ତ୍ରିତ 0-12V DC, 150Ma ।
- ମୁଖ୍ୟ ପାୱାର 230V, 50Hz ±10%ଉପରେ ପରିଚାଳିତ

ଡିଜିଟାଲ୍ ମିଟର :

- ଭୋଲଟ୍ ମିଟର 20V

ପାୱାର ଯୋଗାଣ :

- 741 IC (Op-amp)
- ପ୍ରତିରୋଧକ
- କ୍ୟାପାସିଟର
- ମଲ୍ଟିମିଟର

ତତ୍ତ୍ୱ :

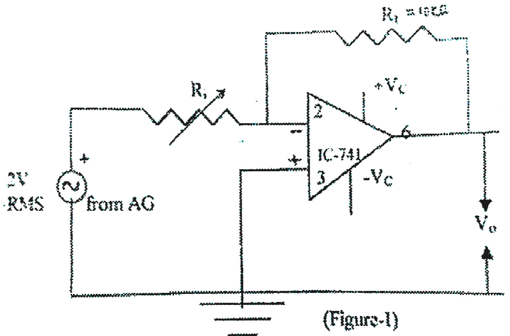
ଏକ କାର୍ଯ୍ୟକ୍ଷମ ଆମ୍ପ୍ଲିଫାୟର ହେଉଛି ଏକ ଆମ୍ପ୍ଲିଫାୟର, ଯାହାର ଉଚ୍ଚ ଖୋଲା ଲୁପ୍ ଲାଭ, ବହୁତ ଉଚ୍ଚ ଇନପୁଟ୍ ପ୍ରତିରୋଧ, ବହୁତ କମ୍ ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ ଏବଂ ବଡ଼ ବ୍ୟାଣ୍ଡୱିଡଥ୍ ଅଛି । ଏହାକୁ ଦୁଇଟି ମୌଳିକ ଆମ୍ପ୍ଲିଫାୟର ସର୍କିଟରେ ସଂଯୋଗ କରାଯାଇପାରିବ ;

୧. ଇନଭର୍ଟି

୨. ନନ୍-ଇନଭର୍ଟି

ପ୍ରାୟତଃ ଅନ୍ୟ ସମସ୍ତ କାର୍ଯ୍ୟକ୍ଷମ ଆମ୍ପ୍ଲିଫାୟର ସର୍କିଟ୍ ଏହି ଦୁଇଟି ମୌଳିକ ବିନ୍ୟାସରେ ଆଧାରିତ ।

ଇନଭର୍ଟି ଆମ୍ପ୍ଲିଫାୟର :



(Figure-1)

ଚିତ୍ର ପ୍ରଥମ ମୌଳିକ କାର୍ଯ୍ୟକ୍ଷମ ଆମ୍ପ୍ଲିଫାୟର ବିନ୍ୟାସ ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟରକୁ ଦର୍ଶାଏ । ଏହି ସର୍କିଟରେ, ଇନପୁଟ୍ ସିଗନାଲ୍ ମାଧମରେ (-) ଟର୍ମିନାଲରେ ପ୍ରୟୋଗ କରାଯାଏ, ଯାହା ମାଧମରେ ଫେରସ୍ତ ଥାଏ । ଆଦର୍ଶ କାର୍ଯ୍ୟକ୍ଷମ ଆମ୍ପ୍ଲିଫାୟର ଗୁଣ ପ୍ରୟୋଗ କରି ଏହି ସର୍କିଟର ବିଶିଷ୍ଟ ବୈଶିଷ୍ଟ୍ୟଗୁଡ଼ିକୁ ନିମ୍ନଲିଖିତ ଭାବରେ ବିଶ୍ଳେଷଣ କରାଯାଇପାରିବ ।

ଯେହେତୁ ଆମ୍ପ୍ଲିଫାୟରର ଅସୀମ ଲାଭ ଅଛି, ଏହା ଶୂନ୍ୟ ଇନପୁଟ୍ ସହିତ ଏହାର ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ E0 ବିକଶିତ କରିବ । ଡିଫରେନ୍ସିଆଲ୍ ଇନପୁଟ୍ ହେଉଛି Es i କୁ (+) ଭୋଲଟେଜ୍ ସହିତ ସମାନ (-) ଭୋଲଟେଜ୍ ଚଲାଇ ଶୂନ୍ୟ କରାଯାଇଛି ଏକ ପ୍ରତିରୋଧକ R ମାଧମରେ ଭୂମିକୁ ସଂଯୋଗ କରି, ତେଣୁ ପୂର୍ଣ୍ଣ ଇନପୁଟ୍ ଭୋଲଟେଜ୍ Ein ଦେଖାଯିବା ଉଚିତ Rin ତିଆରି କରେଣ୍ଟ : Iin =Ein /Rin

ଏହା ସହିତ, ଯେହେତୁ Is = 0 ଅସୀମ ଇନପୁଟ୍ ପ୍ରତିବାଧା ଯୋଗୁଁ, ଇନ୍‌ପୁଟ୍ କରେଣ୍ଟ Iin ମଧ R_f ରେ ପ୍ରବାହିତ ହେବା ଉଚିତ, ତେଣୁ I_f=Iin

ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ E0 ଏବଂ R_f ରେ ଦେଖାଯାଏ ଏବଂ ଆମ୍ପ୍ଲିଫାୟରର ସାଇନ୍ ଇନଭର୍ସନ ଯୋଗୁଁ ଋଣାତ୍ମକ ଅଟେ । E0 ଏବଂ R_f ଶବ୍ଦରୁ ଆରମ୍ଭ କରି,

ଯଦି = - E0 / R_f

ଯେହେତୁ Iin ସମାନ, ଆମେ Ein /Rin = -Eo/Rf Ein / Eo =-R_f/Rin =AVo କହିପାରିବା

ଏହା ଆଦର୍ଶ ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟର ପାଇଁ ଲାଭ ସମୀକରଣ ଦେଇଥାଏ, ଯାହା R_f କିମ୍ବା Rin ମଧରୁ 0 ରୁ ଅନନ୍ତ ପର୍ଯ୍ୟନ୍ତ ପରିବର୍ତ୍ତିତ ହୋଇପାରେ ।

ଟ୍ରେନର କିଟ୍‌ରେ ପ୍ରୟୋଗ କାର୍ଯ୍ୟକାରୀ କରିବା ପାଇଁ ସର୍କିଟ୍ ଡାଏଗ୍ରାମ ନିମନ୍ତେ ନିଆଯିବା ପ୍ରକ୍ରିୟା :

୧. ଉପରେ ଦର୍ଶାଯାଇଥିବା ପରି ସର୍କିଟ୍ ଚିତ୍ର ସଂଯୋଗ କରନ୍ତୁ,

୨. ଟ୍ରେନରକୁ ପାୱାର ଚାଲୁ କରନ୍ତୁ ।

୩. 1v ରେ ସର୍କିଟ୍ ରେ ଇନପୁଟ୍ DC ସିଗନାଲ ପ୍ରୟୋଗ କରନ୍ତୁ । (ବାହ୍ୟ ମଲ୍ଟିମିଟର ସାହାଯ୍ୟରେ ଏହି ସିଗନାଲକୁ ମାପ କରନ୍ତୁ) ।

୪. ଭୋଲଟମିଟରରେ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ ଦେଖନ୍ତୁ ଯାହା +Ve ଏବଂ -Ve ପାର୍ଶ୍ୱ ଉଭୟ ପଢ଼ିପାରିବେ ।

୫. ଆମେ ଏଠାରେ +Ve ସିଗନାଲ ପ୍ରୟୋଗ କରିଛୁ, ଦେଖନ୍ତୁ ଆଉଟପୁଟ୍ ଋଣାତ୍ମକ ହେବ ।

୬. ଟେବୁଲେସନ୍ ସ୍ତମ୍ଭରେ ଇନପୁଟ୍ ଏବଂ ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ ଉଭୟରେ ପଠନ ରେକର୍ଡ କରନ୍ତୁ ।

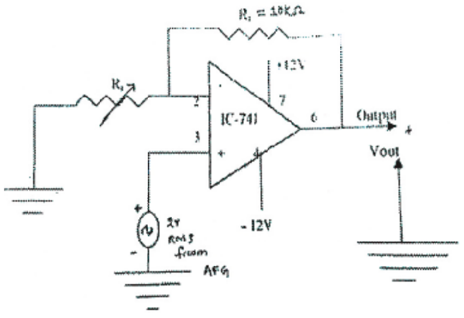
୭. ଲାଭ Vout /Vin ଗଣନା କରନ୍ତୁ ଏବଂ ତାତ୍ତ୍ୱିକ ଲାଭ ସହିତ ତୁଳନା କରନ୍ତୁ । ଯାହା R_f, R_1 ର ମୂଲ୍ୟ ରଖି ପ୍ରାପ୍ତ କରାଯାଇପାରିବ ।

୮. ପଠନର ବିଭିନ୍ନ ସେଟ୍ ପାଇଁ ପ୍ରକ୍ରିୟା ପୁନଃ ପ୍ରସ୍ତୁତ କରନ୍ତୁ ।

V_{in}	V_{out}	Theoretical gain (R_f/R_1)	Practical gain (V_{out}/V_{in})

ନନ୍-ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟର :

ଆଦର୍ଶ ଅପ-ଆମ୍ପର ଦ୍ୱିତୀୟ ମୌଳିକ ବିନ୍ୟାସ ହେଉଛି ନନ୍-ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟର, ଯାହା ଚିତ୍ରରେ ଦର୍ଶାଯାଇଛି । ଏହି ସର୍କିଟରେ, ଭୋଲଟେଜ୍ Ein କୁ (+) ଇନପୁଟ୍‌ରେ ପ୍ରୟୋଗ କରାଯାଏ ଏବଂ ଆଉଟପୁଟ୍ ସିଗନାଲର ଏକ ଅଂଶ



Eo, Rf-Rin ଭୋଲଟେଜ ଡିଭାଇଡର୍‌ରୁ (-) ଇନପୁଟ୍‌ରେ ପ୍ରୟୋଗ କରାଯାଏ । ଯେହେତୁ କୌଣସି ଇନପୁଟ୍ ବାଏସ୍ କରେଣ୍ଟ ଉଭୟ ଇନପୁଟ୍ ଟର୍ମିନାଲରେ ପ୍ରବାହିତ ହୁଏ ନାହିଁ (ଯେହେତୁ Ri ଆଦର୍ଶ ଭାବରେ ଅସୀମ), ଏବଂ Es = 0 ଯେହେତୁ, ଭୋଲଟେଜ୍ Ein, E ସହିତ ସମାନ ତେଣୁ

$$R_{in}*B_o-E_{in}(R_{in}+R_f)$$

$$E_o/E_{in}=1+R_f/R_{in}=AV_o$$

ଏହା ଆଦର୍ଶ ଅଣ-ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟର ପାଇଁ ଲାଭ ସମୀକରଣ ଦିଏ, ଯାହା Rf ଏବଂ Rin ର ମିଶ୍ରଣ ଉପରେ ନିର୍ଭର କରି ଏକତାରୁ ଅସୀମ ପର୍ଯ୍ୟନ୍ତ ପରିବର୍ତ୍ତିତ ହୁଏ ।

op-amp ର ପ୍ରୟୋଗ :

ଆମ୍ପ୍ଲିଫାୟର : Op-amps ଏହାର ପର୍ଯ୍ୟାୟକୁ ଓଲଟାଇବା ସମୟରେ ଏକ ଇନପୁଟ୍ ସିଗନାଲକୁ ବୃଦ୍ଧି କରିପାରିବ । ଏହି ବିନ୍ୟାସ ଅଡିଓ ପ୍ରକ୍ରିୟାକରଣ ଏବଂ ସିଗନାଲ କଣ୍ଡିସନିଂରେ ବ୍ୟାପକ ଭାବରେ ବ୍ୟବହୃତ ହୁଏ ।

ନନ୍-ଇନଭର୍ଟିଂ ଆମ୍ପ୍ଲିଫାୟର : ଏହି ବିନ୍ୟାସ ଇନପୁଟ୍ ସିଗନାଲକୁ ଇନଭର୍ଟ ନକରି ବୃଦ୍ଧି କରିଥାଏ, ଉଚ୍ଚ ଇନପୁଟ୍ ପ୍ରତିରୋଧ ଏବଂ କମ ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ ପ୍ରଦାନ କରିଥାଏ, ଏହାକୁ ବଫରିଂ ଆପ୍ଲିକେସନ ପାଇଁ ଉପଯୁକ୍ତ କରିଥାଏ ।

ସଂକ୍ଷେପ ଆମ୍ପ୍ଲିଫାୟର :

ଅପ୍-ଆମ୍ପସ୍ ଏକାଧିକ ଇନପୁଟ୍ ଭୋଲଟେଜ୍‌କୁ ଏକକ ଆଉଟପୁଟ ଭୋଲଟେଜରେ ଯୋଗ କରିପାରିବା । ଏହା ଅଡିଓ ମିଶ୍ରଣ ଏବଂ ସିଗନାଲ ପ୍ରକ୍ରିୟାକରଣ ଆପ୍ଲିକେସନରେ ଉପଯୋଗୀ ଯେଉଁଠାରେ ଏକାଧିକ ସିଗନାଲକୁ ମିଶ୍ରଣ କରିବାକୁ ପଡ଼ିଥାଏ ।

ଫିଲ୍ଟର :

ଅପ୍-ଆମ୍ପସ୍ ବିଭିନ୍ନ ପ୍ରକାରର ଫିଲ୍ଟର ତିଆରି କରିବାକୁ ବ୍ୟବହୃତ ହୁଏ, ଯେଉଁଥିରେ ଲୋ-ପାସ୍, ହାଇ-ପାସ ଏବଂ ବ୍ୟାଣ୍ଡ-ଷ୍ଟପ୍ ଫିଲ୍ଟର ଅନ୍ତର୍ଭୁକ୍ତ । ଏହି ଫିଲ୍ଟରଗୁଡ଼ିକ ଅଡିଓ ପ୍ରକ୍ରିୟାକରଣ, ଯୋଗାଯୋଗ ପ୍ରଣାଳୀ ଏବଂ ସିଗନାଲ କଣ୍ଡିସନିଂରେ ଅତ୍ୟାବଶ୍ୟକ ।

ତୁଳକ :

ଅପ୍-ଆମ୍ପସ୍ ତୁଳକ ଭାବରେ କାର୍ଯ୍ୟ କରିପାରିବ, ଦୁଇଟି ଇନପୁଟ୍ ଭୋଲଟେଜ୍ ତୁଳନା କରି ଏବଂ କେଉଁ ଇନପୁଟ୍ ଅଧିକ ତାହା ସୂଚାଇ ଏକ ଡିଜିଟାଲ୍ ଆଉଟପୁଟ୍ ପ୍ରଦାନ କରିପାରେ । ଏହି ଆପ୍ଲିକେସନ୍ ଆନାଲଗ୍-ଟୁ-ଡିଜିଟାଲ କନଭର୍ଟର (ADCs) ଏବଂ ଥ୍ରେସହୋଲ୍ଡ ଚିହ୍ନଟ ସର୍କିଟରେ ସାଧାରଣ ।

ସମନ୍ୱୟ ଏବଂ ପାର୍ଥକ୍ୟ :
ଅପ୍-ଆମ୍ପ୍ସ ସମନ୍ୱୟ ଏବଂ ପାର୍ଥକ୍ୟ ପରି ଗାଣିତିକ କାର୍ଯ୍ୟ କରିପାରିବ, ଯାହା ସେମାନଙ୍କୁ ଆନାଲଗ୍ କମ୍ପ୍ୟୁଟିଂ ଆପ୍ଲିକେସନରେ ଉପଯୋଗୀ କରିଥାଏ ।

ଲଗାରିଦମିକ୍ ଆମ୍ପ୍ଲିଫାୟର୍ସ :
ଏହି ଅପ୍-ଆମ୍ପ୍ସଗୁଡ଼ିକ ଲଗାରିଦମିକ୍ ସିଗନାଲ ପ୍ରକ୍ରିୟାକରଣ ଆବଶ୍ୟକ କରୁଥିବା ପ୍ରୟୋଗଗୁଡ଼ିକରେ ବ୍ୟବହୃତ ହୁଏ, ଯେପରିକି ସିଗନାଲ ସଙ୍କୋଚନ ଏବଂ ଡିକମ୍ପ୍ରେସନ ଏବଂ ଶିକ୍ସ ପ୍ରକ୍ରିୟା ନିୟନ୍ତ୍ରଣରେ ।

ଭୋଲଟେଜ୍ ଅନୁସରଣକାରୀ :
ବଫର ଆମ୍ପ୍ଲିଫାୟର୍ସ ଭାବରେ ମଧ ଜଣାଶୁଣା, ଅପ-ଆମ୍ପ୍ସଗଡ଼ିକୁ ପୂର୍ବ ପର୍ଯ୍ୟାୟ ଲୋଡ୍ ନକରି ସର୍କିଟର ବିଭିନ୍ନ ପର୍ଯ୍ୟାରକୁ ପୃଥକ କରି ଉଚ୍ଚ ଇନପୁଟ ପ୍ରତିରୋଧ ଏବଂ କମ ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ ପ୍ରଦାନ କରିବାକୁ ବିନ୍ୟାସ କରାଯାଇପାରିବ ।

ଅନୁସରଣ କରିବାକୁ ଥିବା ପ୍ରକ୍ରିୟା :
୧. ଉପରେ ଦର୍ଶାଯାଇଥିବା ପରି ସର୍କିଟ୍ ଚିତ୍ର ସଂଯୋଗ କରନ୍ତୁ ।
୨. ଟ୍ରେନରକୁ ଶକ୍ତି ଚାଲୁ କରନ୍ତୁ ।
୩. 1v ରେ ସର୍କିଟ୍ ରେ ଇନପୁଟ୍ DC ସିଗନାଲ ପ୍ରୟୋଗ କରନ୍ତୁ । (ବାହ୍ୟ ମଲ୍ଟିମିଟର ସାହାଯ୍ୟରେ ଇନପୁଟ୍ ସିଗନାଲକୁ ମାପ କରନ୍ତୁ) ।
୪. ଭୋଲଟମିଟରରେ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ ଦେଖନ୍ତୁ ଯାହା +Ve ଏବଂ -Ve ପାର୍ଶ୍ୱ ଉଭୟ ପଢ଼ିପାରିବେ ।
୫. ଆମେ ଏଠାରେ +Ve ସିଗନାଲ ପ୍ରୟୋଗ କରିଛୁ ଏବଂ ପର୍ଯ୍ୟବେକ୍ଷଣ କରିବୁ ଯେ ଆଉଟପୁଟ୍ ଋଣାତ୍ମକ ହେବ ।
୬. ଟେବୁଲେସନ୍ ସ୍ତମ୍ଭରେ ଇନପୁଟ୍ ଏବଂ ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ ଉଭୟରେ ପଠନ ରେକର୍ଡ କରନ୍ତୁ ।
୭. ଲାଭ Vout /Vin ଗଣନା କରନ୍ତୁ ଏବଂ ତାତ୍ତ୍ୱିକ ଲାଭ ସହିତ ତୁଳନା କରନ୍ତୁ । ଯାହା R_f, R_1 ର ମୂଲ୍ୟ ରଖି ପ୍ରାପ୍ତ କରାଯାଇପାରିବ ।
୮. ପଠନର ବିଭିନ୍ନ ସେଟ୍ ପାଇଁ ପ୍ରକ୍ରିୟା ପୁନଃ ପ୍ରସ୍ତୁତ କରନ୍ତୁ ।

V_{in}	V_{out}	Theoretical gain ($1+R_f/R_1$)	Practical gain (V_{out}/V_{in})

ପରୀକ୍ଷାର ଶେଷ କଥା :

ପରୀକ୍ଷଣ ନଂ. - ୭

ପରୀକ୍ଷାର ଉଦ୍ଦେଶ୍ୟ : ଅପ-ଆମ୍ପ କେ ଇନଭର୍ଟିଂ ଆର୍ ନନ୍-ଇନଭର୍ଟିଂ ଏମ୍ପ୍ଲିଫାୟର୍ ହିସାବେ ବ୍ୟବହାର କର୍‌ମା ।

ଜରୁରୀ ଜିନିଷ୍ :

ପାୱାର ଯୋଗାନ୍ :

- ଡୁଆଲ୍ DC ପାୱାର ସପ୍ଲାଏ ଆଇସି ନିୟନ୍ତ୍ରିତ୍ ±15Vdc, 150Ma।
- DC ପାୱାର ଯୋଗଣ IC ନିୟନ୍ତ୍ରିତ୍ 0-12V DC, 150Ma ।
- ମୁଖିଆ ପାୱାର ଥି ପରିଚାଳିତ୍ 230V, 50Hz ±10%

ନମ୍ବର ଦେଖାବାର୍ ମିଟର :

- ଭୋଲଟ୍ ମିଟର 20V

ପାନେଲ୍ ଉପରେ ଲଗା ହେଇଥିବା ଜିନିଷଗୁଡ଼ାକ ହେଉଛେ :

- 741 IC (Op-amp)
- ପ୍ରତିରୋଧକ
- କ୍ୟାପାସିଟର
- ମଲ୍ଟିମିଟର

ମୂଲ୍ କଥା :

ଗୁଟେ କାମ୍‌କରୁଥିବାର୍ ଏମ୍ପ୍ଲିଫାୟର୍ ହେଉଛେ ଏନ୍ତା ଏମ୍ପ୍ଲିଫାୟର୍, ଯେନ୍‌ଟାକର୍ ଅଧିକା ଖୁଲା ଲୁପ୍ ଲାଭ୍, ଅଧିକା ଇନପୁଟ୍ ପ୍ରତିରୋଧ୍, ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ ଆଉ ବଡ଼ ବେଣ୍ଡୱିଥ୍ ଥିସି । ଇ ଦୁଇଟା ମୁଖିଆ ଏମ୍ପ୍ଲିଫାୟର୍ ସର୍କିଟ୍ କେ ଯୁଡେଇପାରସି ;

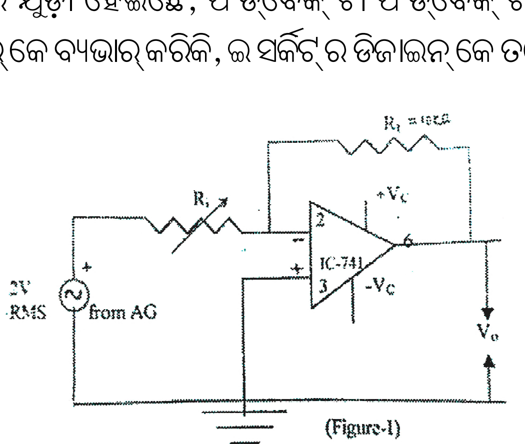
୧. ଇନଭର୍ଟିଂ

୨. ନନ୍-ଇନଭର୍ଟିଂ

ପ୍ରାୟ ସବୁ କାମ୍‌ଥିବାର୍ ଏମ୍ପ୍ଲିଫାୟର ସର୍କିଟ୍ କେ ଇ ଦୁଇଟା ମୂଲ୍ ବେବସ୍ଥା ଉପରେ ଆଧାର କରାଯାଇଆଧାରିତ ।

ଇନଭର୍ଟିଂ ଏମ୍ପ୍ଲିଫାୟର :

ତଳେ ଦିଆଯାଇଥିବାର୍ ସର୍କିଟ୍ ସବ୍‌କର୍‌ନୁ ଅଧିକା କାମ୍ କରୁଥିବାର ଏମ୍ପ୍ଲିଫାୟର ଆଏ । ଇ ସର୍କିଟ୍‌ରେ, ଇନପୁଟ୍ ସିଗନାଲ୍ (-) ଟର୍ମିନାଲ୍‌ରେ ଯୁଡ଼ା ହେଇଛେ, ଫିଡ୍‌ବେକ୍ ଟା ଫିଡ୍‌ବେକ୍ ଟାକର୍‌ରେ ସଂଯୁକ୍ତ ହେଇଥିସି । ଅଭିଏସ୍ଟୁ କାମ କରୁଥିବାର ଏମ୍ପ୍ଲିଫାୟର୍ କେ ବ୍ୟଭାର୍ କରିକି, ଇ ସର୍କିଟ୍ ର ଡିଜାଇନ୍ କେ ତଳେ ଲେଖା ଯାଇଥିବା ହିସାବେ ବିଶ୍ଳେଷଣ କରାଯାଇପାରସି ।



(Figure-1)

ଯେହେତୁ ଏମ୍ପ୍ଲିଫାୟର୍ ନୁ ଅସୀମ ଲାଭ୍ ଥିସି, ଇଟା ଜିରୋ ଇନପୁଟ୍ ଥିଲେବି ଇତାର୍ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ E0 ବିକାଶ୍ କର୍‌ସି । ଡିଫରେନ୍ସିଆଲ୍ ଇନପୁଟ୍ ଭୋଲଟେଜ୍ Es (-) ଭୋଲଟେଜ୍ କେ (+) ଭୋଲଟେଜ୍ ସଙ୍ଗେ ସମାନ୍ କରିକି ଗୁଟେ ରେଜିଷ୍ଟର୍ R ଜରିଆ ନୁ ତଳେ ଯୁଡ଼ିକରି ଶୂନ୍ କରାଯାଉଛେ । ହେଥିର୍ ଲାଗି ପୁରା ଇନ୍‌ପୁଟ୍ ଭୋଲ୍‌ଟେଜ୍ Ein, Rin ରହେବା : $I_{in} = E_{in} / R_{in}$

ଇତାର୍ ସଙ୍ଗେ, ଯେହେତୁ ଅସୀମ୍ ଇନପୁଟ୍ ପ୍ରତିରୋଧ୍ ଅଛେ $I_s = 0$ ଇନ୍‌ପୁଟ୍ କରେଣ୍ଟ I_{in} ଭି R_f ଦେଇକରି ଯିବା ଆଉ $I_f = I_{in}$

ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ E0, R_f ନୁ ରହେବା ଆଉ ଏମ୍ପ୍ଲିଫାୟର୍ ରେ ସାଇନ୍ ଇନଭର୍ସନ ଲାଗି ଋଣାତ୍ମକ୍ ହେଇଛେ । E0 ଆଉ R_f ରେ ଟର୍ମଥିରୁ ଆରମ୍ଭ କରିକି $I_f = - E_0 / R_f$

ଯେହେତୁ କରେଣ୍ଟ $I_f = I_{in}$, ଆମେ $E_{in} / R_{in} = -E_o / R_f$ କହିପାର୍‌ମା $E_{in} / E_o = -R_f / R_{in} = AV_o$
ଇଟା ଇନ୍‌ଭର୍ଟି ଏମ୍ପ୍ଲିଫାୟର୍ ଲାଗି ଲାଭ ଇକୁଏସନ୍ ଦେଉଛେ, ଯେନ୍‌ଟା 0 ଥି ଅଶେଷ ତକ୍ ବଦ୍‌ଲେଇ ହେଇପାରସି ।

କାମ୍ କର୍‌ବାର୍ ଲାଗି ଟ୍ରେନର କିଟ୍‌ନୁ ସର୍କିଟ୍ ଚିତ୍ର :

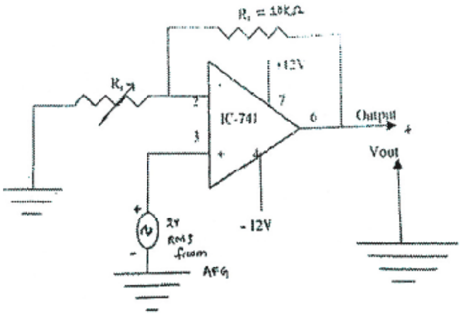
ପାଳନ୍ କର୍‌ବାର୍ ତରିକା :

୧. ଉପରେ ଦିଆଯାଇଥିବାର୍ ସର୍କିଟ୍ ଚିତ୍ର କେ ଯୁଡୁନ୍ ।
୨. ଟ୍ରେନର୍‌ନିକେ ଲାଇନ୍ ଯୁଡୁନ୍ ।
୩. 1v ଇନପୁଟ୍ ସିଗନାଲ ଦେଉନ୍ । (ମଲ୍ଟିମିଟର ଥି ସିଗନାଲ କେ ମାପୁନ୍) ।
୪. ଭୋଲଟମିଟର୍ ନୁ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ ଦେଖୁନ୍ ଯେନ୍‌ଟା +Ve ଆଉ -Ve ଦୁହିଟା ପଢ଼ିପାର୍‌ସି ।
୫. ଆମେ ଇତାର୍ ଭିତ୍‌ରେ +Ve ସିଗନାଲ୍ ଦେଇଛୁ, ଧ୍ୟାନ୍ ଦେବାକେ ପଡ୍‌ବା ଯେ ଆଉଟପୁଟ୍ ଋଣାତ୍ମକ୍ ହେବା ।
୬. ଇନପୁଟ୍ ଆଉ ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ ଦୁହିଟାକେ ଟେବୁଲ୍ ଥି ଲେଖୁନ୍ ।
୭. ଲାଭ ବାହାର୍ କରୁନ୍ ଆଉ ଥିଓରିଟିକାଲ୍ ଲାଭ୍ ସହିତ ତୁଲ୍‌ନା କରୁନ୍, ଯେନ୍‌ଟା R_f ଆଉ R_1 ନୁ ବାହାର୍‌ବା ।
୮. ଅଲ୍‌ଗା ଅଲ୍‌ଗା ସେଟ୍ ଲାଗି ଉପ୍‌ରର୍ ତରିକାକେ ଆଉଥରେ କରୁନ୍ ।

V_{in}	V_{out}	Theoretical gain (R_f/R_1)	Practical gain (V_{out}/V_{in})

ନନ୍-ଇନଭର୍ଟି ଏମ୍ପ୍ଲିଫାୟର୍ :

ଆଦର୍ଶ ଅପ-ଆମ୍ପର ଦୁସ୍ରା କାମ୍ ହେଉଛେ ନନ୍-ଇନଭର୍ଟି ଏମ୍ପ୍ଲିଫାୟର୍, ଯେନ୍‌ଟା କି ଚିତ୍ରରେ ଦେଖାଯାଇଛେ । ଇ ସର୍କିଟ୍ ଥି, ଭୋଲଟେଜ୍ Ein କେ (+) ଇନପୁଟ୍‌ରେ ଲଗାଯାଇସି ଆଉ ଆଉଟ୍‌ପୁଟ୍ ସିଗ୍‌ନାଲ୍‌ର ଗୁଟେ ଅଂଶ Eo, R_f-R_{in} ଭୋଲଟେଜ୍ ଡିଭାଇଡର୍ ରୁ (-) ଇନପୁଟ୍ ନୁ ଲଗାଯାଏସି ।



ଯେଉଁକି କେନ୍‌ସି ଇନପୁଟ୍ ବାଏସ୍ କରେଣ୍ଟ୍ ଦୁହି ଇନପୁଟ୍ ଟର୍ମିନାଲ୍‌ନେ ନାଇଁ ବହେ (କାହିଁକିନା Ri ଆଦର୍ଶ ହିସାବେ ଅସୀମ୍), ଆଉ Es = 0 ଯେଉଁକି, ଭୋଲଟେଜ୍ Ein, E ସଙ୍ଗେ ସମାନ୍ ସେଥିର୍‌ଲାଗି

$$R_{in}*B_o-E_{in}(R_{in}+R_f)$$

$$E_o/E_{in}=1+R_f/R_{in}=AV_o$$

ଇଟା ଆଦର୍ଶ ନନ୍-ଇନଭର୍ଟିଂ ଏମ୍ପ୍ଲିଫାୟର୍ ଲାଗି ଲାଭ୍ ସମୀକରଣ ଦେସି, ଯାହା Rf ଆଉ Rin ର ମିଶ୍ରଣ୍ ଉପ୍‌ରେ ନିର୍ଭର କର୍‌ସି ଆଉ ଗୁଟେ ନୁ ଅସୀମ୍ ତକ୍ ବଦଲ୍‌ସି ।

op-amp ର ବ୍ୟବହାର :

ଏମ୍ପ୍ଲିଫାୟର୍ : Op-amps ପର୍ଯ୍ୟାୟକେ ଉଲ୍‌ଟାସି ଆରୁ ଇନ୍‌ପୁଟ୍ ସିଗ୍‌ନାଲ୍‌କେ ବଢ଼େଇ ପାର୍‌ସି । ଇ ବିନ୍ୟାସ୍ ଅଡିଓ କାମ୍‌କାରୀ ଆଉ ସିଗ୍‌ନାଲ୍ କଣ୍ଡିସନିଂନେ ବହୁତ ବେଶି ବ୍ୟବହାର୍ ହେସି ।

ନନ୍-ଇନଭର୍ଟିଂ ଏମ୍ପ୍ଲିଫାୟର୍ : ଇ ବିନ୍ୟାସ ଇନପୁଟ୍ ସିଗ୍‌ନାଲ୍‌କେ ଇନ୍‌ଭର୍ଟ ନାଇଁ କରି କି ବଢ଼ାସି, ଉଚ୍ଚା ଇନ୍‌ପୁଟ୍ ପ୍ରତିରୋଧ୍ ଆଉ କମ୍ ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ୍ ଦେସି, ଇଟା ବଫରିଂ ଆପ୍ଲିକେସନ୍ ଠିକ୍ ବ୍ୟବହାର ହେଇପାର୍‌ସି ।

ସଂକ୍ଷେପ ଏମ୍ପ୍ଲିଫାୟର୍ :

ଅପ୍-ଆମ୍ପ୍ସ ଏକାଧିକ୍ ଇନପୁଟ୍ ଭୋଲଟେଜ୍‌କେ ଗୁଟେ ସିଙ୍ଗଲ୍ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍‌ନେ ଯୋଗ୍ କରିପାର୍‌ସି । ଇଟା ଅଡିଓ ମିଶ୍ରଣ୍ ଆଉ ସିଗ୍‌ନାଲ୍ କାମ୍‌କାରୀ ଆପ୍ଲିକେସନ୍‌ନେ ଦର୍‌କାର୍ ଯେନ୍‌ଥି ଏକାଧିକ୍ ସିଗ୍‌ନାଲ୍‌କେ ମିଶାବାକେ ପଡ଼୍‌ସି ।

ଫିଲ୍ଟର :

ଅପ୍-ଆମ୍ପ୍ସ ଅଲ୍‌ଗା ଅଲ୍‌ଗା ରକମ୍‌ର ପିଲ୍ଟର ବନାବାକେ ବ୍ୟବହାର୍ ହେସି, ଯେନ୍‌ଥି ଲୋ-ପାସ୍, ହାଇ-ପାସ ଆଉ ବ୍ୟାଣ୍ଡ-ଷ୍ଟପ୍ ଫିଲ୍ଟର ମିଶିକରି ଅଛେ । ଇ ଫିଲ୍ଟର୍‌ଗୁଡ଼ାକ ଅଡିଓ କାମ୍‌କାରୀ, ଯୋଗାଯୋଗ୍ ସିଷ୍ଟମ୍ ଆଉ ସିଗ୍‌ନାଲ୍ କଣ୍ଡିସନିଂନେ ବହୁତ୍ ଜରୁରୀ ଆନ୍ ।

ତୁଲ୍‌ନାକରୀ :

ଅପ୍-ଆମ୍ପ୍ସ ତୁଲ୍‌ନାକରୀ ହିସାବେ କାମ୍ କରିପାର୍‌ସି, ଦୁଇଟା ଇନପୁଟ୍ ଭୋଲଟେଜ୍ ତୁଲ୍‌ନା କରି ଏବଂ କେନ୍‌ଟା ବେଶି ସେଟା ଦେଖେଇ କରି ଡିଜିଟାଲ୍ ଆଉଟପୁଟ୍ ଦେଇପାର୍‌ସି । ଇ କାମ୍ ଏନାଲଗ୍-ଟୁ-ଡିଜିଟାଲ୍ କନ୍‌ଭର୍ଟର୍ (ADCs) ଆଉ ଥ୍ରେସହୋଲ୍ଡ ଚିହ୍ନଟ୍ ସର୍କିଟ୍‌ନେ ସାଧାରଣ୍ ଆଏ ।

ସମନ୍ୱୟ ଆଉ ଅଲ୍‌ଗା :

ଅପ୍-ଆମ୍ପ୍ସ ସମନ୍ୱୟ୍ ଆଉ ଅଲ୍‌ଗା ପରି ଗାଣିତିକ୍ କାମ୍ କରିପାର୍‌ସି, ଯେନ୍‌ଟା କି ସେମାନ୍‌କୁ ଆନାଲଗ୍ କମ୍ପୁଟିଂ ଆପ୍ଲିକେସନ୍‌ନେ ଦର୍‌କାରି କରାସି ।

ଲଗାରିଦମିକ୍ ଏମ୍ପ୍ଲିଫାୟର୍ସ୍ :

ଇ ଅପ୍-ଆମ୍ପ୍ସଗୁଡ଼ାକ ଲଗାରିଦମିକ୍ ସିଗ୍ନାଲ୍ କାମ୍‌କାରୀ ଦରକାର୍ କରୁଥିବା କାମ୍‌ମାନ୍‌କୁ ବ୍ୟବହାର୍ ହେସି, ଯେନ୍ତାକି ସିଗ୍ନାଲ୍ ସଂକୁଚନ୍ ଆଉ ଡିକମ୍ପ୍ରେସନ୍ ଆଉ ଶିଳ୍ପ କାମ୍ ନିୟନ୍ତ୍ରଣ୍‌ନେ ଲାଗ୍‌ସି ।

ଭୋଲଟେଜ୍ ଅନୁସରଣ୍‌କାରୀ :

ବଫର୍ ଏମ୍ପ୍ଲିଫାୟର୍ସ୍ ହିସାବେ ବି ଜଣାଶୁଣା, ଅପ-ଆମ୍ପ୍ସଗଡ଼ାକ ଆଗ ପର୍ଯ୍ୟାୟ୍ ଲୋଡ୍ ନାଇଁକରି ସର୍କିଟର ଅଲ୍‌ଗା ଅଲ୍‌ଗା ପର୍ଯ୍ୟାରକେ ଅଲ୍‌ଗା କରି ଉଚ୍ଚା ଇନ୍‌ପୁଟ୍ ପ୍ରତିରୋଧ ଆଉ କମ୍ ଆଉଟପୁଟ୍ ପ୍ରତିରୋଧ ଦେବାକେ ବିନ୍ୟାସ କରାଯାଇପାରସି ।

ଅନୁସରଣ୍ କର୍‌ବାକେ ଥିବା ତରିକା :

୧. ଉପରେ ଦିଆଯାଇଥିବାର୍ ସର୍କିଟ୍ ବାଗିର୍ ତାର୍‌ମାନେ ଯୋଗ୍ କର ।

୨. ଟ୍ରେନରକୁ ଶକ୍ତି ଚାଲୁ କରୁନ୍ ।

୩. 1v ସର୍କିଟ୍‌ନେ ଇନପୁଟ୍ DC ସିଗ୍ନାଲ ଦେଉନ୍ । (ମଲ୍ଟିମିଟର ଥି ଇନପୁଟ୍ ସିଗ୍ନାଲ୍ କେ ମାପୁନ୍) ।

୪. ଭୋଲଟ୍‌ମିଟରନେ ଆଉଟପୁଟ୍ ଭୋଲଟେଜ୍ ଦେଖୁନ୍ ଯେନ୍‌ଟା +Ve ଆଉ -Ve ହେଇପାର୍‌ବା ।

୫. ଆମେ ଏଠାନେ +Ve ସିଗ୍ନାଲ୍ ଲଗେଇଛୁଁ, ଆଉ ଦେଖ୍‌ମା ଯେ ଆଉଟ୍‌ପୁଟ୍ ବି ଋଣାତ୍ମକ ହେବା ।

୬. ଟେବୁଲାର୍ ସ୍ତମ୍ଭନେ ଇନପୁଟ୍ ଆଉ ଆଉଟ୍‌ପୁଟ୍ ଭୋଲଟେଜ୍ ଦୁହିଟାକେ ଲେଖୁନ୍ ।

୭. ଲାଭ Vout /Vin ଗଣନା କରୁନ୍ ଆଉ ତାତ୍ତ୍ୱିକ୍ ଲାଭ ସଂଗେ ତୁଳ୍‌ନା କରୁନ୍ । ଯେନ୍‌ଟା R_f, R_1 ର ମୂଲ୍ୟ କେ ନେଇ କରିହେଇପାର୍‌ବା ।

୮. ଅଲ୍‌ଗା ଅଲ୍‌ଗା ସେଟ୍ ଲାଗି ଉପରର୍ କାମ୍ ଆଉଥରେ କରୁନ୍ ।

V_{in}	V_{out}	Theoretical gain ($1+R_f/R_1$)	Practical gain (V_{out}/V_{in})

ପରୀକ୍ଷାର୍ ଶେଷ୍ କଥା :

Experiment No. : 8

DIGITAL AND ANALOG BREAD BOARD TRAINER

TRAINER : It is specially design for the doing experiments in digital electronics lab. Where integrated circuits(ICs) are easily available. Students can easily perform experiments on this trainer. Various input signal and output indicators are available on the trainer itself.

LOGIC INPUT SWITCHS

These switches are used to provide input to various logic gates. When the switch is brought towards 1 it indicate high level which is represented as logical 1 and when the switch is brought towards 0, it indicates low level (Ground Level) which is represented as Logical 0. That means from just on switch, you can get either Logical () to 1 depending upon the position of the switch.

4 data input switches with 2 points to connect the output. From 2 mm socket of input logic switch you can connect the 0/1 logic input of the circuit where the logic input 0/1 required.

OUTPUT INDICATOR

Here Seven Segment Display is used as logic level indicator to observer the output state of logic.

The logic output indicator can be used with TTL and CMOS logic with built in protection in the trainer itself. The logic indicator need not to connect GND and external series resistor it is provided internally. You just connect your logic output to the logic output indicator directly, it directly shows you the status either low or high. O state no led with glow or 1 status indicates that LED will glow.

It is built in regulated power supplies, bread boards 2 nos. 4 logic input switches, and 2 output indicators

GATE:

A gate is defined as a logic circuit with one output and two (or) more logic inputs. The output signal occurs only for combinations of input variables.

There are basically 3 logic gates

a.AND Gate, b. OR Gate c. NOT Gate

These 3 gates are called as fundamental gates, because these gates form the building block for most probably in all digital circuits. From these fundamental gates other three gates are derived. They are called derived gates.

a.NAND Gate, b. NOR Gate c. XOR Gate

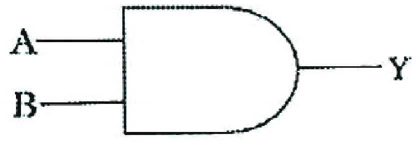
These logic gates are generally termed as decision making elements.

BASIC GATES:

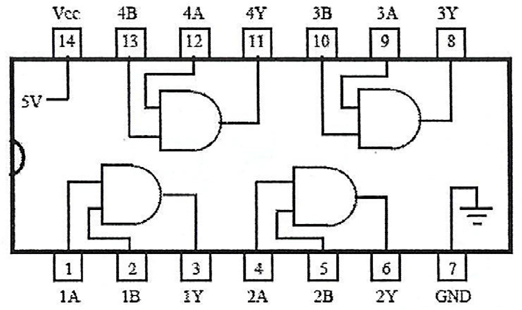
AND GATE

An AND gate has two (or) more logic inputs and single output. Its output assumes '1' state if and only if all the input variables assume '1' state. An AND gate is represented by the standard symbol as given below.

(Symbol Of AND GATE)



Input		Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



EXPERIMENT - i :

AIM : To construct and verify the truth table of the AND Gate.

Procedure:

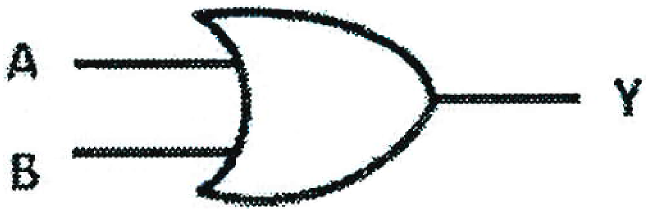
- Connect the Al and B1 (pin no. 1 and 2) to logic input using patch chord provided.
- Connect the Y1 (pin No. 3) to logic output le. LED Indicators
- Give the logic input low (or) high using SPDT switches and verify the output using LED Indicators

Result:

The AND-GATE is configured and the truth is verified.

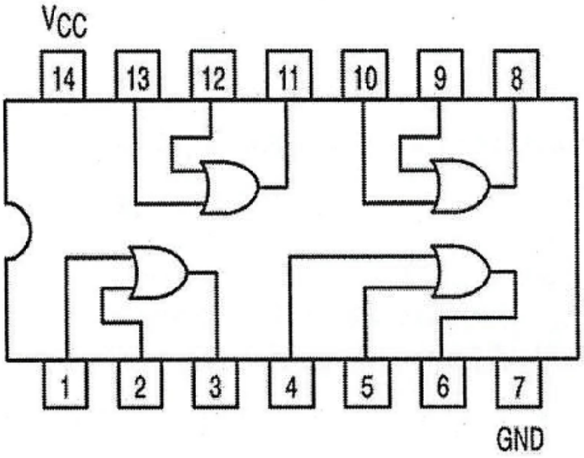
OR GATE;

An OR gate has two (or) more logic inputs and single output its output assume '1' state if one or more or all the input variables assume "1' state. An OR gate is represented by the standard symbol as given below.



Symbolic diagram of OR GATE

Input		Output
A	B	Y=A.B
0	0	0
0	1	0
1	0	0
1	1	1



EXPERIMENT - ii:

AIM: To construct and verify the truth table of 2 input "OR' Gate.

Procedure:

1. Connect the Al and B1 to logic input of low (or) high.

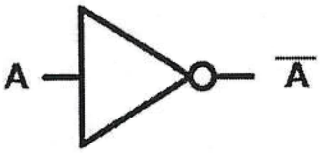
2. Connect the Y1 to logic output of LED indicator.

3. Give the logic input low (or) high and note the output through LED indicator.

4. Thus verify the truth table

(c) NOT GATE

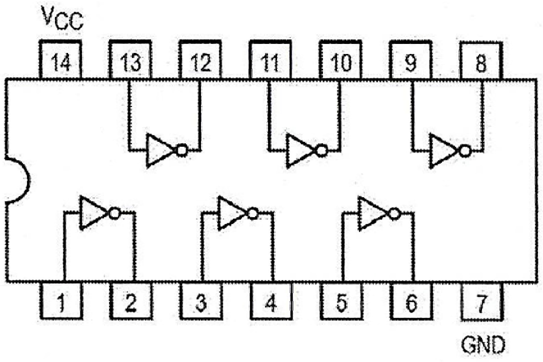
NOT Gate has single input and single output. It output assumes '1' state, if the input assumes O' level state or vice versa. It is also known as complementing circuit (or) inverter. The symbol of NOT Gate is given below.



2 input NOT gate

A	$\overline{A}$
0	1
1	0

Thus verify the truth table.



EXPERIMENT - iii :

AIM : To construct and verify the truth table of NOT Gate.

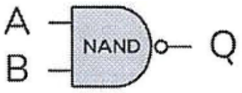
Procedure :

- Connect the A1(Pin no. 1) to the logic INPUT low (or) High 2. Connect B1 (Pin no. 2) to the logic output of LED indicators.
- Give the logic input low (or) high and verify the truth table.

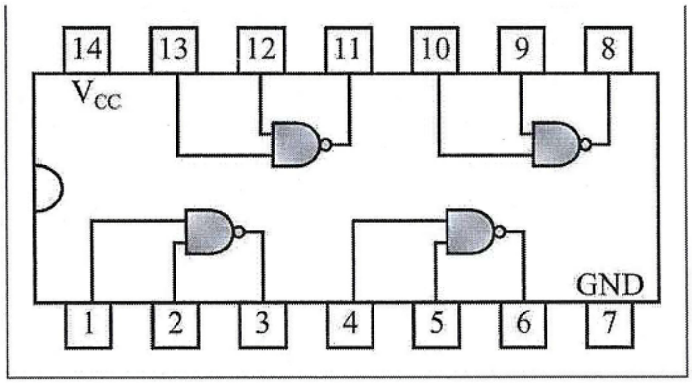
DERIVED GATE

(a) NAND GATE

NAND Gate has more than two inputs and single output. The combination of NOT gate and an AND gate is called as NAND Gate. The symbol of NAND Gate is given below.



A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



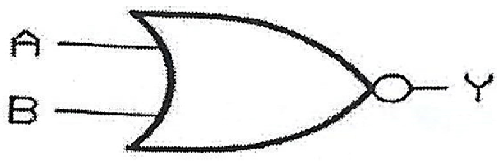
EXPERIMENT - iv

Aim of the experiment:
To construct and verify the truth table of NAND Gate.

Procedure:

- Connect the Al and B1 (pin land 2) to the logic INPUT high (or) low.
- Connect the output Y1 (pin 3) (S61) to the output LED indicators.
- Give the logic inputs and verify the truth table as mentioned above.

NOR Gate
The combination of OR Gate and NOT gate results NOR Gate. The symbol of NOR Gates is given.



Symbol of NOR Gate

INPUT A	INPUT B	OUTPUT Y
0	0	1
1	0	0
0	1	0
1	1	0

EXPERIMENT - v

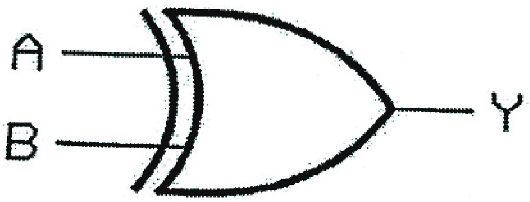
AIM : To construct and verify the truth table of NOR Gate.

Procedure:

1. Connect the Al and B1 (pin no. 1 and 2) to the logic INPUT high (or) low.
2. Connect Y1 (pin 3) to the logic output LED indicator.
3. Give the logic inputs and verify the truth table.

EXCLUSIVE OR GATE:

It has two (or) more inputs and single output. The output of exclusive OR gate stands '1' state if odd number of inputs stands at 'l' level. The symbolic representation of Exclusive-OR gate is given below

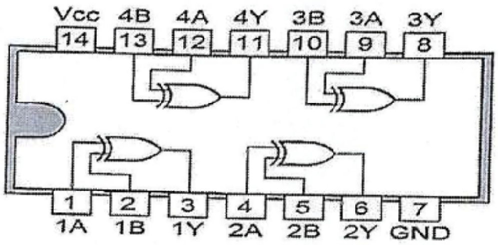


Symbol of XOR Gate

The XOR gate expressions can be represented as the truth table of XOR gate is given as

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

7486 Quad 2-input ExOR Gates



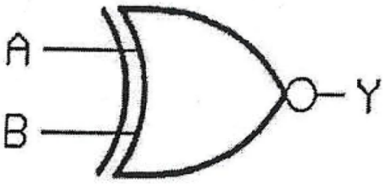
Pin diagram Quad two input EX-OR gate (7486)

EXCLUSIVE NOR GATE:

It is nothing but Exclusive OR Gate followed by NOT gate. The output of the Exclusive NOR gate stands at '1' level if either even number of inputs stands at '1' level or all the inputs stand at '0' level.

The symbolic representation and truth table for the Ex-NOR is as shown below

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



EXPERIMENT - vi

AIM : To construct and verify the truth table of EX-OR Gate.

Procedure:

1. Give the Connections of logic INPUT to A1 and B1 (pin no. 1 and 2).
2. Connect Y1 (pin 3) to the logic output LED indicator.
3. Give the logic input of high (or) low and verify the truth table.

Result:

Thus the truth table of EX-OR is verified.

Conclusion:

ପରୀକ୍ଷଣ ନଂ. - ୮

ଡିଜିଟାଲ ଏବଂ ଆନାଲୋଗ ବ୍ରେଡ ବୋର୍ଡ ପ୍ରଶିକ୍ଷକ

ପ୍ରଶିକ୍ଷକ : ଏହା ଡିଜିଟାଲ ଇଲୋକ୍ଟ୍ରନିକ୍ସ ଲ୍ୟାବର ପରୀକ୍ଷଣ କରିବା ପାଇଁ ସ୍ୱତନ୍ତ୍ର ଭାବରେ ଡିଜାଇନ୍ କରାଯାଇଛି । ଯେଉଁଠାରେ ଇଣ୍ଟେଗ୍ରେଟେଡ୍ ସର୍କିଟ୍ ସହଜରେ ଉପଲବ୍ଧ । ଛାତ୍ରମାନେ ଏହି ପ୍ରଶିକ୍ଷକରେ ସହଜରେ ପରୀକ୍ଷଣ କରିପାରିବେ । ପ୍ରଶିକ୍ଷକରେ ବିଭିନ୍ନ ଇନପୁଟ୍ ସିଗନାଲ ଏବଂ ଆଉଟପୁଟ୍ ସୂଚକ ଉପଲବ୍ଧ ।

ଲଜିକ୍ ଇନପୁଟ୍ ସ୍ୱିଚ୍‌ଗୁଡ଼ିକ :

ଏହି ସ୍ୱିଚ୍‌ଗୁଡ଼ିକ ବିଭିନ୍ନ ଲଜିକ୍ ଗେଟ୍‌ଗୁଡ଼ିକୁ ଇନପୁଟ୍ ପ୍ରଦାନ କରିବା ପାଇଁ ବ୍ୟବହୃତ ହୁଏ । ଯେତେବେଳେ ସ୍ୱିଚ୍‌କୁ ୧ ଆଡ଼କୁ ଅଣାଯାଏ, ଏହା ଉଚ୍ଚ ସ୍ତରକୁ ସୂଚିତ କରେ ଯାହା ଲଜିକାଲ୍ ୧ ଭାବରେ ଦର୍ଶାଯାଏ ଏବଂ ଯେତେବେଳ ସ୍ୱିଚ୍‌କୁ 0 ଆଡ଼କୁ ଅଣାଯାଏ, ଏହା ନିମ୍ନ ସ୍ତର (ଭୂମି ସ୍ତର)କୁ ସୂଚିତ କରେ ଯାହା ଲଜିକାଲ୍ 0 ଭାବରେ ଦର୍ଶାଯାଏ । ଏହାର ଅର୍ଥ ହେଉଛି କେବଳ ସ୍ୱିଚ୍‌ରୁ, ଆପଣ ସ୍ୱିଚ୍‌ର ସ୍ଥିତି ଉପରେ ନିର୍ଭର କରି ଲଜିକାଲ୍ 0 ରୁ ୧ ପର୍ଯ୍ୟନ୍ତ ପାଇପାରିବେ ।

ଆଉଟପୁଟ୍ ସଂଯୋଗ କରିବା ପାଇଁ ୨ ପଏଣ୍ଟ ସହିତ ୪ଟି ଡାଟା ଇନପୁଟ୍ ସ୍ୱିଚ୍ । ଇନ୍‌ପୁଟ୍ ଲଜିକ୍ ସ୍ୱିଚ୍ ର ୨ mm ସକେଟ୍‌ରୁ ଆପଣ ସର୍କିଟ୍‌ର 0/ ୧ ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ସଂଯୋଗ କରିପାରିବେ ଯେଉଁଠାରେ ଲଜିକ୍ ଇନପୁଟ୍ 0/ ୧ ଆବଶ୍ୟକ ।

ଆଉଟ୍‌ପୁଟ୍ ସୂଚକ :

ଏଠାରେ ଲଜିକର ଆଉଟପୁଟ୍ ଅବସ୍ଥା ପର୍ଯ୍ୟବେକ୍ଷଣ କରିବା ପାଇଁ ଲଜିକ୍ ସ୍ତର ସୂଚକ ଭାବରେ ସେଭେନ୍ ସେଗମେଣ୍ଟ ଡିସ୍‌ପ୍ଲେ ବ୍ୟବହାର କରାଯାଏ ।

ଲଜିକ୍ ଆଉଟପୁଟ୍ ସୂଚକକୁ ଟ୍ରେନରରେ ଥିବା ସୁରକ୍ଷା ସହିତ TTL ଏବଂ CMOS ଲଜିକ୍ ସହିତ ବ୍ୟବହାର କରାଯାଇପାରିବ । ଲଜିକ୍ ସୂଚକକୁ GND ଏବଂ ବାହ୍ୟ ସିରିଜ୍ ରେଜିଷ୍ଟରକୁ ସଂଯୋଗ କରିବା ଆବଶ୍ୟକ ନାହିଁ ଯାହା ଆଭ୍ୟନ୍ତରୀଣ ଭାବରେ ପ୍ରଦାନ କରାଯାଇଛି । ଆପଣ କେବଳ ଆପଣଙ୍କର ଲଜିକ୍ ଆଉଟପୁଟ୍ କୁ ଲଜିକ୍ ଆଉଟପୁଟ୍ ସୂଚକ ସହିତ ସିଧାସଳଖ ସଂଯୋଗ କରନ୍ତୁ, ଏହା ଆପଣଙ୍କୁ ସିଧାସଳଖ ନିମ୍ନ କିମ୍ବା ଉଚ୍ଚ ସ୍ଥିତି ଦେଖାଏ । 0 ଷ୍ଟେଟ୍ ନୋ led ଗ୍ଲୋ ସହିତ କିମ୍ବା ୧ ସ୍ଥିତି ସୂଚାଇଥାଏ ଯେ LED ଚମକିବା ।

ଏହା ନିୟନ୍ତ୍ରିତ ପାୱାର ସପ୍ଲାଏ, ବ୍ରେଡ୍ ବୋର୍ଡ ୨ ଟି ୪ଟି ଲଜିକ୍ ଇନପୁଟ୍ ସ୍ୱିଚ୍ ଏବଂ ୨ଟି ଆଉଟପୁଟ୍ ସୂଚକରେ ନିର୍ମିତ ।

ଗେଟ୍ :

ଗୋଟିଏ ଆଉଟପୁଟ୍ ଏବଂ ଦୁଇଟି (କିମ୍ବା) ଅଧିକାଲଜିକ୍ ଇନପୁଟ୍ ସହିତ ଏକ ଲଜିକ୍ ସର୍କିଟ୍ ଭାବରେ ଏକ ଗେଟ୍ କୁ ପରିଭାଷିତ କରାଯାଏ । ଆଉଟପୁଟ୍ ସିଗନାଲ୍ କେବଳ ଇନପୁଟ୍ ଭେରିଏବଲ୍ ର ମିଶ୍ରଣ ପାଇଁ ହୋଇଥାଏ ।

ମୂଳତଃ ୩ଟି ଲଜିକ୍ ଗେଟ୍ ଅଛି -

କ. ଏଣ୍ଡ୍ ଗେଟ୍, ଖ. ଅର୍ ଗେଟ୍   ଗ. ନଟ୍ ଗେଟ୍

ଏହି ତିନୋଟି ଦ୍ୱାରକୁ ମୌଳିକ ଦ୍ୱାର କୁହାଯାଏ, କାରଣ ଏହି ଦ୍ୱାରଗୁଡ଼ିକ ସମ୍ଭବତଃ ସମସ୍ତ ଡିଜିଟାଲ୍ ସର୍କିଟ୍ ପାଇଁ ନିର୍ମାଣ ବ୍ଲକ୍ ଗଠନ କରନ୍ତି । ଏହି ମୌଳିକ ଦ୍ୱାରଗୁଡ଼ିକରୁ ଅନ୍ୟ ତିନୋଟି ଦ୍ୱାର ଉତ୍ପନ୍ନ ହୁଏ । ସେମାନଙ୍କୁ ଉତ୍ପନ୍ନ ଦ୍ୱାର କୁହାଯାଏ ।

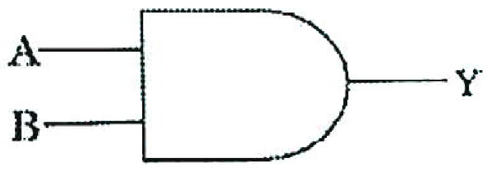
କ. ନେଣ୍ଡ୍ ଗେଟ୍ ଖ. ନର୍ ଗେଟ୍ ଗ. ଏକ୍ସଅର୍ ଗେଟ୍

ଏହି ଲଜିକ୍ ଗେଟଗୁଡ଼ିକୁ ସାଧାରଣତଃ ନିଷ୍ପତ୍ତି ନେବାର ଉପାଦାନ ଭାବରେ କୁହାଯାଏ ।

ମୌଳିକ ଗେଟ୍ :

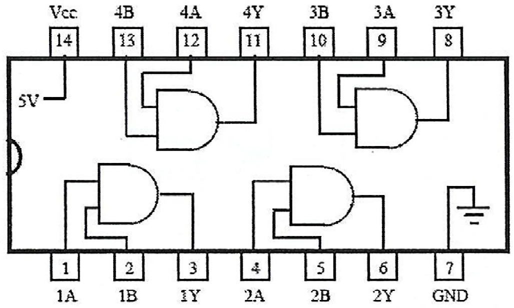
ଏଣ୍ଡ ଗେଟ୍ :

ଏକ ଏଣ୍ଡ୍ ଗେଟ୍‌ରେ ଦୁଇଟି (କିମ୍ବା) ଅଧିକ ଲଜିକ୍ ଇନପୁଟ୍ ଏବଂ ଏକକ ଆଉଟପୁଟ୍ ଥାଏ । ଯଦି ସମସ୍ତ ଇନପୁଟ୍ ଭେରିଏବଲ୍ '୧' ଅବସ୍ଥା ଗ୍ରହଣ କରନ୍ତି ତେବେ ଏହାର ଆଉଟପୁଟ୍ '୧' ଅବସ୍ଥା ଗ୍ରହଣ କରେ । ଏକ ଏଣ୍ଡ୍ ଗେଟ୍‌କୁ ନିମ୍ନରେ ଦିଆଯାଇଥିବା ମାନକ ପ୍ରତୀକ ଦ୍ୱାରା ଦର୍ଶାଯାଇଥାଏ ।



(ଏଣ୍ଡ ଗେଟ୍‌ର ପ୍ରତୀକ)

Input		Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ – i

ଲକ୍ଷ୍ୟ : ଏଣ୍ଡ୍ ଗେଟ୍‌ର ସତ୍ୟ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

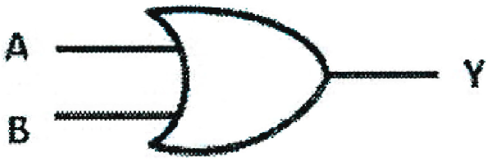
ପ୍ରଦାନ କରାଯାଇଥିବା ପ୍ୟାଚ୍ କର୍ଡ ବ୍ୟବହାର କରି A1 ଏବଂ B1 (ପିନ୍ ନମ୍ବର 1 ଏବଂ 2) କୁ ଲଜିକ୍ ଇନପୁଟ୍ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।

Y1 (ପିନ ନମ୍ବର୩) କୁ ଲଜିକ୍ ଆଉଟପୁଟ୍ LED ସୂଚକ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।

ଏସ୍ ପି ଡି ଡି ସ୍ୱିଚ୍ ବ୍ୟବହାର କରି ଲଜିକ୍ ଇନପୁଟ୍ କୁ କମ୍ (କିମ୍ବା) ଉଚ୍ଚ ଦିଅନ୍ତୁ ଏବଂ LED ସୂଚକ ବ୍ୟବହାର କରି ଆଉଟପୁଟ୍ ଯାଞ୍ଚ କରନ୍ତୁ ।

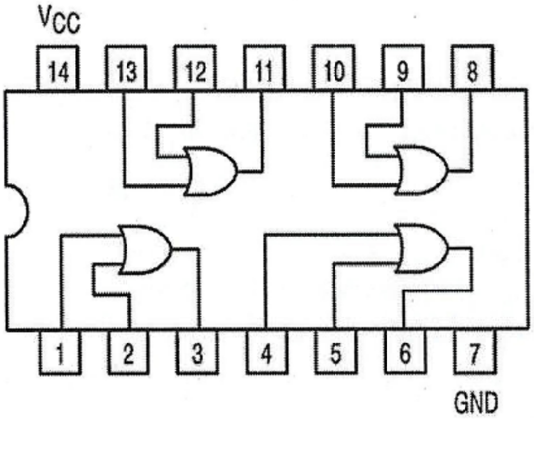
ଫଳାଫଳ :

ଅର୍ ଗେଟରେ ଦୁଇଟି (କିମ୍ବା) ଅଧିକ ଲଜିକ୍ ଇନପୁଟ୍ ଥାଏ ଏବଂ ଗୋଟିଏ ଆଉଟପୁଟ୍ '1' ଅବସ୍ଥା ଧରିଥାଏ ଯଦି ଗୋଟିଏ କିମ୍ବା କିମ୍ବା ଅଧିକ କିମ୍ବା ସମସ୍ତ ଇନପୁଟ୍ ଭେରିଏବଲ୍ '1' ଅବସ୍ଥା ଧରିଥାଏ ଏକ OR ଗେଟ୍ ନିମ୍ନରେ ଦିଆଯାଇଥିବା ମାନକ ପ୍ରତୀକ ଦ୍ୱାରା ପ୍ରତିନିଧିତ୍ୱ କରାଯାଏ ।



(OR ଗେଟ୍‌ର ପ୍ରତୀକ)

Input		Output
A	B	Y=A.B
0	0	0
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ – ii

ଲକ୍ଷ୍ୟ : ଦୁଇଟା ଇନପୁଟ୍ "ଅର୍ ଗେଟ"ର ସତ୍ୟ ସାରଣୀ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

୧. A1 ଏବଂ B1 କୁ ନିମ୍ନ (କିମ୍ବା) ଉଚ୍ଚର ଲଜିକ୍ ଇନପୁଟ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।

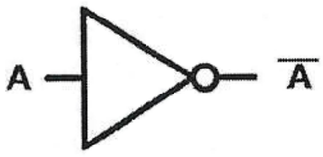
୨. Y1 କୁ LED ସୂଚକର ଲଜିକ୍ ଆଉଟପୁଟ୍ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।

୩. ଲଜିକ୍ ଇନପୁଟ୍ କୁ ନିମ୍ନ (କିମ୍ବା) ଉଚ୍ଚ ଦିଅନ୍ତୁ ଏବଂ LED ସୂଚକ ମାଧମରେ ଆଉଟପୁଟ୍ ଟିପ୍ପଣୀ କରନ୍ତୁ ।

୪. ଏହିପରି ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

ନଟ୍ ଗେଟ୍ :

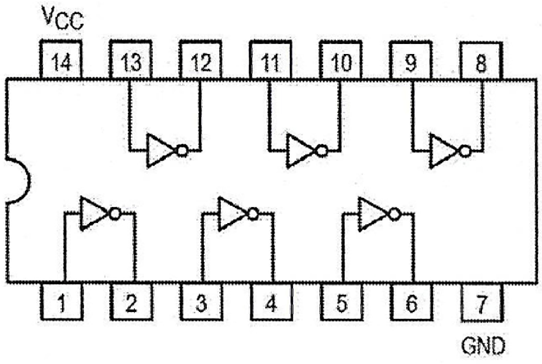
ନଟ୍ ଗେଟ୍‌ରେ ଏକକ ଇନପୁଟ୍ ଏବଂ ଏକକ ଆଉଟପୁଟ୍ ଅଛି । ଯଦି ଇନପୁଟ୍ '0' ସ୍ତରର ସ୍ଥିତି ଗ୍ରହଣ କରେ କିମ୍ବା ବିପରୀତ ହୁଏ, ତେବେ ଏହା ଆଉଟପୁଟ୍ '1' ଅବସ୍ଥା ଗ୍ରହଣ କରେ । ଏହାକୁ ପରିପୂରକ ସର୍କିଟ୍ (କିମ୍ବା) ଇନଭର୍ଟର ଭାବରେ ମଧ ଜଣାଶୁଣା ନଟ୍ ଗେଟ୍‌ର ପ୍ରତୀକ ତଳେ ଦିଆଯାଇଛି ।



2 input NOT gate

A	$\overline{A}$
0	1
1	0

ତେଣୁ ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।



ପରୀକ୍ଷଣ – iii

ଲକ୍ଷ୍ୟ : ନଟ୍ ଗେଟର ସତ୍ୟ ସାରଣୀ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

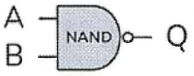
- A1 (ପିନ୍ ନମ୍ବର 1) କୁ ଲଜିକ୍ ଇନପୁଟ ନିମ୍ନ (କିମ୍ବା) ଉଚ୍ଚ ସହିତ ସଂଯୋଗ କରନ୍ତୁ । 2.B1 (ପିନ୍ ନମ୍ବର) କୁ LED ସୂଚକଗୁଡ଼ିକର ଲଜିକ୍ ଆଉଟପୁଟ୍ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
- ଲଜିକ୍ ଇନପୁଟ୍ କୁ କମ୍ (କିମ୍ବା) ଉଚ୍ଚ ଦିଅନ୍ତୁ ଏବଂ ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

ଉତ୍ପନ୍ନ ଗେଟ୍

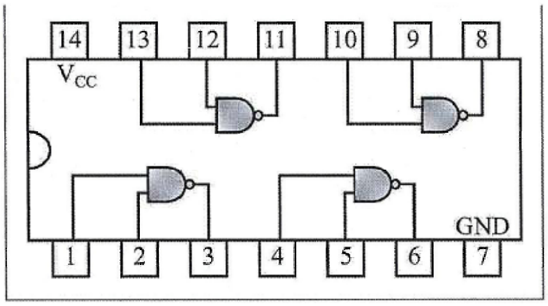
(କ) ନାଂଡ ଗେଟ୍

NAND ଗେଟ୍‌ରେ ଦୁଇଟିରୁ ଅଧିକ ଇନପୁଟ୍ ଏବଂ ଏକକ ଆଉଟପୁଟ୍ ଅଛି । NOT ଗେଟ୍ ଏବଂ ଏକ AND ଗେଟ୍ ର ମିଶ୍ରଣକୁ NAND ଗେଟ୍ କୁହାଯାଏ ।

NAND ଗେଟ୍‌ର ପ୍ରତୀକ ତଳେ ଦିଆଯାଇଛି



A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



ପରୀକ୍ଷଣ – iv

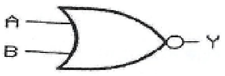
ଲକ୍ଷ୍ୟ : NAND ଗେଟ୍‌ର ସତ୍ୟ ସାରଣୀ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

- A1 ଏବଂ B1 (ପିନ୍ 1 ଏବଂ 2) କୁ ଲଜିକ୍ ଇନପୁଟ ଉଚ୍ଚ (କିମ୍ୱା) ନିମ୍ନ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
- ଆଉଟପୁଟ୍ Y1 (ପିନ୍ 3) (S61) କୁ ଆଉଟପୁଟ୍ LED ସୂଚକ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
- ଲଜିକ୍ ଇନପୁଟ୍ ଦିଅନ୍ତୁ ଏବଂ ଉପରେ ଉଲ୍ଲେଖ କରାଯାଇଥିବା ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

NOR ଗେଟ୍

OR ଗେଟ୍ NOT ଗେଟ୍‌ର ମିଶ୍ରଣ NOR ଗେଟ୍ ପରିଣାମ ଦିଏ । NOR ଗେଟ୍‌ର ପ୍ରତୀକ ଦିଆଯାଇଛି ।



Symbol of NOR Gate

INPUT A	INPUT B	OUTPUT Y
0	0	1
1	0	0
0	1	0
1	1	0

ପରୀକ୍ଷଣ – v

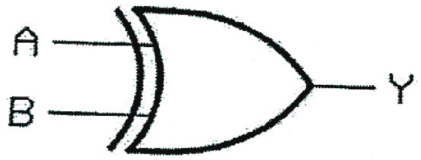
ଲକ୍ଷ୍ୟ : NOR ଗେଟ୍‌ର ସତ୍ୟ ସାରଣୀ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

1. A1 ଏବଂ B1 (ପିନ୍ ନମ୍ବର 1 ଏବଂ 2) କୁ ଲଜିକ୍ ଇନପୁଟ ଉଚ୍ଚ (କିମ୍ବା) ନିମ୍ନ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
2. Y1 (ପିନ୍ 3) କୁ ଲଜିକ୍ ଆଉଟପୁଟ୍ LED ସୂଚକ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
3. ଲଜିକ୍ ଇନପୁଟ୍ ଦିଅନ୍ତୁ ଏବଂ ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

ଏକ୍ସକ୍ଲୁସିଭ୍ କିମ୍ବା ଗେଟ୍ :

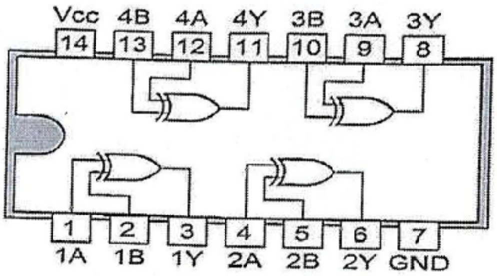
ଏଥିରେ ଦୁଇଟି (କିମ୍ବା) ଅଧିକ ଇନପୁଟ୍ ଏବଂ ଏକକ ଆଉଟପୁଟ୍ ଅଛି । ଯଦି ବିଷମ ସଂଖ୍ୟାର ଇନପୁଟ୍ '1' ସ୍ତରର ରହିଥାଏ, ତେବେ ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍‌ର ଆଉଟପୁଟ୍ '1' ସ୍ଥିତିରେ ରହିଥାଏ । ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍‌ର ପ୍ରତୀକାତ୍ମକ ପ୍ରତିନିଧିତ୍ୱ ନିମ୍ନରେ ଦିଆଯାଇଛି ।



XOR ଗେଟ୍‌ର ସତ୍ୟ ସାରଣୀକୁ ଏହିପରି ଭାବରେ ଦର୍ଶାଯାଇପାରିବ

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

7486 Quad 2-input ExOR Gates



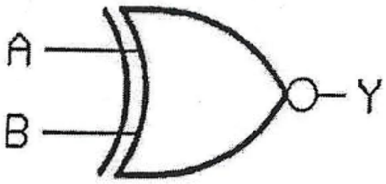
Pin diagram Quad two input EX-OR gate (7486)

ଏକ୍ସକ୍ଲୁସିଭ୍ NOR ଗେଟ୍ :

ଏହା ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍ ପରେ NOT ଗେଟ୍ ବ୍ୟତୀତ ଆଉ କିଛି ନୁହେଁ । ଯଦି ଇନପୁଟ୍‌ର ଯୁଗ୍ମ ସଂଖ୍ୟା '୧' ସ୍ତରରେ ଥାଏ କିମ୍ବା ସମସ୍ତ ଇନପୁଟ୍ '୦' ସ୍ତରରେ ଥାଏ, ତେବେ ଏକ୍ସକ୍ଲୁସିଭ୍ ନୋର୍ ଗେଟ୍‌ର ଆଉଟପୁଟ୍ '୧' ସ୍ତରରେ ଥାଏ ।

Ex-NOR ପାଇଁ ସାଙ୍କେତିକ ପ୍ରତିନିଧିତ୍ୱ ଏବଂ ସତ୍ୟ ସାରଣୀ ନିମ୍ନରେ ଦର୍ଶାଯାଇଥିବା ପରି ।

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ - vi

ଲକ୍ଷ୍ୟ : EX-OR ଗେଟ'ର ସତ୍ୟ ସାରଣୀ ନିର୍ମାଣ ଏବଂ ଯାଞ୍ଚ କରିବା ।

ପ୍ରକ୍ରିୟା :

1. A1 ଏବଂ B1 (ପିନ୍ ନମ୍ବର 1 ଏବଂ 2) କୁ ଲଜିକ୍ ଇନପୁଟ୍'ର ସଂଯୋଗ କରନ୍ତୁ ।
2. Y1 (ପିନ୍ 3) କୁ ଲଜିକ୍ ଆଉଟପୁଟ୍ LED ସୂଚକ ସହିତ ସଂଯୋଗ କରନ୍ତୁ ।
3. ଉଚ୍ଚ (କିମ୍ବା) ନିମ୍ନର ଲଜିକ୍ ଇନପୁଟ୍ ଦିଅନ୍ତୁ ଏବଂ ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

ଫଳାଫଳ :

EX-OR ର ସତ୍ୟ ସାରଣୀ ଯାଞ୍ଚ କରନ୍ତୁ ।

ଶେଷ କଥା ଛାତ୍ର/ଛାତ୍ରୀ ନିଜେ ଲେଖିବେ :

ପରୀକ୍ଷଣ ନଂ. - ୮

ଡିଜିଟାଲ୍ ଆଉ ଏନାଲଗ୍ ବ୍ରେଡ୍ ବୋର୍ଡ ପ୍ରଶିକ୍ଷକ୍

ପ୍ରଶିକ୍ଷକ୍ : ଇଟା ଡିଜିଟାଲ୍ ଇଲୋକ୍ଟ୍ରନିକ୍ସ ଲ୍ୟାବ୍‌ର ପରୀକ୍ଷଣ୍ କର୍‌ବାର୍ ଲାଗି ଡିଜାଇନ୍ କରାଯାଇଛେ । ଯେନ୍‌ଥିରେ ଇଣ୍ଟେଗ୍ରେଟେଡ୍ ସର୍କିଟ୍ (ICs) ସହଜେ ମିଲିଯାଏସି । ଛାତ୍ର/ଛାତ୍ରୀମାନେ ଇ ପ୍ରଶିକ୍ଷକ୍ ଥି ସହଜେ ପରୀକ୍ଷଣ୍ କରିପାର୍‌ବେ । ପ୍ରଶିକ୍ଷକ୍ ଥି ଅଲ୍‌ଗା ଅଲ୍‌ଗା ଇନ୍‌ପୁଟ୍ ସିଗ୍‌ନାଲ୍ ଆଉ ଆଉଟ୍‌ପୁଟ୍ ସିଗ୍‌ନାଲ୍ ବି ଅଛେ ।

ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ସ୍ୱିଚ୍‌ମାନେ :

ଇ ସୁଇଚ୍‌ମାନେ ଅଲ୍‌ଗା ଅଲ୍‌ଗା ଲଜିକ୍ ଗେଟ୍ କେ ଇନ୍‌ପୁଟ୍ ଦେବାର୍ ଲାଗି ବ୍ୟବହୃତ କରା ହେସି । ଯେତେବେଲେ ସୁଇଚ୍‌କେ ସୂଚିତ କର କର୍‌ସି ଯେନ୍‌ଟା ଲଜିକାଲ୍ ୧ ବଲି ଜନାଯାଏସି, ଆଉ ଯେତେବେଲ ସୁଇଚ୍ କେ 0 ଆଡ୍‌କେ ଅନାଯାଏସି, ସେଟା ନିମ୍ନ ସ୍ତର (ଭୂମି ସ୍ତର) କେ ସୂଚିତ କର୍‌ସି । ଯେନ୍‌ଟା ଲଜିକାର୍ 0 ବଲି ଜନାଯାଏସି । ଇତାର୍ ମାନେ ହେଉଛେ କେବଲ୍ ଗୁଟେ ସୁଇଚ୍ ନୁ ତମେ ଲଜିକାଲ୍ 0 କିମ୍ବା ୧ ପାଇପାର୍‌ବ, ଯେନ୍‌ଟା ସୁଇଚ୍‌ର ପୋଜିସନ୍ ଉପ୍‌ରେ ନିର୍ଭର୍ କର୍‌ସି ।

ଆଉଟପୁଟ୍ ଯୁଡ୍‌ବାର୍ ଲାଗି ୨ ପଏଣ୍ଟ ସଙ୍ଗେ ୪ଟା ଡାଟା ଇନ୍‌ପୁଟ୍ ସୁଇଚ୍ ଅଛେ । ଇନ୍‌ପୁଟ୍ ଲଜିକ୍ ସୁଇଚ୍ ର ୨ମିମି ସକେଟ୍ ଥି ସର୍କିଟ୍‌ର 0/ ୧ ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ କେ ଯୁଡ଼ିପାର୍‌ବ ଯେନ୍‌ଠାନେ ଲଜିକ୍ ଇନପୁଟ୍ 0/ ୧ ଦରକାର୍ ପଡ଼ସି ।

ଆଉଟ୍‌ପୁଟ୍ ସୂଚକ :

ଇଠାନେ ସେଭେନ୍ ସେଗ୍‌ମେଣ୍ଟ ଡିସ୍‌ପ୍ଲେ ଲଜିକ୍ ଲେବେଲ୍ ଦେଖାବାର୍ ଲାଗି ବେଭାର୍ କରାଯାଉଛେ, ଯେନ୍ତା ଲଜିକ୍‌ର୍ ଅବସ୍ଥାକେ ଜାନିହେସି ।

ଲଜିକ୍ ଆଉଟପୁଟ୍ ସୂଚକ କେ ଟ୍ରେନର ଭିତ୍‌ରେ ଥିବାର୍ ସୁରକ୍ଷା ସାଙ୍ଗେ TTL ଆର୍ CMOS ଲଜିକ୍ ସାଙ୍ଗେ ବ୍ୟବହାର୍ କରାଯାଇପାର୍‌ସି । ଇ ଲଜିକ୍ ସୂଚକକେ ଗ୍ରାଉଣ୍ଡ ଆର୍ ବାହାର୍ ସିରିଜ୍ ରେଜିଷ୍ଟର ସଂଗେ ଯୁଡ୍‌ବାର୍ ଦର୍‌କାର୍ ନାଇଁ, ଇଟା ଭିତ୍‌ରେ ହିଁ ଥିସି । ତୁମେ ଖାଲି ତୁମର୍ ଲଜିକ୍ ଆଉଟପୁଟ୍ କେ ଲଜିକ୍ ଆଉଟପୁଟ୍ ସୂଚକ୍ ସହିତ ସିଧାସଳଖ୍ ଯୁଡ଼୍, ସେଟା ତୁମ୍‌କେ ଷ୍ଟାଟସ୍ ସିଧା ଦେଖାବା ଯେ ନିଛା ଅଛେ କି ଉଛା ଅଛେ । 0 ଷ୍ଟାଟସ୍ ଥିଲେ କେନସି LED ଜଲ୍‌ବା ନେଇଁ ଆଉ ୧ ଷ୍ଟାଟସ୍ LED ଜଲାବାକେ ସୂଚାସି ।

ଇଥିର୍ ନିୟନ୍ତ୍ରିତ୍ ପାୱାର ସପ୍ଲାଏ ଅଛେ, ୨ ଟା ବ୍ରେଡ୍ ବୋର୍ଡ ଅଛେ, ୪ଟା ଲଜିକ୍ ଇନପୁଟ୍ ସୁଇଚ୍ ଅଛେ ଆଉ ୨ଟା ଆଉଟପୁଟ୍ ସୂଚକ୍ ଅଛେ ।

ଗେଟ୍ :

ଗେଟ୍ ହେଲା ଗୁଟେ ଲଜିକ୍ ସର୍କିଟ୍, ଯେନ୍‌ଥିରେ ଗୁଟେ ଆଉଟପୁଟ୍ ଆଉ ଦୁଇଟା (କିମ୍ବା) ଅଧିକା ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ଥିସି । ଆଉଟପୁଟ୍ ସିଗନାଲ୍ ଇନପୁଟ୍ ଭେରିଏବଲ୍‌ର ମିଶ୍ରଣ ଲାଗି ହିଁ ହେସି ।

ମୂଳତଃ ୩ଟା ଲଜିକ୍ ଗେଟ୍ ଅଛେ -
କ. ଏଣ୍ଡ୍ ଗେଟ୍,   ଖ. ଅର୍ ଗେଟ୍,   ଗ. ନଟ୍ ଗେଟ୍

ଇ ତିନ୍‌ଟା ଗେଟ୍ ମୂଳ୍ ଗେଟ୍ ବଲି କୁହାଯାଏସି, ଇଥିର୍‌ଲାଗି କି ଇ ଗେଟ୍‌ମାନେ ସବୁ ଡିଜିଟାଲ ସର୍କିଟ୍‌କେ ଗଢ଼୍‌ବାର୍ ମୂଳ୍ ଆଅନ୍ । ଇ ମୂଳ୍ ଗେଟ୍ ନୁ ଆଉ ତିନ୍‌ଟା ଗେଟ୍ ବାହାର୍ କରାଯାଏସି । ସେମାନ୍‌କେ ଉପ୍ନ୍ ଗେଟ୍ ବଲି କହେସନ୍ ।

କ. ନେଣ୍ଡ୍ ଗେଟ୍   ଖ. ନର୍ ଗେଟ୍   ଗ. ଏକ୍ସ୍‌ଅର୍ ଗେଟ୍

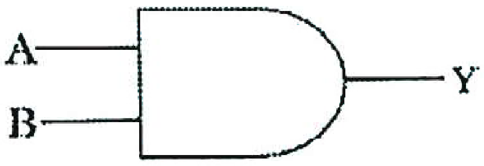
ଇ ଲଜିକ୍ ଗେଟମାନ୍‌କେ ନିଷ୍ପତ୍ତି ନେବାର୍ ଜିନିଷ ବଲି କୁହାଯାଏସି ।

ମୌଳିକ୍ ଗେଟ୍ :

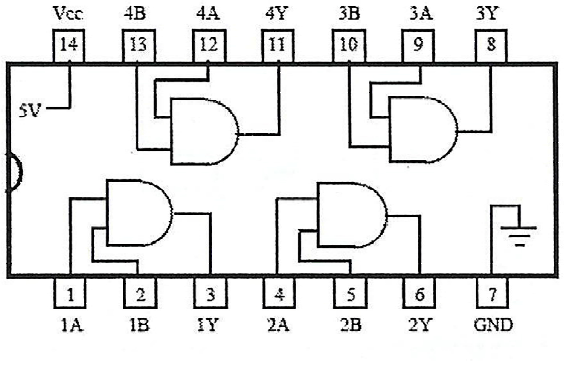
ଏଣ୍ଡ୍ ଗେଟ୍ :

ଗୁଟେ ଏଣ୍ଡ୍ ଗେଟ୍‌ରେ ଦୁଇଟା କିମ୍ୱା ଅଧିକା ଲଜିକ୍ ଇନପୁଟ୍ ଥିସି ଆଉ ଗୁଟେ ଆଉଟପୁଟ୍ ଥିସି । ଇଥିର୍ ଆଉଟପୁଟ୍ '୧' ହେବାର୍ ଲାଗି ସବୁ ଇନ୍‌ପୁଟ୍ ଭେରିଏବଲ୍ '୧' ହେବା ଜରୁରୀ । ଗୁଟେ ଏଣ୍ଡ୍ ଗେଟ୍‌କେ ତଲେ ଦିଆଯାଇଥିବାର୍ ଚିହ୍ନଥି ଦେଖାଯାଏସି ।

(ଏଣ୍ଡ୍ ଗେଟ୍‌ର ଚିହ୍ନ)



Input		Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ – i

ଲକ୍ଷ୍ୟ : ଏଣ୍ଡ୍ ଗେଟ୍‌ର ସତ୍ୟ ସାରଣୀ ତିଆର୍ କର୍‌ବାର୍ ଆର୍ ତାର୍ ଯାଞ୍ଚ୍ କର୍‌ବାର୍ ।

ତରିକା :

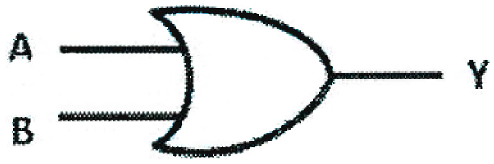
- A1 ଆଉ B1 (ପିନ୍ ନମ୍ବର 1 ଆଉ 2) କେ ପେଚ୍ କର୍ଡ ଥି ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ କେ ଯୁଡ଼ୁନ୍ ।
- Y1 (ପିନ ନମ୍ବର 3) କେ ଲଜିକ୍ ଆଉଟ୍‌ପୁଟ୍ LED ସୂଚକ୍ ସଙ୍ଗେ ଯୁଡ଼ୁନ୍ ।
- SPDT ସୁଇଚ୍ ବ୍ୟବହାର୍ କରି ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ କେ ନିଛା କିମ୍ବା ଉଛା ସ୍ତର୍‌କେ କରୁନ୍, ଆଉ LED ସୂଚକ୍‌ର ସାହାଯ୍ୟେ ଆଉଟ୍‌ପୁଟ୍ ଦେଖୁନ୍ ।

ଫଳାଫଳ :

ଏଣ୍ଡ ଗେଟ୍ ବିନ୍ୟାସିତ୍ ହେଇଛେ ଆର୍ ତାର୍ ସତ୍ୟ ସାରଣୀ କେ ଯାଞ୍ଚ୍ କରାଗଲା ।

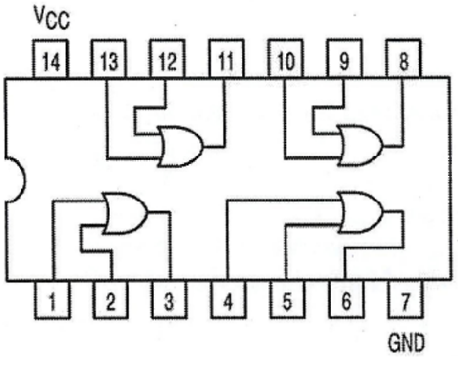
ଅର୍ ଗେଟଲ :

ଅର୍ ଗେଟ୍‌ର ଦୁଇଟା କି ଅଧିକା ଲଜିକ୍ ଇନପୁଟ୍ ଥିସି ଆଉ ଗୁଟେ ସିନ୍‌ଗଲ୍ ଆଉଟ୍‌ପୁଟ୍ ଥିସି । ଯଦି କେନ୍‌ସି ଗୁଟେ ଇନ୍‌ପୁଟ୍ ଭେରିବଲ୍ '୧' ଷ୍ଟେଟ୍‌କେ ଯାଇସି, ତେବେ ଇତାର୍ ଆଉଟ୍‌ପୁଟ୍ '୧' କେ ଆସିଯାଏସି । ଅର୍ ଗେଟ୍‌କେ ତଳେ ଦିଆଯାଇଥିବା ଷ୍ଟାଣ୍ଡାର୍ଡ ମାନକ୍ ଚିହ୍ନ ଦ୍ୱାରା ଦେଖାଯାଏସି ।



(OR ଗେଟ୍‌ର ପ୍ରତୀକ)

Input		Output
A	B	Y=A.B
0	0	0
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ – ii

ଲକ୍ଷ୍ୟ : ଦୁଇଟା ଇନପୁଟ୍ "ଅର୍ ଗେଟ"ର ସତ୍ୟ ସାରଣୀ ତିଆର୍ କର୍‌ବାର୍ ଆର୍ ତାର୍ ଯାଞ୍ଚ୍ କର୍‌ବାର୍ ।

ତରିକା :

୧. A1 ଏବଂ B1 କେ ନିଚ୍ଚା କି ଉଚ୍ଚାର ଲଜିକ୍ ଇନ୍‌ପୁଟ ସାଙ୍ଗେ ଯୁଡ଼ୁନ୍ ।

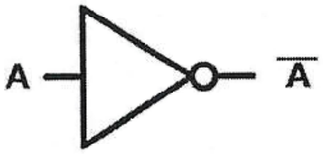
୨. Y1 କେ LED ସୂଚକ୍‌ର ଲଜିକ୍ ଆଉଟପୁଟ୍ ସାଙ୍ଗେ ଯୁଡ଼ୁନ୍ ।

୩. ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ଲୋ ନାଇହେଲେ ହାଇ ଆଉ LED ସୂଚକ୍ ଥି ଆଉଟ୍‌ପୁଟ୍‌ଟାକେ ନଜର୍ ରଖୁନ୍ ।

୪. ଏନ୍ତା ହିଁ ସତ୍ୟ ସାରଣୀ କେ ଯାଞ୍ଚ୍ କରୁନ୍ ।

(ଗ) ନଟ୍ ଗେଟ୍ :

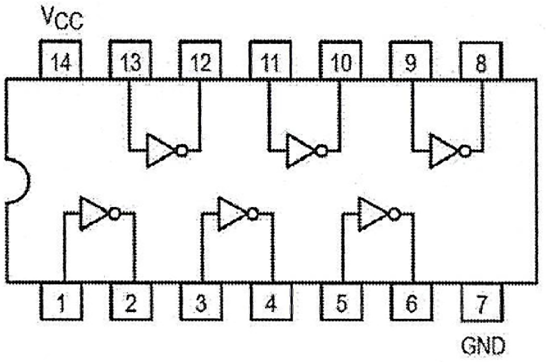
ନଟ୍ ଗେଟ୍‌ନୁ ଗୁଟେ ଇନ୍‌ପୁଟ୍ ଆର୍ ଗୁଟେ ଆଉଟପୁଟ୍ ଥିସି । ଯଦି ଇନ୍‌ପୁଟ୍ '0' ଲେବଲ୍ ନେସି, ସେଟାହେଲେ ଆଉଟ୍‌ପୁଟ୍ '1' ଅବସ୍ଥା ନେସି । ଯଦି ଇନ୍‌ପୁଟ୍ '1' ଲେବଲ୍ ନେସି, ସେଟାହେଲେ ଆଉଟ୍‌ପୁଟ୍ '0' ଅବସ୍ଥା ନେସି । ଇଟାକେ ପରିପୂରକ୍ ସର୍କିଟ୍ ନାଇହେଲେ ଇନଭର୍ଟର୍ ବଲି ବି କୁହାଯାଏସି । ନଟ୍ ଗେଟ୍ ର ଚିହ୍ନ ତଲେ ଦିଆ ହେଇଛେ ।



2 input NOT gate

A	$\overline{A}$
0	1
1	0

ହେଥିର୍ ଲାଗି ସତ୍ ସାରଣୀ କେ ଯାଞ୍ଚ୍ କରୁନ୍ ।



ପରୀକ୍ଷଣ – iii

ଲକ୍ଷ୍ୟ : ନଟ୍ ଗେଟ୍‌ର ସତ୍ ସାରଣୀ ତିଆର୍ କରମା ଆଉ ଯାଞ୍ଚ୍ କରମା ।

ତରିକା :

- A1 (ପିନ୍ ନମ୍ବର 1) କେ ଲଜିକ୍ ଇନପୁଟ ନିମ୍ନ ନାଇଁହେଲେ ଉଚ୍ଚା ସାଙ୍ଗେ ଯୁଡ଼ୁ । 2.B1 (ପିନ୍ ନମ୍ବର 2) କେ LED ସୂଚକ୍‌ଗୁଡ଼ାକର୍ ଲଜିକ୍ ଆଉଟପୁଟ୍ ସାଙ୍ଗେ ଯୁଡ଼ୁନ୍ ।
- ଲଜିକ୍ ଇନପୁଟ୍ କେ ନିମ୍ନ ନାଇଁହେଲେ ଉଚ୍ଚା ଆର୍ ସତ୍ ସାରଣୀ ଯାଞ୍ଚ୍ କରୁନ୍ ।

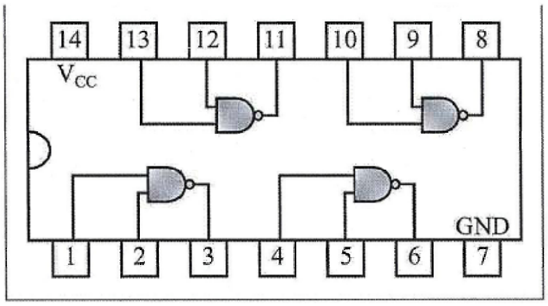
ଉତ୍ପନ୍ନ ଗେଟ୍

(କ) ନାଂଡ୍ ଗେଟ୍

NAND ଗେଟ୍‌ରେ ଦୁଇଟାରୁ ଅଧିକା ଇନପୁଟ୍ ଆର୍ ଗୁଟେ ଆଉଟ୍‌ପୁଟ୍ ଅଛେ । NOT ଗେଟ୍ ଆର୍ AND ଗେଟ୍ ମିଶିକରି NAND ଗେଟ୍ ବନ୍‌ସି ।

NAND ଗେଟ୍‌ର ଚିହ୍ନା ତଲେ ଦିଆଯାଇଛେ ।

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



ପରୀକ୍ଷଣ – iv

ଲକ୍ଷ୍ୟ : NAND ଗେଟ୍‌ର ସତ୍ ସାରଣୀ ତିଆର୍ କର୍ ଆର୍ ତାର୍ ଯାଞ୍ଚ କର୍‌ମା ।

ତରିକା :

- A1 ଆଉ B1 (ପିନ୍ 1 ଏବଂ 2) କେ ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ଉଚ୍ଚା ନାଇଁହେଲେ ନିମ୍ନ ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
- ଆଉଟ୍‌ପୁଟ୍ Y1 (ପିନ୍ 3) (S61) କେ ଆଉଟ୍‌ପୁଟ୍ LED ସୂଚକ୍ ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
- ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ଦିଅ ଆର୍ ଉପ୍‌ରେ ଲେଖା ହେଇଥିବା ସତ୍ ସାରଣୀ ଯାଞ୍ଚ୍ କରୁନ୍ ।

NOR ଗେଟ୍

OR ଗେଟ୍ ଆର୍ NOT ଗେଟ୍ ମିଶିକରି NOR ଗେଟ୍ ବନ୍‌ସି । NOR ଗେଟ୍‌ର ଚିହ୍ନା ଦିଆଯାଇଛେ ।

Symbol of NOR Gate

INPUT A	INPUT B	OUTPUT Y
0	0	1
1	0	0
0	1	0
1	1	0

ପରୀକ୍ଷଣ – v

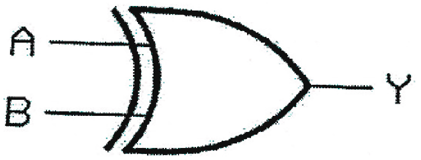
ଲକ୍ଷ୍ୟ : NOR ଗେଟ୍‌ର ସତ୍ ସାରଣୀ ତିଆର୍ କରିବା ଆଉ ତାର୍ ଯାଞ୍ଚ୍ କରିବା ।

ତରିକା :

1. A1 ଆଉ B1 (ପିନ୍ ନମ୍ବର 1 ଆଉ 2) କେ ଲଜିକ୍ ଇନପୁଟ୍ ଉଚ୍ଚା ନାଇଁହେଲେ ନିମ୍ନ ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
2. Y1 (ପିନ୍ 3) କେ ଲଜିକ୍ ଆଉଟ୍‌ପୁଟ୍ LED ସୂଚକ୍ ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
3. ଲଜିକ୍ ଇନପୁଟ୍ ଦିଅ ଆଉ ସତ୍ ସାରଣୀ ଯାଞ୍ଚ୍ କରୁନ୍ ।

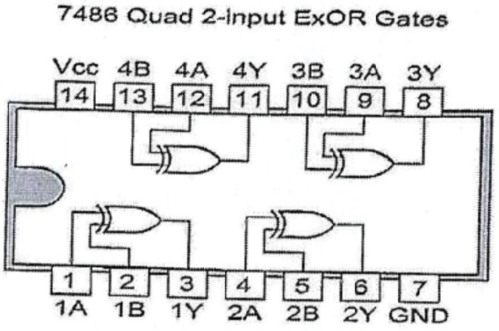
ଏକ୍ସକ୍ଲୁସିଭ୍ କିମ୍ବା ଗେଟ୍ :

ଏଥି ଦୁଇଟା ନାଇଁହେଲେ ଅଧିକା ଇନ୍‌ପୁଟ୍ ଆଉ ଗୁଟେ ଆଉଟ୍‌ପୁଟ୍ ଥିସି । ଯଦି ବିଷମ ସଂଖ୍ୟାର୍ ଇନ୍‌ପୁଟ୍ '1' ସ୍ତରଥି ରହେସି, ତାହେଲେ ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍‌ର ଆଉଟ୍‌ପୁଟ୍ '1' ସ୍ଥିତିଥି ରହେସି । ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍‌ର ପ୍ରତୀକାତ୍ମକ୍ ପ୍ରତିନିଧିତ୍ୱ ତଳେ ଦିଆଯାଇଛେ ।



XOR ଗେଟ୍‌ର ସତ୍ ସାରଣୀକେ ଏନ୍ତା ଭାବେ ଦର୍ଶାଯାଇପାରସି

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



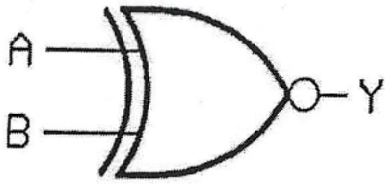
Pin diagram Quad two input EX-OR gate (7486)

ଏକ୍ସକ୍ଲୁସିଭ୍ NOR ଗେଟ୍ :

ଇଟା ଗୁଟେ ଏକ୍ସକ୍ଲୁସିଭ୍ OR ଗେଟ୍ ପରେ NOT ଗେଟ୍ ଲଗାଲେ ଯାହା ହେବା ସେତା ଆଏ । ଯଦି ଇନ୍‌ପୁଟ୍‌ର ଯୁଗ୍ମ ସଂଖ୍ୟାରେ '୧' ଥିସି ନାଇଁହେଲେ ସବୁ ଇନ୍‌ପୁଟ୍ '୦' ଥିସି, ତାହେଲେ ଏକ୍ସକ୍ଲୁସିଭ୍ NOR ଗେଟ୍‌ର ଆଉଟ୍‌ପୁଟ୍ '୧' ହେସି ।

Ex-NOR ଲାଗି ସାଙ୍କେତିକ୍ ଚିହ୍ନ ଆର୍ ସତ୍ ସାର୍ଣୀ ତଳେ ଦେଖାଯାଇଥିବା ହିସାବେ ହେସି ।

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



ପରୀକ୍ଷଣ - vi

ଲକ୍ଷ୍ୟ : EX-OR ଗେଟ୍‌ର ସତ୍ ସାର୍ଣୀ ତିଆର୍ କର୍‌ମା ଆର୍ ତାର୍ ଯାଞ୍ଚ କର୍‌ମା ।

ତରିକା :

1. A1 ଆଉ B1 (ପିନ୍ ନମ୍ବର 1 ଆଉ 2) କେ ଲଜିକ୍ ଇନ୍‌ପୁଟ୍‌ର ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
2. Y1 (ପିନ୍ 3) କେ ଲଜିକ୍ ଆଉଟ୍‌ପୁଟ୍ LED ସୂଚକ୍ ସାଙ୍ଗେ ଯୁଡୁନ୍ ।
3. ଉଚ୍ଚା ନାଇଁହେଲେ ନିମ୍ନ ଲଜିକ୍ ଇନ୍‌ପୁଟ୍ ଦିଅ ଆର୍ ସତ୍ ସାର୍ଣୀ ଯାଞ୍ଚ୍ କରୁନ୍ ।

ଫଳାଫଳ :

EX-OR ର ସତ୍ ସାରଣୀ ଯାଞ୍ଚ୍ କରାଗଲା ।

ପରୀକ୍ଷାର୍ ଶେଷ୍ କଥା :